

UNIVERSIDAD DE GRANADA

FACULTAD DE CIENCIAS



Departamento de Electrónica y Tecnología de Computadores

ESTUDIO, CARACTERIZACIÓN Y SIMULACIÓN
DE TRANSISTORES CON MODULACIÓN
DE LA VELOCIDAD EN SILICIO

Tesis Doctoral

Carlos Sampedro Matarín

Granada 2006

Editor: Editorial de la Universidad de Granada
Autor: Carlos Sampedro Matarín
D.L.: Gr. 2503 - 2006
ISBN: 84-338-4182-3



Universidad de Granada
Departamento de Electrónica y Tecnología
de Computadores

El **Dr. Francisco J. Gámiz Pérez**, Catedrático de Universidad, y el **Dr. Andrés Godoy Medina**, Profesor Titular de Universidad, ambos pertenecientes al Departamento de Electrónica y Tecnología de Computadores de la Universidad de Granada

CERTIFICAN:

Que el trabajo de investigación que se recoge en la presente Memoria, titulada *Estudio, caracterización y simulación de transistores con modulación de la velocidad en silicio*, y presentada por **D. Carlos Sampedro Matarín** para optar al grado de Doctor por la Universidad de Granada con suplemento de *Doctor Europeus*, ha sido realizado en su totalidad bajo nuestra dirección en el Departamento de Electrónica y Tecnología de Computadores de la Universidad de Granada.

Granada, 4 de Noviembre de 2006

Dr. Francisco J. Gámiz Pérez
Catedrático de Universidad

Dr. Andrés Godoy Medina
Profesor Titular de Universidad

A Carla

A mis padres y mi hermano

*La verdadera ciencia enseña, sobre todo,
a dudar y a ser ignorante*

Miguel de Unamuno (1864-1936)

Agradecimientos

Me gustaría tener un recuerdo especial para aquellas personas que, de una forma u otra, han contribuido a la realización de este trabajo de investigación.

En primer lugar, a mis directores de tesis D. Francisco J. Gámiz Pérez y D. Andrés Godoy Medina, por su inestimable ayuda y apoyo no sólo desde el punto de vista científico, sino también del personal en el día a día de mi labor formativa como investigador. Siempre han estado dispuestos a dirigirme por el camino correcto y a asesorarme en mi trabajo, ofreciendome una mano amiga cuando necesitaba ayuda para continuar.

A D. Pedro Cartujo Estébanez y D. Juan Enrique Carceller Beltrán, Directores del Departamento de Electrónica y Tecnología de Computadores durante el periodo de desarrollo de esta Tesis, por haber puesto a mi disposición todos los medios necesarios para que este trabajo se haya podido realizar.

A D. Antonio García Ríos con el que he tenido el placer de trabajar codo con codo en diversas tareas departamentales. A D. Juan Bautista Roldán Aranda, D. Noel Rodríguez Santiago, D. Luca Donetti y D. Francisco García Ruíz con los que he mantenido productivas discusiones centí...cas. A D. Juan Antonio López Villanueva por su asesoramiento.

A D. José Antonio Verdejo Cobos por su inestimable ayuda en los siempre engorrosos asuntos burocráticos y por su amistad. A Dña. Encarni Castillo Morales y a D. Miguel Ángel Carvajal Rodríguez por su especial apoyo durante todos es-

tos años. Al resto de miembros del Departamento de Electrónica y Tecnología de Computadores de la Universidad de Granada.

Al Prof. Asen Asenov, al Dr. Karol Kalna, al Dr. Campbell Millar y a Mr. Andrew Brown por la inestimable ayuda ofrecida durante mi estancia en el Device Modelling Group de la University of Glasgow. Las discusiones científicas que con ellos mantuve siempre estuvieron repletas de enseñanzas y buenos consejos. Al Prof. Antonio García Loureiro por su amabilidad y complicidad durante mi estancia en tierras pictas.

A los integrantes de ADER Techechnologies y amigos por su incondicional apoyo y ánimo.

A mis padres y a mi hermano. De ellos he obtenido todo el cariño y comprensión que necesitaba en cada momento. A toda mi familia que siempre ha creído en mí.

Finalmente a Carla, que me ha acompañado durante todo este tiempo haciendo que cada día junto a ella constituyese un nuevo y maravilloso reto.

Índice general

Índice de Figuras	v
Abreviaturas y siglas	xv
Prólogo	xix
Prologue	xxiii
I FUNDAMENTOS	1
1 La Tecnología SOI	3
1.1 Motivación de la Tecnología SOI	4
1.2 Obtención de Obleas SOI	6
1.3 Ventajas de la tecnología SOI	11
1.4 Clasificación de Dispositivos SOI	12
1.4.1 Dispositivos de una puerta	12
1.4.2 Dispositivos multipuerta	13
1.4.3 Dispositivos no convencionales	16
1.5 Conclusiones	19
2 El Concepto de Modulación de la Velocidad	21
2.1 Introducción	21
2.2 El Transistor de Modulación de Velocidad	23
2.3 El VMT en Silicio	25

2.4	Mecanismos de Degradación de la Movilidad	27
II HERRAMIENTAS DE SIMULACIÓN		33
3	Solución de las Ecuaciones de Poisson y Difusión-Deriva 2D	37
3.1	Planteamiento del Problema	37
3.2	Discretización de las Ecuaciones por el Método de Diferencias Finitas	39
3.3	Condiciones de Contorno	42
3.3.1	Condiciones Dirichlet	43
3.3.2	Condiciones tipo Neumann	44
3.3.3	Condiciones de Contorno en la Interfase Óxido-Silicio	44
3.3.4	Esquema Iterativo	45
4	Simulación Monte Carlo	51
4.1	Descripción del Gas 3D Semiclásico	53
4.1.1	Proceso de Arrastre	54
4.1.2	Procesos de Dispersión	57
4.2	El método Monte Carlo de muchas partículas (EMC) para la resolución del transporte	59
4.2.1	Fundamentos	60
4.2.2	Duración del Vuelo Libre	60
4.2.3	Elección del Mecanismo de Dispersión	61
4.2.4	Elección del Estado del Electrón tras las Dispersión	62
4.3	Mecanismos de Dispersión	63
4.3.1	Dispersión por vibraciones de la red. Fonones	63
4.3.2	Dispersión Coulombiana	68
4.3.3	Dispersión por rugosidad superficial	70
5	Correcciones cuánticas a modelos de transporte semiclásico	71
5.1	El modelo Density Gradient	72
5.2	El modelo del Potencial Efectivo	75
5.3	El modelo Effective Conduction Band Edge (ECBE)	77
5.4	El MV-ECBE	79

5.5	Modelos de dispersión corregidos para gases pseudo-2D	81
5.5.1	Dispersión por fonones en gases pseudo-2D	82
5.5.2	Dispersión por rugosidad superficial en gases pseudo-2D	83
5.6	Descripción del simulador Q-EMC	86
5.7	Conclusiones	89
III	RESULTADOS	91
6	Simulación de UTB-DGSOI	95
6.1	Descripción de la estructura a simular	95
6.2	Validación del Q-EMC	96
6.2.1	Estudio electrostático	96
6.2.2	Extracción de curvas de movilidad	99
6.3	Caracterización del DGSOI propuesto para el nodo de 65nm	101
6.3.1	El transistor DGSOI: modelo semi-clásico vs. Q-EMC	101
6.3.2	Efectos cuánticos en DGSOI	106
6.3.3	El efecto de las direcciones de transporte y confinamiento en UTB-DGSOI	108
6.3.4	El MOSFET balístico	110
6.3.5	Dispositivos de canal tenso	113
6.4	Conclusiones	115
7	El Transistor con Modulación de la Velocidad (VMT)	117
7.1	Polarización de un VMT basado en dispositivos DGSOI	119
7.2	El VMT en estado estacionario	119
7.3	El VMT en conmutación	120
7.4	Optimización de VMTs	123
7.5	Limitaciones al tiempo de conmutación	127
7.6	¿VMT o DGSOI?	130
7.7	Conclusiones	132
	Conclusiones	135

Conclusions	141
IV APÉNDICES	147
A Q-EMC simulation of Silicon based VMTs.	149
A.1 Introduction	149
A.2 The Velocity Modulation Effect	151
A.2.1 Introduction	151
A.2.2 The Silicon VMT	153
A.2.3 On the mobility degradation	154
A.3 Description of the Quantum-corrected Monte Carlo simulator	157
A.3.1 The MV-ECBE Method	159
A.4 Simulation results	162
A.4.1 Description of a DGSOI transistor operated as a VMT	168
A.4.2 The VMT operation	170
A.4.3 Switching time limitations	172
A.5 Conclusions	175
B List of publications	177
B.1 Referenced papers	177
B.2 Conference contributions	178
Bibliografía	181

Índice de figuras

1.1	Comparación de las predicciones realizadas por la ley de Moore (trazos) con el rendimiento obtenido con las tecnologías tradicionales (azul) y SOI (rojo).	5
1.2	Obtención de obleas SOI mediante la técnica ELTRAN [©]	8
1.3	Obtención de obleas SOI mediante el método Smart Cut TM	10
1.4	Representación esquemática de dispositivos SOI. (a) SGSOI, (b) DG-SOI, (c) FinFET	14
1.5	Representación esquemática de dispositivos SOI. (a) Trigate, (b) II-Gate, (c) Ω -Gate	15
1.6	Representación esquemática de dispositivos SOI. (a) GAA, (b) G ⁴ FET	16
1.7	Dependencia de la densidad de carga con el espesor de la lámina de Si en dispositivos de doble puerta. La interacción entre los dos canales puede observarse claramente, siendo especialmente clara para espesores inferiores a 10 nm.	17
1.8	Comparación de la dependencia de la movilidad electrónica con el espesor de la lámina de Si en dispositivos SG y DGSOI. Los efectos de la inversión en volumen pueden observarse con claridad suponiendo un aumento importante de la movilidad para espesores inferiores a 10 nm.	18
2.1	Estructura simplificada de un transistor n-MOSFET en inversión	22

2.2	Estructura propuesta por Sakaki para el primer VMT. a) Representación del dispositivo formado por dos MODFET en paralelo. b) Corte transversal mostrando la compensación de dopado en ambos canales para crear la diferencia de movilidades.	24
2.3	Distribución de portadores en el estado ON (izda.) y OFF (dcha.) para un VMT ($\mu_A > \mu_B$)	27
2.4	Posibles métodos para degradar el canal inferior de un VMT	28
2.5	Variación de la movilidad en un DGSOI cuando una de las interfases es rugosa para diferentes parámetros de rugosidad. Las curvas en negro corresponden al estado en que la conducción se produce a través del canal de alta movilidad. En verde se representa la conducción a través del canal degradado. Los resultados obtenidos para un DGSOI con las interfases simétricas se representa en rojo.	29
3.1	Representación de los mallados utilizados para representar la constante dieléctrica del material (ϵ) y los puntos en los que se resuelven el potencial y las concentraciones de portadores	42
3.2	Representación del algoritmo Red-Black. Cada iteración completa consta de dos subiteraciones. En la primera se resuelven los puntos marcados con 1 utilizando los valores de los puntos marcados con 2 y viceversa.	49
4.1	Diagrama de flujo de una simulación utilizando un código EMC	53
4.2	Relación entre el sistema de referencia principal y el del canal	56
4.3	Transiciones intervale posibles en la banda de conducción del silicio	67
5.1	Comparación de los resultados obtenidos para una estructura SG-SOI utilizando la solución autoconsistente de Poisson-Schrödinger y Poisson-Density Gradient.	73
5.2	Distribución de electrones obtenida mediante el método del Density Gradient para un hilo cuántico de 5 nm de sección cuando se aplica una tensión de puerta de 0 V (izda.) y 1 V (dcha.). Conforme aumenta la polarización se observa una pérdida de homogeneidad en la distribución de la carga.	75

5.3	Concentración de electrones en una estructura MOS calculada a partir de la solución de las ecuaciones de Poisson-Schrödinger (negro), Density Gradient (rojo) y Potencial efectivo (azul) en función de la distancia a la interfase óxido-Si [ABW03].	76
5.4	Comparación de la concentración de electrones en una estructura DG-SOI de 10 nm de espesor para diferentes polarizaciones de puerta calculadas mediante un simulador Poisson-Schrödinger 1D y el método ECBE.	78
5.5	Corte transversal del potencial obtenido para un DGSOI con un espesor de canal de 20 nm (azul). Comparación del potencial perturbado obtenido cuando se supone una superficie rugosa con $\Delta_{SR} = 1nm$ mediante el cálculo aproximado propuesto (rojo) y la solución exacta (negro).	86
5.6	Diagrama de flujo de un simulador EMC incluyendo correcciones cuánticas mediante el método MV-ECBE.	88
6.1	Estructura del transistor DGSOI propuesto para el estudio.	95
6.2	Comparación de las soluciones obtenidas para la concentración de electrones en un DGSOI mediante el método MV-ECBE (trazos) y un simulador P-S 1D (verde). Las aportaciones correspondientes a cada uno de los valles del MV-ECBE se muestran mediante símbolos.	97
6.3	Representación del potencial electrostático en un DGSOI MOSFET en las proximidades de la interfase Si-SiO ₂ cuando se aplica una polarización simétrica de 1V en las puertas. La solución clásica (línea continua) se muestra junto a los potenciales corregidos para cada uno de los valles. En los casos en los que se incluye la corrección cuántica, se puede observar el potencial repulsivo cerca de la interfase con el óxido situada a 0.9 nm de profundidad.	98

6.4	Concentración de electrones (línea continua) y contribuciones de cada uno de los valles (símbolos) para un DGSOI cuando $V_G = V_{DS} = 1V$. Como puede observarse, la degeneración que existía en los valles 2 y 3 se rompe al aplicar un campo longitudinal debido a la diferencia en las masas efectivas de conducción para cada uno de ellos ($m_2 = m_l$ y $m_3 = m_t$)	99
6.5	Comparación de las curvas de movilidad obtenidas mediante el simulador MC 1D descrito en [G ⁺ 94] y el Q-EMC desarrollado en este estudio. Como puede observarse, los valores obtenidos mediante el método MV-ECBE (símbolos) reproducen de forma satisfactoria la curva de movilidad calculada mediante el MC de una partícula. . . .	100
6.6	Potencial electrostático (izda.) y distribución de electrones (dcha) en un DGSOI cuando $V_G = V_{DS} = 1V$	101
6.7	Comparación de curvas $I_D - V_G$ para distintos valores de V_{DS} para el EMC semiclásico (símbolos cerrados) y el Q-EMC (símbolos abiertos) en un DGSOI MOSFET.	103
6.8	Densidad de portadores promediada en la dirección perpendicular al transporte como función de la posición en el canal. El valor obtenido mediante el MV-ECBE (línea continua) resulta ser inferior al obtenido mediante el cálculo clásico (línea a trazos).	104
6.9	Representación de la energía media y de la velocidad de arrastre de los electrones a lo largo de la dirección de transporte. En ambos casos se obtiene un valor mayor para el modelo semiclásico (línea discontinua) que para la simulación incluyendo correcciones cuánticas (línea continua).	105
6.10	Estudio transitorio de la conmutación de un transistor DGSOI. El potencial aplicado en cada puerta se muestra en la parte superior de la figura mientras que la corriente de drenador se muestra en la inferior.	105
6.11	Diferentes instantáneas de la concentración de electrones durante un transitorio de activación en un DGSOI.	106

6.12	Izda. Corriente de drenador en función del espesor de la lámina de silicio para dispositivos DGSOI. Los efectos de la inversión en volumen pueden apreciarse para espesores inferiores a los 12 nm. Dcha. Masa efectiva de conducción equivalente en función del espesor de canal para un DGSOI. El efecto de la modulación inter-subbanda hace que su valor disminuya al hacerlo el espesor de la lámina de Si.	107
6.13	Disposición de un FinFET sobre una oblea (100) con dirección de confinamiento $\langle 110 \rangle$ y dirección de transporte $\langle 1\bar{1}0 \rangle$	108
6.14	Comparación entre la energía media (izda.) y velocidad de arrastre (dcha.) a lo largo del canal para diferentes direcciones de confinamiento y transporte.	109
6.15	Fondo de la banda de conducción para un DGSOI de 10 nm de longitud de canal. Obsérvese cómo la fuente virtual no se encuentra exactamente en el límite entre la fuente y el canal.	111
6.16	Comparación de la energía media (izda.) y de la velocidad de arrastre (dcha.) cuando se considera transporte balístico (rojo) y no balístico (azul).	112
6.17	Dependencia de la razón de electrones balísticos que abandonan el dispositivo por el contacto de drenador (azul) y del cociente entre la corriente no-balística y balística (rojo) en función de la tensión drenador-fuente.	112
6.18	Representación de la ruptura en la degeneración de los valles en Si producida por el crecimiento de una lámina de Si tenso sobre SiGe. .	113
6.19	Variación en los niveles de energía para una lámina de silicio de 10nm de espesor para el caso relajado (izda) y cuando se crece sobre una lámina de SiGe donde $X_{Ge} = 0,3$. Los niveles de energía correspondiente a los valles prima están representados en rojo.	114
6.20	Comparación de curvas $I - V_G$ para dispositivos SSDOI (línea continua) y SOI (línea discontinua). El aumento en la corriente obtenido en el caso de silicio tenso se puede observar claramente.	115
7.1	Corte transversal de la estructura VMT simulada	118

7.2	Característica I-V en DC de un transistor VMT. Las curvas en línea continua representan conducción a través del canal de alta movilidad mientras que la línea discontinua niveles de corriente para conducción a través del canal degradado.	120
7.3	Velocidad promedio en la dirección de transporte para un transistor VMT cuando se activa el canal de alta movilidad (rojo) o el de baja movilidad (azul). Como puede observarse, existe una reducción importante en la velocidad en el interior del canal debido al efecto de la interfase de mala calidad correspondiente al canal de baja movilidad.	121
7.4	Instantáneas de la concentración de electrones durante el transitorio de conmutación de un VMT. Obsérvese cómo se realiza la transferencia de carga de un canal hacia el otro sin vaciar el canal.	122
7.5	Número normalizado de partículas simuladas durante el transitorio completo de un VMT de 200 nm de longitud de canal. El valor de modulación de carga obtenido resulta ser inferior al 2%.	123
7.6	Número de partículas simuladas para un dispositivo DGSOI de 100 nm de longitud de canal en diferentes situaciones. Iniciando en un estado de corte ($t < 3ps$) se activan los dos canales ($3ps < t < 6ps$) y se vuelve a cortar el transistor ($6ps < t < 9ps$). Tras activar uno de los canales ($9ps < t < 12ps$) se intercambian las tensiones de las puertas para conmutar en modo VMT ($12ps < t < 15ps$) donde prácticamente no se observa cambio en el número de partículas.	124
7.7	Número de partículas normalizado para la simulación del transitorio de subida de transistores DGSOI FET (izda.) y VMTs (dcha.) para distintas longitudes de canal. Dcha. Para el caso de los VMTs se puede ver cómo el tiempo de conmutación depende muy débilmente con la longitud de canal.	125
7.8	Corriente de drenador para un VMT de 200 nm de longitud de canal. En rojo se representan los resultados para un dispositivo orientado fabricado en el plano (111) y en azul para la superficie (100).	126
7.9	Source/Drain doping profile used in the new proposed structure.	127

7.10	Número de partículas normalizado durante un transitorio de corte-conducción en diferentes dispositivos incluyendo DGSOI, VMT y SG-SOI convencionales y DGSOI y VMTs incluyendo SDE y compensación de dopado (DP).	128
7.11	Corriente de drenador para VMTs en los que se utiliza SDE comparada con la obtenida para un SGSOI (verde). Para los VMTs se considera SR como mecanismo de degradación además de SDE (azul) y compensación de dopado para el caso de la curva roja.	129
7.12	Transitorio de conmutación para diferentes transistores VMT con 200 nm de longitud de canal y espesores de canal comprendidos entre los 10 y los 40 nm.	130
7.13	Corriente inducida en la puerta para diferentes rampas de tensión. El pico de corriente decrece conforme aumenta el tiempo de la rampa. .	131
7.14	Velocidad media longitudinal (v_x) y transversal (v_y) durante un transitorio de conducción. Nótese que el tiempo necesario para alcanzar la velocidad de arreste es mayor que el tiempo de tránsito entre canales.	132
7.15	Comparación de los tiempos de subida para transistores VMT, DG-SOI y SGSOI para longitudes de puerta de 500 nm (izda) y 100 nm (dcha).	133
A.1	First VMT structure proposed by Sakaki in 1982. a) Device representation formed by two HEMTs in parallel. b) Doping profile showing dopant compensation to obtain the velocity modulation effect.	151
A.2	Carrier distribution for ON (left) and OFF (right) states in a DGSOI operated as a VMT ($\mu_A > \mu_B$).	154
A.3	Different methods to obtain a degraded channel in a VMT structure.	155
A.4	Mobility curves obtained from MC simulations for degraded (green) and non-degraded (black) channels in a VMT-like structure compared to the standard DG results (red).	156
A.5	DGSOI structure used in the simulations.	162

A.6 Cross-section of electron density in the center of the channel in the DGSOI device with $T_{ox} = 0.9nm$ when $1V$ is applied to each gate. In the right side, Poisson-Schrödinger calculation (solid) is compared with MC results using the MV-ECBE (dashed). The contribution from each valley is also shown (symbols). Left, MV-ECBE calculation when $1V$ is applied to each gate and $V_{DS} = 1V$, Note how the degeneration between valleys 2 and 3 is broken when a lateral field is applied since the effective conduction mass is different for each valley. 164

A.7 Detail of the electrostatic potential in a DGSOI MOSFET near the Si-SiO₂ interface when $1V$ is applied to both gates. Classical (solid) and quantum corrected potentials used to calculate the driving force for each valley in EMC simulations are represented. The repulsive potential can be observed near the interface (Depth = $0.9nm$) for MV-ECBE calculations. 165

A.8 Comparison between mobility curves obtained from one-dimensional QMC (solid) and the Q-EMC (symbols) for a $12nm$ thickness DGSOI (left). Phonon, Coulomb and surface roughness scattering are considered. In the right side, classical (solid symbols) and quantum-corrected (open symbols) I-V curves comparison for the DGSOI MOSFET. When MV-ECBE is used, a degradation is observed on the sub-threshold slope. DIBL and threshold voltage are also increased. 166

A.9 Electrostatic potential (top left) and electron concentration (bottom left) plots of the DGSOI device when a symmetrical voltage of $1V$ is applied to both gates and drain to source voltage is $V_{DS} = 1V$. Note how the maximum value of the electron concentration is again shifted from the oxide interface to the inside part of the channel. Inversion charge plot along the channel direction (right) for classical (dashed) and MV-ECBE (solid) simulations. The reduction in value for the quantum case implies an increase in the threshold voltage. 167

A.10 Average energy (top) and drift velocity (bottom) along the channel for a drain voltage of $1V$. Quantum corrected (solid) and classical (dashed) calculations are shown for (100) orientation (right). In the left side three surface orientations are considered, the (100) (solid line) device shows higher energy and drift velocity since presents a smaller conduction mass than in (110) (dashed line) and (111) (symbols) devices.	168
A.11 Left: Drain current and effective conduction mass (inset) versus channel thickness plots. Volume inversion and Inter-subband Modulation effects can be observed. Right: Transient simulation of the DGSOI device for a drain to source voltage of $1V$. Time-dependent gate bias is shown (top) for front (solid) and back gates (dashed). Symmetrical behavior is observed when one of the channels is biased (single gate operation) whereas a current level more than double that in the case of the SG is observed for symmetrical operation as an effect of channel coupling.	169
A.12 Drain current during a switch transient for a 200 nm channel length device and (111) (red) and (100) (blue) surface orientations.	170
A.13 Normalized number of particles for the 200 nm length VMT. The resulting carrier modulation is very small during the switch.	171
A.14 Source/Drain doping profile used in the new proposed structure.	172
A.15 Drain current for the drain/source engineered structure. SGSOI operation (green) is compared to VMT mode when only surface roughness is considered as degradation mechanism (blue) and the combined effects of doping compensation and rough interface are used (red).	173
A.16 Induce gate-electrode currents for different voltage ramp. Note how the current peak decreases when the ramp time is bigger.	174
A.17 Average longitudinal (v_x) and transversal (v_y) velocities during switch-on transient. Note that the time spent by the carriers to reach the drift velocity is longer than the transversal transit time.	175

Abreviaturas y siglas

1D Uni Dimensional

2D Bidimensional

3D Tridimensional

AMD Advanced Micro Devices

BJT Bipolar Junction Transistor, transistor bipolar de unión

BOX Buried OXide. Óxido Enterrado.

BTE Boltzmann Transport Equation. Ecuación de Transporte de Boltzmann.

CMOS Complementary MOS. Tecnología MOS Complementaria

CYNTHIA Cylindrical Thin Pillar

DC Direct Current. Corriente Continua.

DD Drift Difussion. Modelo de Arrastre-Difusión o de Difusión-Deriva.

DG Density Gradient.

DGSOI Double Gate SOI transistor. Transistor SOI de Doble Puerta.

DIBL Drain Induced Barrier Lowering.

DTMOS Dynamic Threshold MOS Transistor.

ECBE Effective Conduction Band Edge.

ELTRAN Epitaxial Layer Transfer

EMC Ensemble Monte Carlo.

EOT Effective Oxide Thickness.

FDSOI Fully Depleted SOI Transistor.

FET Field Effect Transistor. Transistor de Efecto Campo.

GAA Gate All Around transistor.

GeOI Germanium On Insulator.

IST Information Society Technologies. Tecnologías para la Sociedad de la Información.

ITOX High temperature Internal Oxidation

ITRS International Technology Roadmap for Semiconductors

JFET Junction Field Effect transistor

LA Rama Longitudinal Acústica.

LDMOS Lateral Double-Diffused MOS

LIGBT Lateral Insulated Gate Bipolar Transistor

LA Rama Longitudinal Acústica.

LO Rama Longitudinal Óptica.

MC Monte Carlo.

MEMS Micro Electro-Mechanical Systems. Microsistemas Electro-Mecánicos.

MIS Metal Insulator Semiconductor. Estructura Metal-Aislante-Semiconductor.

MODFET Modulation-doped Field Effect Transistor. Transistor con modulación del dopado.

MOS Metal Oxide Semiconductor. Estructura Metal-Óxido-Semiconductor.

MV-ECBE Multy Valley Effective Conduction Band Edge.

NDR Negative Differential Resistance - Resistencia Diferencial Negativa

NTT Nippon Telegraph and Telephone Public Corp.

PDSOI Partially Depleted SOI transistor. Transistor SOI parcialmente Deplexionado.

RESURF Reduced Surface Field Transistor

RST Real Space Transfer

SCE Short Channel Effects. Efectos de Canal Corto.

SDE Source Drain Engineering.

SDE-DC Source Drain Engineering and Doping Compensation

SSDOI Strain Silicon Directly On Insulator.

SSi-GeOI Strain Silicon on Germanium On Insulator.

sSi/SiGeOI Strain Silicon on Silicon Germanium On Insulator.

SET Single Electron Transistor.

SGSOI Single Gate SOI transistor. Transistor SOI de Una Puerta.

SIMOX Separation by Implantation of OXygen.

SIMOX MLD Modified Low Dose SIMOX.

SOI Silicon On Insulator. Tecnología de Silicio sobre Aislante.

SOR Succesive Over Relaxations.

SR Surface Roughness.

SSDOI Strain Silicon Directly On Insulator

SUR Succesive Under Relaxations.

TO Rama Transversal Óptica.

UE Unión Europea.

ULSI Ultra Large Scale of Integration. Escala de Integración Ultra Grande.

UTB Ultra Thin Body. Lámina Ultra Delgada

VCBM Voltage-Controlled Bipolar MOS Device

VDMOS Vertical Lateral double-diffused MOS

VM Velocity Modulation

VMT Velocity Modulation Transistor. Transistor con Modulación de la Velocidad.

Prólogo

En los últimos 25 años, la microelectrónica ha sufrido un desarrollo espectacular gracias a la continua miniaturización de los dispositivos en aras de una mayor integración y velocidad. La ley de Moore [Moo65] se ha ido cumpliendo de forma más o menos exacta durante todo este período de tiempo al duplicarse las prestaciones de los circuitos electrónicos cada dieciocho meses. De esta forma, en la tecnología actual, ciertas estructuras existentes en los dispositivos se fabrican utilizando unas pocas capas atómicas de espesor y se espera que esta tendencia se extienda a otras estructuras y dimensiones como pueden ser la longitud y el espesor de canal [ITR05]. Por tanto, dentro de unos años la tecnología se encontrará muy cerca de alcanzar los límites físicos de la miniaturización. Sin embargo, este posible final de la hoja de ruta, no significa necesariamente un estancamiento en la mejora de las prestaciones. Durante todos estos años el impulsor de la industria electrónica fue la integración y el escalado. A partir de ahora, la innovación deberá estar basada principalmente en la introducción de nuevas arquitecturas, nuevas tecnologías de fabricación y en el uso de conceptos de funcionamiento no convencionales para los dispositivos que formen los sistemas de altas prestaciones futuros.

En este trabajo se propone el estudio de un dispositivo no convencional cuyo funcionamiento se basa en el concepto de Transferencia en Espacio Real (Real Space Transfer, RST) [LZ06] y, más concretamente, utiliza la modulación de la velocidad (Velocity Modulation, VM) propuesta por Sakaki en 1982 [Sak82] para conseguir tiempos de conmutación en el orden de los picosegundos ($10^{-12}s$) a partir de dispositivos en los que se creaban dos canales paralelos con diferentes movilidades. Estos dispositivos fueron propuestos originariamente para ser implementados en tecnología III-V. Gracias a la tecnología de silicio sobre aislante (SOI), las estructuras multi-

puerta necesarias para la fabricación de estos dispositivos pueden obtenerse hoy sobre sustratos de silicio. De esta forma, el uso de transistores basados en la VM, los denominados VMT, permitirían la irrupción de la tecnología del silicio en nichos de aplicación anteriormente reservados exclusivamente a la tecnología basada en materiales III-V. Para el estudio y caracterización de los VMTs basados en tecnología SOI, se ha utilizado el método Monte Carlo (MC) cuya validez ha sido ampliamente demostrada para el estudio de dispositivos semiconductores.

Esta memoria recoge los trabajos realizados por el doctorando en los últimos tres años encuadrados principalmente en dos líneas:

1. Desarrollo de un simulador MC para el estudio de dispositivos semiconductores de última generación incluyendo correcciones cuánticas en los cálculos.
2. Aplicación de la herramienta obtenida para el estudio y simulación de transistores con modulación de la velocidad (VMTs) basados en tecnología SOI.

El trabajo está estructurado de la siguiente forma:

PARTE I: FUNDAMENTOS

Capítulo 1: En este primer capítulo se presenta la tecnología SOI necesaria para la fabricación de VMTs basados en silicio. Tras introducir las motivaciones que llevaron al desarrollo de esta tecnología, se describen los distintos procesos utilizados para obtener obleas SOI. A continuación se hace una descripción de las principales ventajas con respecto a la tecnología de silicio convencional y se realiza una taxonomía de los dispositivos que pueden ser fabricados a partir de obleas SOI.

Capítulo 2: En este capítulo se describe el concepto de modulación de la velocidad (VM) partiendo de sus implementaciones originales en tecnología III-V. Tras un resumen de los VMTs propuestos por diferentes autores se presenta la geometría propuesta para la fabricación de VMTs basados en silicio. Finalmente, se realiza un estudio de los diferentes mecanismos de degradación de la movilidad que pueden ser utilizados.

PARTE II: HERRAMIENTAS DE SIMULACIÓN

Capítulo 3: En los tres capítulos siguientes se presenta la herramienta desarrollada en este trabajo. El primero de ellos, describe el algoritmo utilizado para resolver la ecuación de Poisson en 2D. Esta ecuación se resuelve tanto al principio de la simulación, acoplada a la ecuación de continuidad en la aproximación de deriva-difusión, como en cada paso temporal considerado durante la simulación MC. En el primer caso se utiliza para obtener la solución inicial que utilizará el simulador MC y en el segundo para mantener la autoconsistencia en los cálculos.

Capítulo 4: A continuación se describe el método MC para la simulación de dispositivos incluyendo las técnicas de determinación de la duración de los vuelos libres y de los mecanismos de dispersión que provocan el fin de éstos. Del mismo modo, se presentan de forma detallada los cálculos de las probabilidades de dispersión y de la elección del estado final del electrón para cada uno de los mecanismos considerados.

Capítulo 5: Este capítulo presenta las diferentes formas de incluir correcciones cuánticas de primer orden en modelos de transporte semiclásico. Tras realizar un repaso de las distintas opciones propuestas por diferentes autores y su ámbito de aplicación, este trabajo desarrolla un nuevo método para incluir correcciones cuánticas en simulaciones MC teniendo en cuenta la existencia de diferentes valles y direcciones arbitrarias de transporte y confinamiento a través del uso del tensor de masa efectiva. Este método ha sido bautizado como Multi-Valley Effective Conduction Band Edge (MV-ECBE). Finalmente, se presentan las distintas correcciones que deben ser incluidas en los mecanismos de dispersión cuando se considera la aproximación de gas pseudo-2D y se presenta un nuevo modelo para tener en cuenta la dispersión por rugosidad superficial basado en el método desarrollado en este departamento para el caso de gases 2D y simulaciones MC de una partícula [GRLV⁺99].

PARTE III: RESULTADOS

Capítulo 6: En los capítulos 6 y 7 se presentan los resultados obtenidos con el simulador desarrollado. En primer lugar se realiza un calibrado de los diferentes modelos propuestos, comparando los resultados obtenidos con otras herramientas tales como soluciones de la ecuación de Poisson-Schrödinger en estructuras 1D o simulaciones MC de una partícula. Tras comprobar la bondad de los resultados obtenidos, se procede al estudio de transistores de doble puerta (DGSOI) para mostrar las diferentes posibilidades del simulador desarrollado. Entre las más importantes cabe destacar la posibilidad de realizar estudios semiclásicos o incluyendo correcciones cuánticas, la de incluir diferentes direcciones de confinamiento y transporte, estudios transitorios y la inclusión de cálculos cuasi balísticos o canales de silicio tenso.

Capítulo 7: Una vez calibrado el simulador MC, se presentan los resultados obtenidos para la simulación de dispositivos VMT. En ellos se utiliza la rugosidad superficial como agente degradador de la movilidad, aunque se proponen diferentes posibilidades para incrementar la VM. Se realizan simulaciones tanto en condiciones estacionarias como en transitorias y se proponen diferentes formas de optimizar la estructura. A continuación, se realiza un estudio de los factores que pueden limitar el tiempo de conmutación del dispositivo para, finalmente, discutir las aplicaciones en las que los VMTs presentan ventajas con respecto a los DGSOI convencionales.

Tras las conclusiones del trabajo se incluyen dos apéndices. El primero es un resumen extendido en inglés de forma que se cumpla uno de los requisitos necesarios para la obtención del suplemento europeo al título de Doctor, *Doctor Europeus*, según lo establecido en el artículo 14 del RD 56/2005, de 21 de enero. El segundo apéndice incluye las publicaciones y contribuciones en conferencias internacionales realizadas durante el desarrollo del trabajo de investigación.

Prologue

In the last 25 years, the microelectronic industry has suffered an spectacular development thanks to the continuous downscaling of the devices in order to obtain a higher integration level and a better performance. Moore's Law [Moo65] has been valid during this period keeping a constant trend of doubling the performance every eighteen months. In this way, some of the today's structures in the devices content only a few atomic layers. It is expected that this trend will extend to other structures and dimensions like the channel length [ITR05]. Therefore, in some years from now, the technology will be close to the physical limits of miniaturization. However, this fact does not mean a stacking of the device performance. Up to now, integration has been the main technology booster, this concept has to be changed using architecture optimization, new technology processes and non conventional device concepts as new boosters.

This work studies the performance of devices based on the Real Space Transfer (RST) concept [LZ06] and, specifically, on the velocity modulation (VM) to obtain silicon based devices operating in the Terahertz gap. The Velocity Modulation Transistor (VMT) was proposed by Sakaki in 1982 [Sak82] as a way to obtain ultra fast devices exploding the short transit time between to adjacent channels with different transport properties. Originally proposed for III-V structures, thanks to the SOI technology, this concept can be now implemented on silicon wafers. We have used the Monte Carlo (MC) method to study silicon based VMTs whose validity has been widely demonstrated to perform simulations in semiconductor devices.

Two are the main researching task accomplished during this work:

1. Development of an Ensemble Monte Carlo (EMC) simulator for the study of state of the art semiconductor devices including quantum corrections.

2. Study and simulation of silicon based Velocity Modulation Transistors (VMTs) using the EMC already mentioned.

The structure of the work is described as follows:

PART I: FUNDAMENTS

Chapter 1: This first chapter presents silicon on insulator technology (SOI) which is necessary to make silicon based VMTs. The main motivations to develop this technology are commented followed by the description of the processes to obtain SOI wafers. Then, the main advantages respect to the conventional bulk technology are discussed finishing with a taxonomy of the different kind of devices that can be fabricated from SOI wafers.

Chapter 2: The velocity modulation (VM) concept is introduced in this chapter starting from the early implementations based on III-V materials. The different VMTs found in the bibliography are then presented and the geometry proposed for silicon based VMTs is also depicted. Finally, the different mobility degradation mechanism to be used are commented.

PART II: SIMULATION TOOLS

Chapter 3: The simulation tool developed in this work is presented in the next three chapters. In chapter three, the 2D Poisson solver used in the code is described. To obtain the initial guess to be used in the EMC, Poisson equation is solved self-consistently with the continuity equation in the drift diffusion approximation. During the MC simulation, the Poisson solver is used every time step to keep the self consistence in the calculations.

Chapter 4: This chapter is devoted to the MC techniques applied to device simulation. The different ways to determine free flights duration and the scattering mechanism which causes the end of free flight are also commented. Finally, the scattering mechanisms used in the simulator are described including scattering probabilities final state calculations.

Chapter 5: Quantum corrections to semiclassical EMC codes are commented in this chapter. Firstly, the standard corrections used up to now are compared showing their strong and weak points. A new approximation is developed where different valleys configuration and arbitrary confinement and transport directions are included using the effective mass tensor. This method is called Multi-Valley Effective Conduction Band Edge (MV-ECBE). The corrections included to the scattering mechanisms when a pseudo-2D electron gas is considered are then described. Finally, a new method to describe surface roughness scattering when quantum corrections are included is developed from the quantum model by Gámiz et al. [GRLV⁺99].

PART III: RESULTS

Chapter 6: In this chapter, the EMC simulator is calibrated comparing the obtained results with well established simulation tools such as a Poisson Schrödinger solver and an one particle MC simulator previously developed. After the calibration, a double gate SOI device (DGSOI) is used to show the characteristics of the simulator including transient simulations, semiclassical and quantum corrected comparisons or quasi ballistic transport calculations. Different transport and confinement direction and strain silicon channels can be also considered.

Chapter 7: Once the EMC simulator has been calibrated, it has been used to perform simulations on silicon based VMTs. Surface roughness scattering has been used as degradation mechanism; however, different possibilities to increase the current ratio are also studied. Steady-state and transient situations have been considered and different options have been proposed to optimize the structure. A study of both extrinsic and intrinsic limitation factors to the switch time has been also performed. Finally, a comparison to DGSOI devices is made to establish the situations where the use of VMTs is preferred.

Parte I

FUNDAMENTOS

Capítulo 1

La Tecnología SOI

La tecnología de circuitos integrados tradicional está basada en el concepto, introducido por Noyce [Noy77] y Kilby [Kil76] a finales de los años 70, de que un circuito formado por varios transistores puede realizarse sobre una misma pieza de silicio, Si, aislando unos circuitos de los otros mediante uniones p-n polarizadas en inversa, la utilización de óxidos de campo o la introducción de canales de parada. A pesar de que la integración en circuitos monolíticos ha revolucionado la tecnología y el mundo que nos rodea en general, conforme la microelectrónica se ha ido desarrollando ha quedado clara la necesidad de incorporar nuevos métodos para aislar dispositivos vecinos dentro de un mismo chip. Entre los efectos perjudiciales que podemos encontrar se encuentran la introducción de capacidades parásitas extras que disminuyen la velocidad de operación de los circuitos o la reducción de la densidad de integración. Así mismo, a altas temperaturas las corrientes de pérdida (*leakage currents*) disminuyen el aislamiento entre los distintos dispositivos.

Hoy en día, la industria semiconductorista mantiene una máxima conocida como ley de Moore [Moo65] según la cual las prestaciones de los circuitos electrónicos se duplican cada 18 meses. Esta mejora se ha venido haciendo a costa de construir los componentes que forman parte de los circuitos integrados cada vez más pequeños. Sin embargo, al reducirse las dimensiones críticas de los dispositivos por debajo de $0,1 \mu m$, aparecen problemas cuya solución no resulta ni mucho menos trivial y que pone en duda la posibilidad de mantener esta tendencia a medio-largo plazo que, por otro lado, se mantiene desde mediados de los años 70 del siglo XX. Las soluciones a

1.1. Motivación de la Tecnología SOI

estos problemas pasan por un replanteamiento total de los conceptos clásicos utilizados hasta ahora en todos los aspectos del diseño optimizando todas y cada una de las áreas que intervienen en la fabricación del producto final desde la obtención del sustrato sobre el que se va a diseñar el circuito, pasando por la optimización de dispositivos, diseño de nuevos circuitos y creación de nuevas arquitecturas para microprocesadores y terminando en el replanteamiento de encapsulados e interconexiones exteriores. Por otro lado, se debe buscar una cierta compatibilidad con los procesos y técnicas existentes de forma que se puedan seguir manteniendo las distintas líneas de producción que no necesitan de esta agresiva reconversión, pudiéndose además aprovechar ciertos procesos actuales de forma que las ingentes cantidades de dinero invertidas en la construcción de salas blancas puedan ser amortizadas.

1.1 Motivación de la Tecnología SOI

Es posible, y en algunos casos ventajoso, realizar el aislamiento mediante dieléctricos en vez de uniones en inversa (el dieléctrico más usado es el SiO_2) creándose las denominadas trincheras que realizan un aislamiento lateral. Sin embargo, una nueva tecnología desarrollada en las últimas décadas permite crear obleas de Si sobre las que se deposita una lámina de SiO_2 construyéndose los dispositivos a partir de una capa de silicio monocristalino colocada sobre esta capa de dieléctrico. Esta tecnología se denomina Silicio sobre Aislante (SOI) y se ha convertido en un importante impulsor de la tecnología semiconductora actual como puede observarse en la Figura 1.1.

Aproximadamente desde 1998 las aplicaciones comerciales de los dispositivos fabricados con SOI han crecido exponencialmente y hoy día, se emplean en la fabricación de los microprocesadores de última generación basados en arquitectura de 64 bits fabricados por AMD.

Tres han sido las razones principales para el desarrollo y el uso de la Tecnología SOI buscando siempre un mejor comportamiento de los dispositivos allí donde la tecnología convencional de Si es más débil [CC03].

En primer lugar, durante las décadas de los 70 y 80 del siglo XX y debido a la guerra fría, existía una gran preocupación por realizar circuitos resistentes a los efectos de las radiaciones ionizantes que pudiesen operar en un hipotético escenario

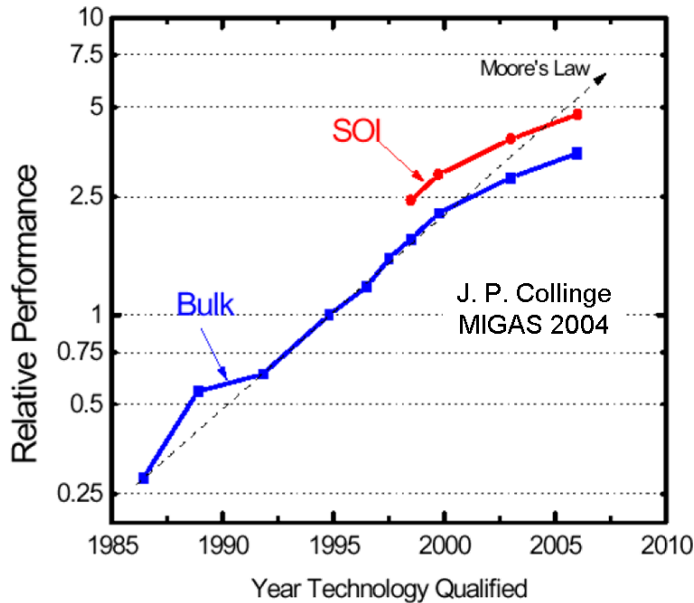


Figura 1.1: Comparación de las predicciones realizadas por la ley de Moore (trazos) con el rendimiento obtenido con las tecnologías tradicionales (azul) y SOI (rojo).

de guerra nuclear. La delgada capa de Si activo minimiza el impacto de la radiación en las propiedades del dispositivo. En efecto, la mayoría de la carga generada por las radiaciones ionizantes es detenida por el óxido enterrado (*Buried Oxide* o BOX) de forma que la corriente extra generada es muy pequeña.

En segundo lugar, la actual mejora de prestaciones de los circuitos basados en SOI ha provocado que muchas compañías se decidan por el cambio a esta tecnología. En aplicaciones digitales, por ejemplo, para una misma tensión de alimentación los circuitos SOI permiten mayores velocidades de operación. Visto desde otro punto de vista, circuitos operados con menores tensiones pueden operar a la misma velocidad que sus equivalentes fabricados con tecnología tradicional de silicio, con la consiguiente disminución del consumo de potencia que ello supone.

Finalmente, conforme se acerca lo que se conoce como *el final de la hoja de ruta* se hace cada vez más necesario el cambio de tecnología. La razón principal es que el comportamiento de los dispositivos con longitudes de puerta inferiores a 25 nm

no es el adecuado cuando son fabricados con tecnología CMOS convencional debido básicamente a los efectos de canal corto (SCE) resultando estos cada vez más difíciles de controlar.

El cambio de tecnología no ha resultado tan crítico como se podía pensar en un principio. Una vez superado el reto tecnológico de crear láminas de Si cristalino sobre un sustrato dieléctrico, el diseño de los circuitos en sí es bastante parecido al de la tecnología anterior. En la práctica no son necesarias grandes modificaciones en los diseños para traducir un circuito de tecnología bulk convencional a otro SOI. De hecho muchas de las estructuras que se debían crear en los *layouts* para asegurar el correcto aislamiento de los dispositivos y evitar efectos parásitos tales como corrientes de fuga, fotocorrientes inducidas por radiación o el *latch-up*, no son necesarias debido al BOX y al aislamiento lateral dieléctrico, de forma que los chips obtenidos resultan más simples y compactos.

La tecnología SOI permite una mayor variedad de estructuras que no eran realizables en otras tecnologías. Así han aparecido gran cantidad de nuevos dispositivos basados en diferentes conceptos, y es posible integrar en un mismo chip dispositivos tan diferentes como MOSFETS, MEMS o guías de onda ópticas. Además de todo esto, aparecen nuevos parámetros en el diseño que permiten mayor control sobre las estructuras a realizar como pueden ser los espesores tanto de la lámina de Si como del BOX.

1.2 Obtención de Obleas SOI

El principal problema para la creación de obleas SOI es que la lámina de Si que se encuentra sobre el óxido debe ser monocristalina mientras que la capa aislante es amorfa. No existe ningún método de deposición que permita obtener un material monocristalino sobre un sustrato amorfo. Se han realizado numerosas aproximaciones que, a pesar de haber ayudado a un mejor conocimiento de la estructura y morfología de las láminas de Si, no han permitido desarrollar técnicas comerciales. A continuación se presentan las técnicas más usuales de obtención de obleas SOI [Col04].

SIMOX: Separation by Implanted Oxygen. La técnica SIMOX fue desarrollada en 1978 por K. Izumi, M Doken y H. Ariyoshi del NTT [IDA78] y consiste en im-

plantar una alta dosis de iones de oxígeno seguido de un *recocido* a alta temperatura formándose una capa de óxido enterrado o BOX.

La técnica de implantación iónica es utilizada ampliamente en la industria semiconductor, sin embargo las dosis necesarias para los procesos normales no sobrepasan los 10^{15} cm^{-2} . En el caso del SIMOX se intenta sintetizar un nuevo material, dióxido de silicio, a partir de la región implantada. Como resultado, es necesario implantar iones de oxígeno en dosis extremadamente altas, del orden de $1,8 \times 10^{18} \text{ cm}^{-2}$ con una energía de 200 keV para el proceso SIMOX estándar.

La temperatura a la cual se realiza la implantación es un parámetro de gran importancia que influye enormemente en la calidad del material obtenido con posterioridad. La implantación de iones de oxígeno provoca defectos en la capa situada sobre el óxido formado. Si la temperatura de la oblea durante este proceso es demasiado baja, esta zona será completamente amorfa formándose polisilicio tras los pasos posteriores del proceso. Si la implantación se realiza a temperaturas superiores a $500 \text{ }^\circ\text{C}$ se produce el proceso conocido como *self-annealing* manteniéndose en gran medida la naturaleza monocristalina de la capa superior. Sin embargo la capa de silicio que queda sobre el dióxido de silicio tras la implantación tiene una alta densidad de defectos. Para reducirlos es necesario realizar el proceso de recocido que permite una reorganización de los átomos de silicio.

En 1990, Nakashima e Izumi propusieron reducir la dosis de oxígeno implantada drásticamente de forma que se redujese la densidad de dislocaciones en la lámina de silicio que queda sobre el BOX. De esta forma se obtenían óxidos enterrados más delgados cuyo interés era creciente para la fabricación de dispositivos de lámina delgada. Por otro lado la contaminación por carbono y metales pesados y el precio de cada oblea se reducían ya que son proporcionales a la dosis de oxígeno implantada. Por todo esto durante los últimos años se han ido derivando técnicas basadas en implantaciones de oxígeno a baja dosis como el ITOX o el SIMOX MLD.

Con respecto a la calidad de las obleas obtenidas se han realizado grandes esfuerzos en los últimos años para reducir la densidad de defectos de 10^9 cm^{-2} a los actuales 10^3 cm^{-2} . También se consiguen obleas con una uniformidad en las distintas láminas más que aceptable aunque aparecen contaminantes metálicos introducidos en el proceso de implantación y difundidos durante los recocidos que pueden aumentar las corrientes de pérdida. Finalmente, la calidad del óxido obtenido mediante esta

1.2. Obtención de Obleas SOI

técnica es notablemente inferior a la de los óxidos nativos obtenidos mediante la técnica de oxidación térmica.

ELTRAN[©] : *Epitaxial Layer TRANSfer*, fue desarrollado por Canon en 1990 como una técnica para la obtención industrial de obleas SOI. En ella se combina la formación de silicio poroso, el crecimiento epitaxial y el *wafer bonding* consistente en la unión hidrofílica de dos obleas para obtener una sola. Es posible crear silicio poroso haciendo pasar una corriente eléctrica por una muestra del material inmerso en HF. El grado de porosidad se puede controlar mediante la corriente que se hace pasar durante la reacción. Una vez finalizado el proceso, el material resultante mantiene su carácter cristalino en las zonas que no han sido afectadas por la reacción química. El silicio poroso tiene dos propiedades importantes: en primer lugar los poros superficiales pueden ser rellenados con átomos de silicio sellándose después realizando un proceso de cocido en atmósfera de hidrógeno. En segundo lugar, la relación superficie-volumen del material es muy grande (del orden de $200\text{ m}^2/\text{cm}^3$) con lo que la capacidad para reaccionar es muy alta pudiéndose realizar procesos de grabado con una selectividad muy grande (100000:1).

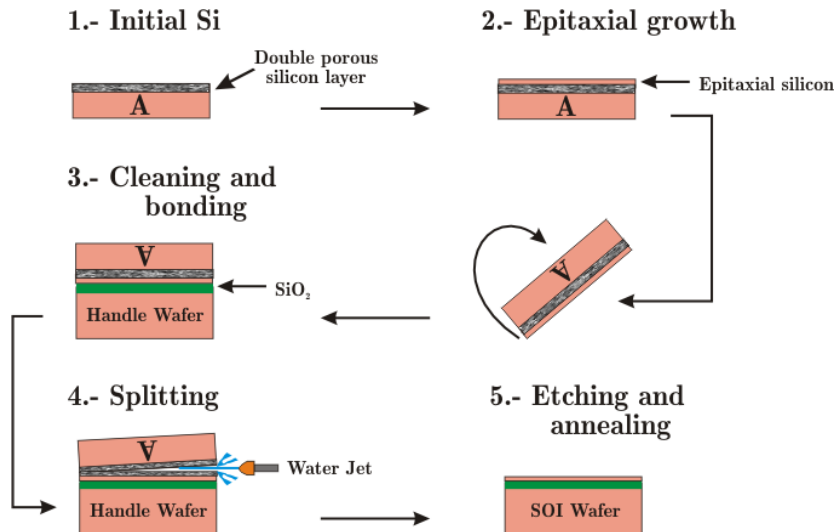


Figura 1.2: Obtención de obleas SOI mediante la técnica ELTRAN[©]

El proceso de obtención de una oblea SOI por el método ELTRAN[©] puede

observarse en la Figura 1.2. En primer lugar se crea una lámina de silicio poroso con dos grados diferentes de porosidad. Esto se consigue variando la corriente que se hace pasar por la muestra durante el proceso, de forma que aparece una zona mecánicamente más débil en la zona en que las porosidades cambian. La superficie porosa se prepara introduciendo la oblea en un horno con atmósfera de hidrógeno y, seguidamente, se crece una capa de silicio cristalino mediante un proceso de epitaxia. Tras este paso la oblea obtenida se limpia y se pega a otra sobre la que se ha crecido una lámina de dióxido de silicio. La separación de la estructura obtenida se realiza proyectando un chorro de agua a alta presión (20-60 MPa) de forma que se induce una fractura a lo largo de la superficie en la que cambia la porosidad. Con este proceso se obtiene un sustrato SOI y una oblea que puede ser reciclada para repetir el proceso. Finalmente, se elimina la capa de silicio poroso y se somete el producto final a un proceso de recocido.

SMART-CUT[©] : Esta técnica combina los procesos de implantación iónica y *wafers bonding* para transferir una lámina delgada sobre otra oblea o un sustrato aislante. El proceso, desarrollado en el CEA-LETI de Grenoble [Bru95], utiliza una implantación de protones a modo de *escalpelo atómico* que corta a través de la red cristalina. De esta forma es posible realizar una transferencia limpia y uniforme de una fina capa de Si a otro sustrato. Las obleas SOI fabricadas mediante este proceso son denominadas UNIBOND[©]. Este proceso ha demostrado ser uno de los más eficaces y, hoy en día, es el más utilizado para la obtención de obleas SOI para uso comercial.

La Figura 1.3 muestra los distintos pasos para la obtención de una oblea SOI para su uso comercial. En primer lugar se parte de dos obleas de silicio convencionales, A y B. Seguidamente se oxida completamente una de ellas que servirá como base para crear la lámina delgada. El siguiente paso consiste en realizar una implantación iónica utilizando como especie hidrógeno, de forma que se crea una zona de cristal debilitada por el proceso. Tras limpiar la oblea, ésta se gira 180° y, mediante un proceso de pegado hidrofílico, se une a la otra oblea que dará soporte mecánico a la estructura. En este momento se procede a realizar la separación de las obleas por la zona debilitada durante el proceso de implantación iónica de H⁺. Para ello aumenta la temperatura hasta unos 500° C produciéndose un aumento del tamaño de las microcavidades creadas a lo largo de la dirección (100), es decir, paralelo a

1.2. Obtención de Obleas SOI

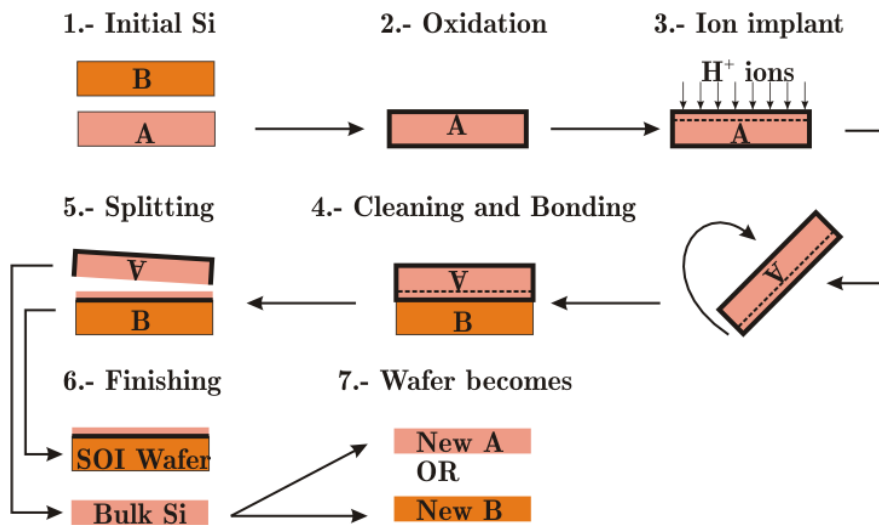


Figura 1.3: Obtención de obleas SOI mediante el método Smart CutTM

la superficie de la oblea. Las microcavidades interaccionan entre sí produciéndose una propagación de la fractura creada a lo largo de toda la oblea con la consiguiente separación en dos mitades. Se produce entonces un segundo calentamiento, esta vez a 1100° C, que sirve para reforzar el enlace entre la oblea soporte y la lámina SOI. Finalmente se lleva a cabo un proceso de pulido químico-mecánico con el objetivo de reducir la rugosidad superficial de la superficie de la oblea SOI. La oblea utilizada para crear la lámina SOI puede ser reutilizada para el siguiente proceso de fabricación, siendo necesarias sólo $N+1$ obleas de Si para crear N de SOI.

Existen otros procesos basados en la técnica del *wafer bonding* que permiten la obtención de láminas de silicio monocristalinas sobre sustratos de casi cualquier tipo. De esta forma es posible obtener circuitos para ciertas aplicaciones en las que las propiedades del soporte mecánico sean importantes como puede ser el caso de circuitos integrados sobre sustratos flexibles, vidrio o plásticos permitiendo una mejor integración de los mismos en sistemas empotrados. La repetición de estos procesos sobre un mismo sustrato permite la integración de circuitos no planares en estructuras tridimensionales con el consiguiente aumento de la integración.

1.3 Ventajas de la tecnología SOI

Como se ha mostrado en los apartados anteriores, a pesar de que la mayoría de los procesos de fabricación para dispositivos SOI son compatibles con los estándares de la industria semiconductora, el coste final del producto es un poco más elevado que en el caso de los basados en tecnología convencional debido principalmente a que las obleas deben ser preprocesadas para conseguir el sustrato deseado para cada tipo de aplicación. A pesar de todo, las ventajas de la tecnología SOI sobre la bulk son importantes con lo que el incremento en el gasto está en cierta medida justificado, siendo en algunos casos la única opción para obtener ciertas estructuras o para integrar ciertos componentes como se comentará más adelante. Entre las principales ventajas que se pueden enumerar se encuentran las siguientes [CC03].

- Tecnología completamente compatible con los procesos de fabricación tradicionales
- Reducción del número de pasos en ellos
- Aumento, en algunos casos, del nivel de integración debido a una simplificación en los *layouts* de los circuitos a fabricar.
- Resistencia a las radiaciones ionizantes
- Menor tensión de alimentación para una determinada velocidad de operación
- Mayores velocidades de operación para una determinada tensión de alimentación
- Mayor control sobre los efectos de canal corto
- Reducción de capacidades parásitas
- Mayor flexibilidad en las estructuras
- Integración de diferentes tipos de estructuras en un mismo chip tales como dispositivos de alta velocidad, de potencia, MEMS y elementos ópticos
- Posibilidad de fabricar no sólo dispositivos planares sino también tridimensionales

- Fabricación de circuitos integrados tridimensionales mediante la aplicación de sucesivos procesos de transferencia de láminas o pegado de obleas.

1.4 Clasificación de Dispositivos SOI

El dispositivo más utilizado en los circuitos basados en tecnología SOI continúa siendo el MOSFET convencional de puerta simple. Este hecho, unido a la compatibilidad en los procesos de fabricación, ha permitido la transferencia directa de la tecnología CMOS convencional para la fabricación de circuitos basados en obleas SOI. Sin embargo, el hecho de que exista un óxido enterrado bajo la lámina de silicio y el desarrollo de las nuevas técnicas para la obtención de estructuras SOI ha abierto la posibilidad de realizar dispositivos cuya fabricación resultaba imposible para la tecnología CMOS convencional. El gran esfuerzo realizado en este sentido ha dado como fruto la aparición de gran cantidad de nuevos dispositivos tanto bipolares como de efecto campo que amplían el abanico de posibilidades a la hora de elegir el dispositivo adecuado para cada aplicación. La cantidad de configuraciones y principios de operación en los que estos dispositivos están basados, hace imposible la realización de una única clasificación. Por esta razón, en este trabajo, se utilizará el número de puertas como elemento diferenciador principal de cada una de las familias de dispositivos, pudiéndose encontrar ciertos solapamientos desde el punto de vista del principio de operación.

1.4.1 Dispositivos de una puerta

Los dispositivos de una puerta son los herederos directos de los MOSFET realizados con tecnología CMOS convencional, Figura 1.4a. En función de que exista o no una zona neutra debajo de la zona de canal se puede hablar de dispositivos parcialmente depleccionados (*Partially Depleted*, PD) o completamente depleccionados (*Fully Depleted*, FD). En el primer caso, el comportamiento resulta similar al de los MOSFETs convencionales con las ventajas que añade el aislamiento total que introduce la capa de óxido enterrado. Sin embargo, la aparición de una zona neutra puede traer ciertos problemas: Aparición del denominado *floating body* que cambia la tensión umbral del dispositivo dependiendo de la historia del mismo (proceso de histéresis), los efectos

causados por el transistor bipolar parásito formado por las zonas de drenador, zona neutra y fuente o el denominado *kink effect* para altas polarizaciones entre drenador y fuente. Una forma de reducir estos efectos consiste en realizar una conexión entre la puerta y el sustrato del transistor. De esta forma se obtiene el denominado VCBM o DTMOS, cuyas principales características son un aprovechamiento del transistor bipolar parásito y una disminución de la tensión umbral con la tensión de puerta aplicada obteniéndose comportamientos casi ideales en el régimen sub-umbral y una drástica reducción de los efectos de *floating body*.

Conforme se disminuye el espesor de la lámina de silicio, la zona neutra se va reduciendo de forma que puede llegar a desaparecer. En ese momento el sustrato pasa a estar completamente depleccionado, ocupando el canal toda la zona de silicio situada entre el óxido de puerta y el BOX y desapareciendo pues, los efectos relacionados con el *floating body*. El comportamiento de estos dispositivos se acerca al del caso ideal, sin embargo existe un problema desde el punto de vista práctico. La carga en inversión depende no sólo de la polarización sino también del espesor de la lámina de silicio, de forma que las fluctuaciones aparecidas en ésta inducen variaciones en la tensión umbral. Este fenómeno resulta crítico en dispositivos ultradelgados (UTB).

En el caso de aplicaciones de potencia existen estructuras específicas que permiten la fabricación de tales dispositivos sobre sustratos SOI. Entre ellos se encuentran los denominados *vertical double-diffused MOS* (VDMOS), *lateral double-diffused MOS* (LDMOS, con aplicaciones en RF) o los *lateral insulated gate bipolar transistor* (LIGBT) entre otros. Del mismo modo es posible fabricar otros tipos de dispositivos distintos de los MOSFET sobre sustratos SOI como es el caso de transistores bipolares (BJT), JFETs o diodos, e incluso se pueden integrar en el mismo chip elementos que no era posible combinar cuando eran fabricados con tecnología convencional. De esta forma en un mismo chip fabricado en SOI es posible incluir dispositivos de alta velocidad, dispositivos de potencia, elementos ópticos (guías de onda, *spplitters...*) e incluso elementos electromecánicos, los denominados MEMS.

1.4.2 Dispositivos multipuerta

La utilización de sustratos SOI no sólo permite mejorar las prestaciones de estructuras convencionales, sino que también es posible introducir geometrías cuya fabri-

1.4. Clasificación de Dispositivos SOI

cación no era posible con la tecnología CMOS convencional. En algunos casos, estos nuevos dispositivos están basados en conceptos novedosos. Sin embargo existen casos en los que la idea ha sido tomada de la industria de los materiales III-V para ser implementada en tecnología SOI como son transistores basados en procesos de transferencia en espacio real o láseres intersubbanda [LZ06]. En cualquier caso, estas nuevas geometrías aportan una gran variedad de elementos que permiten solventar diferentes problemas a los que se enfrenta la industria semiconductorora en la actualidad. El primero de ellos viene de la necesidad de aumentar la cantidad de corriente transportada por un dispositivo sin perder el control que la puerta ejerce sobre esa carga. La miniaturización de las estructuras busca aumentar la corriente y, por tanto, la velocidad de conmutación de los dispositivos. Sin embargo, la disminución de la longitud del canal produce los denominados efectos de canal corto (SCE) que, básicamente, consisten en la pérdida del control de la carga del canal por el terminal de puerta. Los dispositivos multipuerta surgen de esa necesidad, si una puerta no es suficiente, ¿por qué no utilizar más de una para controlar la carga en el dispositivo?

El primer dispositivo basado en este concepto que se propuso fue el XMOS [SH84], Figura 1.4b. Este doble puerta, que debía su nombre a la semejanza de su geometría con la letra Ξ , presentaba un mejor control sobre la carga en el canal que su equivalente con una única puerta. El primer doble puerta que se fabricó, denominado DELTA [HKKT89], resultó ser un dispositivo vertical siendo el predecesor del FinFET, Figura 1.4c, cuya fabricación resulta ser más sencilla que la de un dispositivo de canal horizontal aunque existen limitaciones para la relación entre la longitud del canal, L_G , y el espesor de la lámina de silicio, T_{Si} .

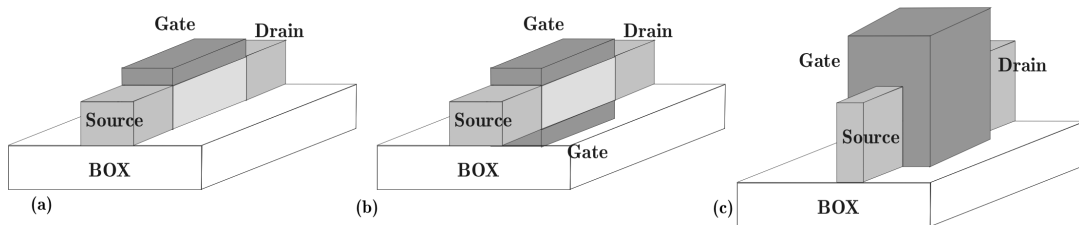


Figura 1.4: Representación esquemática de dispositivos SOI. (a) SGSOI, (b) DGSOI, (c) FinFET

Una vez observada la mejora obtenida al añadir una segunda puerta al transistor, el siguiente paso fue aumentar el número de puertas de forma que el control sobre la carga en el canal fuera aún mayor manteniendo la premisa de reducir los SCE y aumentar la corriente. De este modo aparecieron los dispositivos denominados *trigates* en los que sobre una fina y estrecha isla de silicio cristalino se coloca una puerta sobre tres de sus lados quedando el dispositivo completamente rodeado por capas de óxido, Figura 1.5a. Existen también versiones más sofisticadas de estos dispositivos que se sitúan entre los de tres y cuatro puertas. Son los denominados *triple+* y entre ellos se encuentran los Π -FET y los Ω -FET, Figuras 1.5 b y c respectivamente. En el primero de ellos la puerta penetra en la zona de óxido enterrado proporcionando un mayor control de la carga. En el segundo, la puerta además de penetrar en el BOX se extiende lateralmente bajo la lámina de silicio sin llegar a cerrarse. Esta configuración permite, en casos en los que el dispositivo sea lo suficientemente estrecho, la aparición de una puerta virtual bajo la isla de silicio inducida por el campo creado en las extensiones inferiores de la puerta [Col04].

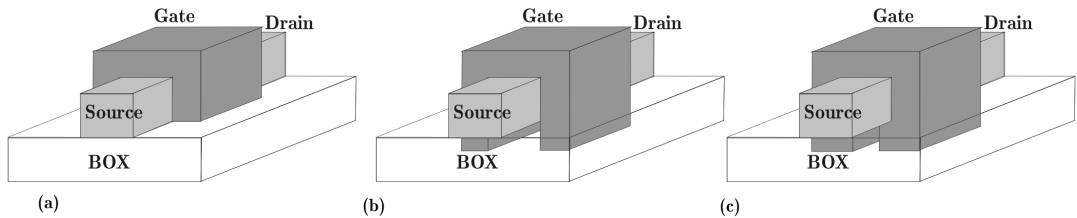


Figura 1.5: Representación esquemática de dispositivos SOI. (a) Trigate, (b) Π -Gate, (c) Ω -Gate

Finalmente, también se pueden conseguir dispositivos en los que la lámina de silicio se encuentra completamente rodeada por estructuras destinadas al control de la carga en su interior, son los denominados dispositivos de cuatro puertas. Se han propuesto diferentes estructuras basadas en este concepto aunque ninguna de ellas se encuentra todavía en producción en masa. Una de ellas consiste en recubrir completamente la lámina de silicio cristalino con puerta. Estas estructuras se reducen al concepto de hilos cuánticos [BCBG95] cuando el espesor y la profundidad del canal son lo suficientemente pequeñas. En la Figura 1.6a se muestra el denominado

1.4. Clasificación de Dispositivos SOI

gate-all-around MOSFET (GAA) consistente en un dispositivo horizontal de sección rectangular completamente rodeado por la puerta. También es posible realizar estos dispositivos de forma vertical haciendo crecer un pilar de silicio. En el caso de que la sección sea circular el transistor es conocido como CYNTHIA (cylindrical thin-pillar) y si es de sección rectangular se obtiene el denominado *pillar surrounding-gate* MOSFET. Otra opción conocida como G⁴FET [CC03], Figura 1.6b, consiste en un dispositivo con dos puertas MOS en los lados superior e inferior y dos JFET en los laterales. Operado normalmente en acumulación, las puertas laterales controlan el ancho efectivo del canal pudiéndose obtener distintos modos de operación que van desde el de un hilo cuántico rodeado por regiones de depleción al de un dispositivo en fuerte acumulación en función de la tensión aplicada a cada una de las puertas.

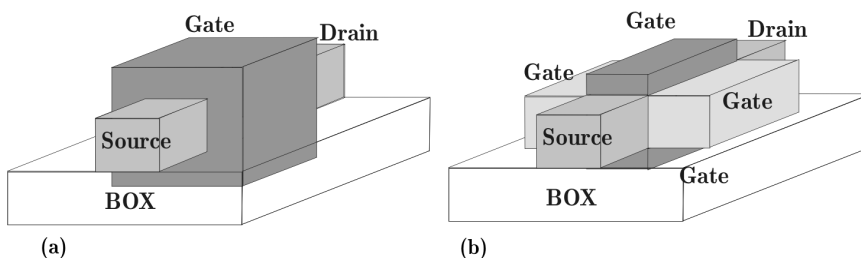


Figura 1.6: Representación esquemática de dispositivos SOI. (a) GAA, (b) G⁴FET

1.4.3 Dispositivos no convencionales

La flexibilidad existente a la hora de fabricar la estructura que será utilizada como dispositivo activo, permite que los transistores basados en tecnología SOI no sólo funcionen como FETs tradicionales. La reducción en las dimensiones de la estructura, especialmente en el espesor de la lámina de silicio, provoca que ciertos fenómenos de naturaleza cuántica predominen a la hora de explicar el comportamiento de estos dispositivos.

El primero de ellos es conocido como inversión en volumen [BCB⁺87] y aparece en dispositivos en los que la lámina de silicio es muy delgada. Debido a la proximidad entre los óxidos de puerta existe una interacción entre los dos canales que se crean al

polarizar ambas puertas. Los portadores en inversión dejan de encontrarse confinados en las cercanías de las interfase Si/SiO₂ desplazándose el centroide de la distribución hacia el centro del canal como puede observarse en la Figura 1.7.

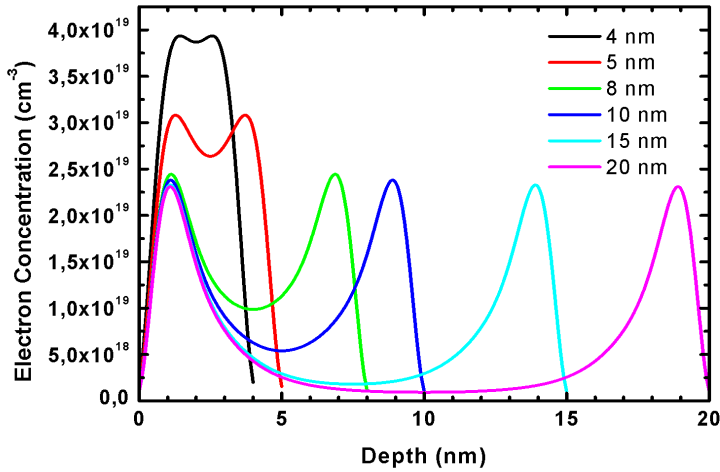


Figura 1.7: Dependencia de la densidad de carga con el espesor de la lámina de Si en dispositivos de doble puerta. La interacción entre los dos canales puede observarse claramente, siendo especialmente clara para espesores inferiores a 10 nm.

De esta forma, el efecto de la rugosidad superficial es menos pronunciado debido a la mayor distancia de los portadores a las zonas degradadas que aparecen al crecer la lámina de óxido. Como consecuencia, se produce un aumento en la movilidad y, por tanto, en la corriente. El hecho de que los portadores se encuentren confinados, provoca una cuantización de la energía en la dirección de confinamiento de forma que un nuevo fenómeno cuántico conocido como modulación inter-subbanda entra en juego aumentando la ganancia en movilidad [GF01]. Conforme se reduce el espesor de la lámina de silicio, la distancia existente entre los niveles de energía va aumentando, de forma que la población del primer nivel, que presenta una masa efectiva menor en la dirección de transporte, aumenta disminuyendo como consecuencia la masa efectiva de conducción. Como puede observarse en la Figura 1.8 la movilidad aumenta conforme disminuye el espesor del canal, alcanzando un máximo

1.4. Clasificación de Dispositivos SOI

alrededor de los 6nm. A partir de ese momento aparece una brusca caída debida a un aumento de la dispersión por fonones. En efecto, al reducirse el espesor de la lámina de silicio, los portadores comienzan a encontrarse cada vez más localizados en la dirección de confinamiento. Como consecuencia directa, y debido al principio de incertidumbre, aparece una deslocalización en el espacio de momentos de forma que existen más modos disponibles para asistir los mecanismos por fonones, aumentando la probabilidad de dispersión y reduciendo la movilidad de forma significativa.

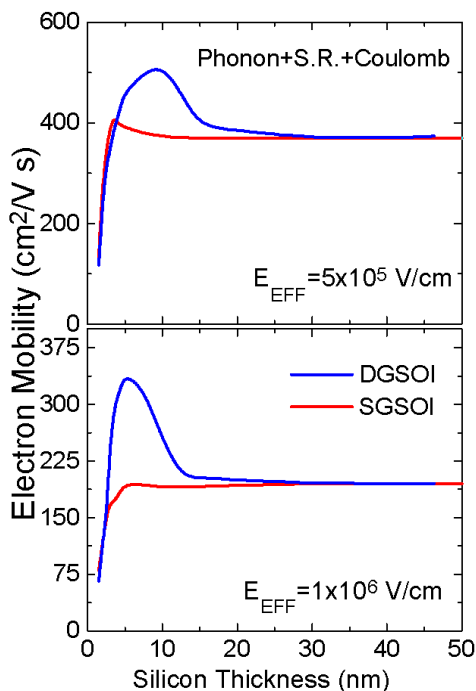


Figura 1.8: Comparación de la dependencia de la movilidad electrónica con el espesor de la lámina de Si en dispositivos SG y DGSOI. Los efectos de la inversión en volumen pueden observarse con claridad suponiendo un aumento importante de la movilidad para espesores inferiores a 10 nm.

Otro fenómeno puramente cuántico se ha observado en hilos cuánticos con canal ultra corto fabricados en SOI [NTH⁺94]. En ellos se ha encontrado una dependencia escalonada de la conductancia con la tensión de puerta. Tras corregir los datos obtenidos experimentalmente con los valores de resistencia serie debidos al drenador

y a la fuente se pudo comprobar que este aumento se producía en múltiplos de $4q^2/h$ como predice la fórmula de Landauer para fluctuaciones en la conductancia. Finalmente también se han fabricado SETs (sigle electron transistor) consistentes en un hilo cuántico en los que aparece un estrechamiento en las regiones que conectan el canal con las zonas de drenador y fuente. En ellos se ha podido encontrar la firma del denominado Coulomb Blockade [CC02].

Finalmente, es posible construir dispositivos basados en el fenómeno de transferencia en espacio real (RST) entre los que se encuentran los transistores con modulación de la velocidad (VMT) objeto de este estudio. Esta familia de transistores se estudia con detalle en el siguiente capítulo.

1.5 Conclusiones

En este capítulo se han mostrado algunos aspectos importantes de la tecnología SOI que son tratados más a fondo por distintos autores ([Col04], [CC03]). Su compatibilidad con los procesos estándar de la industria semiconductora, su flexibilidad a la hora de elegir la geometría adecuada para cada aplicación y su mejora en las prestaciones con respecto a la tecnología convencional hacen que, cada día más, se esté imponiendo el uso de sustratos SOI para aplicaciones de todo tipo. Por tanto, es muy posible que los dispositivos SOI constituyan la base de la industria semiconductora en un futuro no muy lejano, ya sea tal y como hoy se conoce o combinada con las nuevas soluciones basadas en ingeniería de sustratos tales como el uso de silicio tenso, la integración tridimensional o técnicas de mejora de la movilidad de los portadores basadas en la optimización de la orientación de los sustratos.

1.5. Conclusiones

Capítulo 2

El Concepto de Modulación de la Velocidad

2.1 Introducción

El funcionamiento de los transistores de efecto campo (FET) tradicionales está basado en el control de la corriente que circula entre dos de sus terminales (denominados drenador y fuente) a través de la tensión aplicada en un tercero (puerta). Los FET más utilizados son los denominados MOSFET, en los que la puerta está separada del material semiconductor en el que circulan los portadores (canal) por una lámina de material dieléctrico (SiO_2 en la mayoría de los casos) de forma que cuando se aplica una tensión en la puerta se crea una capa de inversión en la interfase silicio-aislante formada por portadores minoritarios móviles denominada canal (Figura 2.1).

La corriente obtenida depende de varios factores, entre ellos de la movilidad (μ) y de la concentración de portadores en la lámina de inversión (n), esto es, $I \propto \mu \cdot n$. En los MOSFETs el control de corriente se consigue variando la concentración de portadores a través del potencial aplicado a la puerta. Sin embargo, el hecho de tener que inyectar o extraer carga ralentiza la operación del dispositivo en conmutación debido a efectos parásitos de origen capacitivo. La tecnología actual es capaz de construir dispositivos cada vez más rápidos gracias a que la miniaturización de los mismos contribuye a minimizar estos efectos. Cuando las dimensiones del dispositivo se reducen por debajo de la micra comienzan a aparecer los denominados efectos de

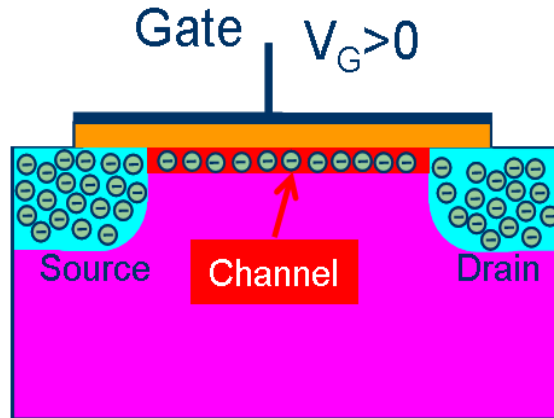


Figura 2.1: Estructura simplificada de un transistor n-MOSFET en inversión

canal corto (SCE) que provocan que el control de la carga en el canal no sea únicamente función de la tensión aplicada en la puerta produciendo que el funcionamiento del dispositivo no sea el deseado.

Hasta ahora, para aplicaciones de alta o muy alta frecuencia se debía usar tecnología basada en GaAs y otros compuestos del tipo III-V que presentan unas movilidads mayores que las del Si. Los procesos de fabricación resultan bastante más caros y la materia prima es más complicada de conseguir y difícil de manipular. Es por ésto que, hoy en día, los dispositivos basados en estas tecnologías no sean mayoritarios y su campo se vea reducido a aplicaciones específicas, especialmente las dedicadas a las comunicaciones y optoelectrónica.

El concepto de transferencia en espacio real (RST) fue propuesto en 1973 por Gribnikov, [Gri73] y de forma independiente por Hess, [HMSS79], en 1979. En un principio se definió como la redistribución espacial de portadores en heteroestructuras debidas a variaciones del campo eléctrico longitudinal. Los procesos que permiten esta redistribución pueden estar basados en distintos fenómenos físicos como pueden ser el calentamiento de electrones o transferencias túnel a través de barreras [GHK95] pudiéndose encontrar en la literatura diferentes propuestas de dispositivos [KL83]. Este concepto se utiliza hoy día de forma más amplia, incluyendo las redistribuciones espaciales debidas a cambios en el campo transversal aplicado en es-

estructuras de tipo MOS [CWJM97b]. Desde el punto de vista cuántico el RST puede representarse como un cambio en la forma de la envolvente de la función de onda que representa a los portadores [Sak86]. Por tanto, y a modo de resumen, en los procesos de transferencia en espacio real se produce una transferencia de portadores de un canal a otro adyacente. Debido a que este nuevo canal puede presentar diferentes propiedades de transporte, el efecto RST ha sido utilizado como medio para obtener dispositivos con resistencia diferencial negativa que resultan ser de gran utilidad en aplicaciones de microondas. Otras aplicaciones interesantes se basan en la idea de conseguir dispositivos que actúen como conmutadores de muy alta velocidad. Así, al realizarse la transferencia de un canal a otro, los portadores pueden encontrarse sujetos a distintos campos, distintas propiedades de transporte o, incluso, pueden ser redirigidos a contactos diferentes de los originales [LZ06]. La reducida distancia existente entre los canales adyacentes permite que se produzcan elevadas velocidades de conmutación en el dispositivo.

2.2 El Transistor de Modulación de Velocidad

El concepto de transistor de modulación de velocidad (VMT) fue introducido en 1982 por el profesor Sakaki de la Universidad de Tokio [Sak82] como una alternativa a los dispositivos de efecto campo convencionales. La estructura propuesta consistía en dos heterouniones de GaAs-nGaAlAs con modulación de dopado conectadas en paralelo como puede apreciarse en la Figura 2.2a. Los dopados netos en ambas estructuras eran similares aunque en una de ellas se utilizaba un dopado compensado (Figura 2.2b). El resultado era un transistor de efecto campo con modulación de dopado (MODFET) con dos canales y distintas movilidades para cada uno de ellos. En el VMT la modulación de la corriente se consigue transfiriendo los electrones del canal de mayor movilidad al de menor movilidad y viceversa, de forma que la concentración de electrones se mantenga lo más constante posible. Para ello la estructura se polariza con una tensión positiva en la puerta que controla el canal por el que se quiere hacer circular los electrones mientras que en la otra se aplica una tensión negativa o cero. Para conmutar el dispositivo, las polarizaciones aplicadas a cada puerta deben intercambiarse de forma que los portadores circulen ahora por el otro canal. El resultado es un dispositivo cuyo tiempo de conmutación no está

2.2. El Transistor de Modulación de Velocidad

limitado por el tiempo de tránsito entre las regiones de drenador y fuente, sino, en primera aproximación, por el tiempo que necesitan los portadores para alcanzar el canal adyacente.

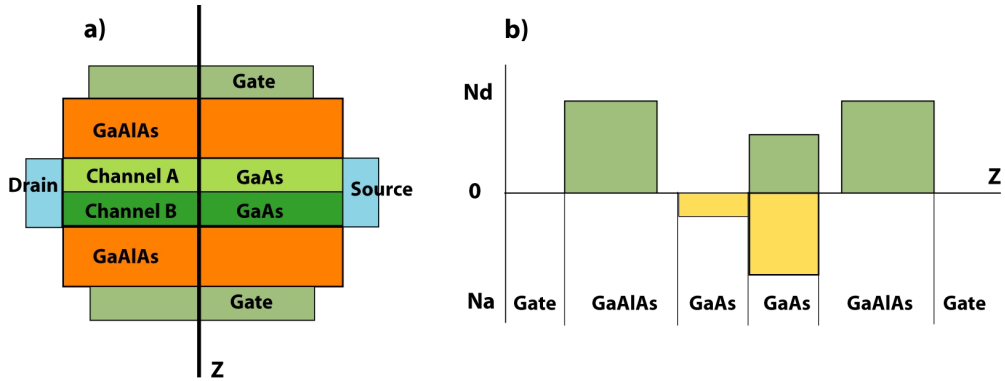


Figura 2.2: Estructura propuesta por Sakaki para el primer VMT. a) Representación del dispositivo formado por dos MODFET en paralelo. b) Corte transversal mostrando la compensación de dopado en ambos canales para crear la diferencia de movilidades.

Para comprender un poco mejor la diferencia entre el modo de operación normal y el de modulación de la velocidad se puede estudiar la variación de la conductividad en un transistor de efecto campo (FET). Sea un FET por el que circula una densidad de corriente J a lo largo del eje x . La conductividad, G , viene dada en general por

$$G \equiv \frac{J}{E_x} = \frac{qNv_{eff}}{E_x} = qN\mu_{eff}, \quad (2.1)$$

donde q es la carga del electrón, N es la concentración de portadores por unidad de área, E_x es el campo eléctrico en la dirección del transporte y v_{eff} y μ_{eff} denotan la velocidad y movilidad efectivas respectivamente. Cuando se varía la tensión de puerta, el cambio en la conductividad viene dado por

$$\frac{\partial G}{\partial V_G} = q\mu_{eff} \frac{\partial N}{\partial V_G} + qN \frac{\partial \mu_{eff}}{\partial V_G}. \quad (2.2)$$

Para el caso de variaciones pequeñas de V_G , la ecuación 2.2 puede escribirse de la forma

$$\Delta G = q\mu_{eff}\Delta N + qN\Delta\mu_{eff}. \quad (2.3)$$

El primer término de la parte derecha de la ecuación 2.3 es el principal responsable de los cambios de conductancia, y por extensión de corriente, en los dispositivos FET usuales. Por el contrario, para los VMT es el segundo miembro el que juega el papel principal en la modulación de la corriente [Sak86].

Diferentes autores han propuesto estructuras basadas en la original de Sakaki con ciertas variantes, ofreciendo asimismo resultados cuantitativos sobre los valores de las corrientes para cada canal cuando los dispositivos son operados como VMTs. En un primer trabajo [KH87], se hace un estudio utilizando el método Monte Carlo incluyendo análisis transitorios para un MODFET, obteniéndose tiempos de conmutación del orden de picosegundos y ratios de corriente inferiores a 3 cuando un dispositivo práctico debería, al menos, obtener valores de 10. Similares resultados se obtienen con distintas heteroestructuras como las propuestas por Cohen et al. pudiéndose observar de nuevo valores experimentales del cociente de corrientes inferiores a 3 [CWJM97a],[CWJM97b] y [WCM01].

2.3 El VMT en Silicio

El uso de materiales III-V para realizar VMTs basados en estructuras MODFET permite un cierto grado de modulación de la velocidad, sin embargo dos problemas principales surgen con el uso de esta tecnología. En primer lugar el cociente de corrientes no resulta ser muy elevado como ya se ha comentado y en segundo lugar, resulta más caro fabricar dispositivos basados en compuestos III-V. Por tanto, para resolver estos problemas, se deben utilizar mecanismos de degradación de la movilidad que permitan aumentar la diferencia de conductancia entre los dos estados de conducción y se deben buscar estructuras que sean lo más compatibles posible con la tecnología de fabricación de circuitos basados en Si. El rápido desarrollo de la tecnología SOI y en particular de los DGSOI ha permitido la adaptación del concepto de modulación de la velocidad a la tecnología del silicio. Tres son las principales características que presentan los VMTs y que deben ser obtenidas con estructuras

basadas en tecnologías CMOS:

1. La carga en el canal debe mantenerse constante durante la conmutación del dispositivo de forma que se cumpla

$$\Delta G \simeq qN\Delta\mu_{eff}. \quad (2.4)$$

2. Se debe obtener un cociente de corrientes entre los dos estados de conducción del orden de 10, de forma que el dispositivo sea utilizable en la práctica.
3. Durante la conmutación, la corriente de inducida en los contactos de puerta debida a la transferencia de carga de un canal al otro no debe sobrepasar un cierto valor que viene impuesto por la tecnología utilizada en la implementación. En general, la corriente de puerta no debe sobrepasar en ningún momento el valor de la corriente de drenador para el punto de operación en que el dispositivo esté trabajando.

En dispositivos DGSOI la modulación de la velocidad se consigue creando una estructura con dos canales, uno de los cuales presenta una movilidad muy reducida con respecto a la del otro. La conmutación se consigue polarizando una puerta en nivel alto y la otra en bajo o al revés, de forma que tengamos toda la carga en uno de los dos canales (Figura 2.3). Cuanta más diferencia exista entre las movilidades de los dos canales mejor será la operación del dispositivo en el sentido de conseguir una mayor diferenciación entre estados ON y OFF.

Es posible encontrar en la bibliografía algunos estudios sobre VMTs diseñados utilizando transistores DGSOI. En el primero de ellos, [CA99d], se presenta un dispositivo de doble puerta en el que la degradación en la movilidad se consigue de nuevo utilizando la técnica de compensación de dopado. El cociente de corriente entre los estados de alta y baja movilidad vuelve a ser inferior a 3 y, debido a que las puertas no tienen la misma longitud, la concentración de portadores no es constante encontrándose variaciones del orden del 50% entre ambos estados no siendo la operación puramente como la descrita para un VMT ideal. Por tanto, pueden observarse efectos capacitivos que deberían minimizarse a toda costa. Sin embargo,

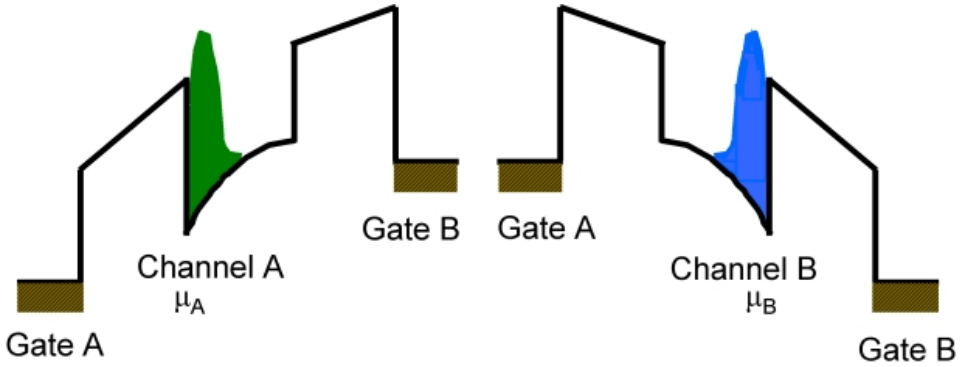


Figura 2.3: Distribución de portadores en el estado ON (izda.) y OFF (dcha.) para un VMT ($\mu_A > \mu_B$)

estudios posteriores, [PAHG04], han demostrado que es posible transferir carga entre los canales manteniendo constante la carga total en inversión siguiendo los denominados *caminos de carga constante* pudiéndose observar modulación de la velocidad a temperatura ambiente. Finalmente, en [SGG⁺05b] y [SGG⁺05c] se muestra un estudio semiclásico de un DGSOI operado como VMT en el que, utilizando dos puercas de igual longitud, se obtiene un ratio de corriente superior a 10. En este caso, el método utilizado para degradar la movilidad en uno de los canales fue el de inducir una rugosidad superficial alta en una de las interfases Si-SiO₂. La modulación de velocidad debida a diferencias en la calidad de las interfases en sistemas SiO₂-Si-SiO₂ ha sido observada experimentalmente en [PAG05] y [PAS05] donde las medidas eran realizadas sobre barras Hall.

2.4 Mecanismos de Degradación de la Movilidad

La obtención de la diferencia de movilidades entre los dos canales del dispositivo es uno de los aspectos más complicados desde el punto de vista tecnológico a la hora de diseñar un dispositivo que funcione bajo el principio de modulación de la velocidad. La mayor dificultad reside en que la diferenciación entre canales debe conseguirse en una lámina de Si con un espesor comprendido entre 5 y 50 nm pudiéndose observar cierta interacción entre ambos canales. Por tanto, uno de los objetivos del diseño debe ser la obtención de dos canales lo más independientes posible desde el punto de

2.4. Mecanismos de Degradación de la Movilidad

vista del transporte pero lo suficientemente próximos como para que se pueda sacar ventaja del efecto RST.

Como se ha comentado en los apartados anteriores, es posible fabricar un VMT utilizando diferentes mecanismos para degradar la movilidad en uno de los canales. Los efectos en cuanto a interacción entre canales y grado de disminución de la movilidad son distintos así como los procesos tecnológicos necesarios para su implementación. Entre estas opciones se pueden destacar el uso de la compensación de dopado, aumento de la rugosidad superficial o el uso de silicio no cristalino, Figura 2.4.

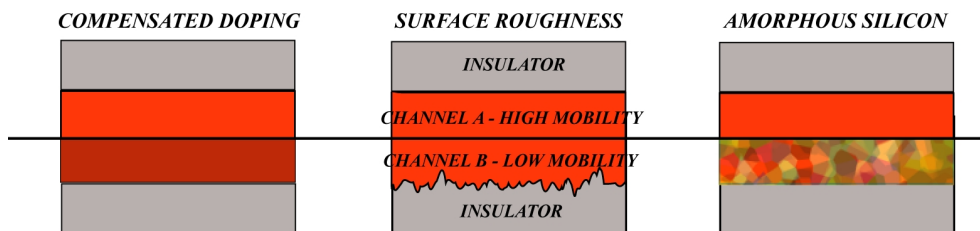


Figura 2.4: Posibles métodos para degradar el canal inferior de un VMT

La primera de ellas consiste en crear una zona con una gran cantidad de dopantes donadores y aceptadores cerca de una de las interfases de forma que el dopado neto en todo el canal sea el mismo. De esta forma se consigue degradar la movilidad debido al aumento de la dispersión coulombiana. Este método es el utilizado tanto en las soluciones basadas en heteroestructuras III-V como en algunos de los dispositivos basados en silicio comentados en los apartados anteriores. Los principales problemas para su utilización en la fabricación de VMTs residen en la dificultad para crear perfiles de dopado lo suficientemente abruptos como para tener una buena diferenciación entre canales en un espesor del orden de unas pocas decenas de nanómetros y en el efecto no local del scattering coulombiano que provoca una fuerte interacción entre los dos canales. De esta forma, no sólo se degrada la movilidad de uno de los canales sino que disminuye sustancialmente la correspondiente al canal de alta movilidad, reduciéndose de forma apreciable el ratio de corriente. Además, para el caso de transistores de lámina muy delgada, comienza a manifestarse la naturaleza discreta de los centros dopantes, de forma que aparecen fluctuaciones aleatorias del

dopado [Ase98] debidas a la no predictibilidad de las posiciones que ocupan estos dopantes. Por todo resulta imprescindible utilizar canales lo menos dopado posible.

La segunda es realizar una de las interfaces Si-aislante intencionadamente de mala calidad, de forma que la dispersión por rugosidad superficial sea mucho más grande en el canal degradado. Resultados previos obtenidos utilizando el modelo cuántico de rugosidad propuesto por Gámiz et al. [GRLV⁺99] han demostrado esta posibilidad. Los resultados presentan un cociente de movilidades superior al obtenido mediante compensación de dopado, si bien conforme aumenta la carga en inversión, el acoplamiento entre canales disminuye resultando más efectivo el funcionamiento de la estructura como VMT.

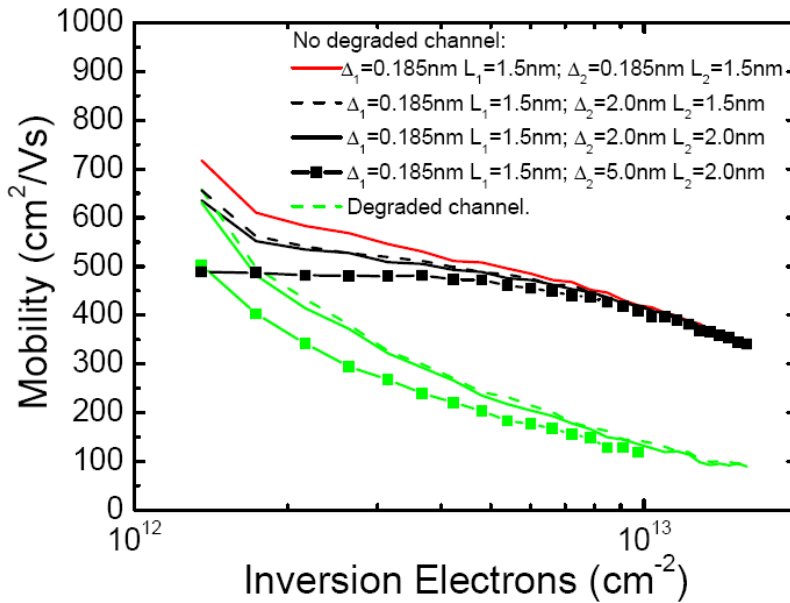


Figura 2.5: Variación de la movilidad en un DGSOI cuando una de las interfaces es rugosa para diferentes parámetros de rugosidad. Las curvas en negro corresponden al estado en que la conducción se produce a través del canal de alta movilidad. En verde se representa la conducción a través del canal degradado. Los resultados obtenidos para un DGSOI con las interfaces simétricas se representa en rojo.

La Figura 2.5 muestra las movilidades calculadas mediante un simulador Monte Carlo 1D que resuelve de forma autoconsistente las ecuaciones de Poisson y Schrödinger.

En ella se muestran las curvas de movilidad correspondientes a la conducción a través de los canales de alta y baja movilidad en un dispositivo de doble puerta cuando uno de los canales presenta una interfase de mala calidad. Los resultados son comparados con aquellos obtenidos para el caso en que ambas interfases son de alta calidad. Como puede observarse, el valor más alto de modulación de la movilidad se da para cargas en inversión altas mientras que el mecanismo de degradación resulta menos efectivo para cargas en inversión bajas. Los primeros prototipos basados en este concepto están siendo fabricados en VTT (Finlandia) por el Dr. Ahopelto siendo los primeros resultados cuando menos esperanzadores [PAHG04].

El tercer método consiste en crear uno de los canales utilizando Si amorfo. Debido a su naturaleza no cristalina, las propiedades de transporte que presenta son muy pobres en comparación con las del Si monocristalino. Desde el punto de vista de la simulación, el estudio de esta opción presenta el problema de que no existe un modelo adecuado para describir el transporte de portadores en Si amorfo de forma que pueda ser utilizado en simulaciones MC.

En este trabajo se estudiará el comportamiento de transistores con modulación de la velocidad (VMT) en silicio valiéndonos para su implementación de estructuras DGSOI. Debido a que la obtención de dispositivos VMT basados en canales degradados mediante la técnica de compensación de dopado ha resultado ser poco efectiva (ratios de corriente inferiores a 3), el mecanismo de degradación propuesto para este estudio es el de creación de una interfase de poca calidad para obtener la diferencia de movilidades entre canales. Los resultados previos indican que esta solución puede ser más efectiva que la basada en compensación de dopado pero para su estudio se debe desarrollar un modelo adecuado de movilidad que permita realizar simulaciones realistas de estos dispositivos. Existen otras formas posibles de conseguir el efecto de modulación de la velocidad basadas en la tecnología del Si, pero requieren el uso de heteroestructuras más complejas y se salen, por tanto, del enfoque principal de este estudio que es el de estudiar VMTs utilizando la tecnología estándar de silicio sobre aislante (SOI). Entre estas opciones cabe destacar el uso de estructuras de silicio tenso sobre SiGe sobre aislante, SSi/SiGe-OI, en las que el canal de alta movilidad correspondería con la capa de Si tenso y el de baja movilidad con la de SiGe. En una primera aproximación cualitativa, existen dos ventajas principales sobre las estructuras estándar; por un lado, el canal de alta movilidad tiene unas propiedades

de transporte mejores que las de un canal de Si normal debido a la tensión inducida en el material. Por otro lado, el canal de baja movilidad está degradado de por sí debido a que, al no ser Si puro sino una aleación de Si y Ge, aparece un nuevo mecanismo de scattering que resulta ser muy importante, el *alloy scattering*. De esta forma se espera poder obtener mejores ratios de corrientes con estos dispositivos, aunque todavía se están realizando los primeros estudios sobre el tema.

2.4. Mecanismos de Degradación de la Movilidad

Parte II

HERRAMIENTAS DE SIMULACIÓN

Introducción

El comportamiento de un dispositivo electrónico viene descrito por una serie de ecuaciones integro-diferenciales cuya solución es necesaria para el estudio detallado de la estructura considerada. En ciertas ocasiones, es posible realizar aproximaciones que permiten una solución analítica del problema. Sin embargo, en muchos dispositivos de interés tecnológico, los efectos de segundo orden dominan el comportamiento general limitándose la aplicabilidad de estos modelos analíticos. De esta forma, los modelos estándar no permiten realizar estudios cuantitativos (y en algunos casos ni siquiera cualitativos) haciéndose necesaria una resolución numérica del problema. Dependiendo de los fenómenos que se quieran estudiar y del grado de precisión requeridos se pueden utilizar diferentes aproximaciones numéricas.

En este trabajo se ha planteado un estudio del VMT tanto en régimen estacionario como transitorio. Para ello se han desarrollado una serie de herramientas de simulación con las que se puede abordar el problema desde distintos puntos de vista. Algunas de estas herramientas han sido desarrolladas en este departamento con anterioridad a la realización de este trabajo de investigación, en concreto el simulador Monte Carlo que es solución autoconsistente de las ecuaciones de Poisson-Schrödinger en 1D [G⁺94], [LVMJT93]. Sin embargo, para poder realizar una completa caracterización de dispositivos VMT ha sido necesario desarrollar ciertos simuladores ad-hoc.

En los siguientes capítulos se presentan las herramientas específicas que han sido creadas incluyendo un simulador Difusión Deriva 2D y un simulador Ensemble Monte Carlo (EMC) tridimensional en el espacio de momentos y bidimensional en el espacio real que resuelve la ecuación de transporte de Boltzmann de forma autoconsistente con la de Poisson. En ambos casos se ha estudiado tanto la solución semiclásica como la obtenida al incluir correcciones cuánticas de primer orden, requiriéndose

el uso de técnicas de discretización, resolución iterativa autoconsistente y métodos estocásticos para poder llegar a la solución final.

Capítulo 3

Solución de las Ecuaciones de Poisson y Difusión-Deriva 2D

Las herramientas que resuelven de forma autoconsistente las ecuaciones de Poisson y de Difusión-Deriva (DD) son ampliamente utilizadas tanto en investigación como en el mundo industrial debido a que proporcionan una descripción apropiada del transporte en dispositivos semiconductores en un tiempo breve en comparación con otros métodos más precisos. Uno de los principales inconvenientes con los que se encuentra este método, es la necesidad de disponer de un modelo analítico de movilidad para poder calcular las corrientes que atraviesan los distintos terminales del dispositivo. En este estudio se ha desarrollado un simulador 2D-DD de forma que puede utilizarse en sí mismo para modelar la característica I-V de los dispositivos bajo estudio suponiendo un modelo de movilidad determinado y, además, permite obtener una solución inicial para el cálculo EMC.

3.1 Planteamiento del Problema

En la aproximación de DD, la ecuación de transporte de Boltzmann (BTE) se resuelve calculando sus momentos de primer orden. De esta forma se consigue eliminar la dependencia explícita de las magnitudes macroscópicas con la función de distribución de los portadores. Utilizando este modelo, el conjunto de ecuaciones que describen el sistema a resolver es el siguiente:

3.1. Planteamiento del Problema

Ecuación de Poisson:

$$\nabla(\varepsilon \nabla V) = -\rho \quad (3.1)$$

Ecuaciones de continuidad:

$$\frac{\partial n}{\partial t} = \frac{1}{q} \nabla \cdot \vec{J}_n + U_n \quad (3.2)$$

$$\frac{\partial p}{\partial t} = -\frac{1}{q} \nabla \cdot \vec{J}_p + U_p \quad (3.3)$$

Ecuaciones para la densidad de corriente:

$$\vec{J}_n = qn\mu_n\vec{E} + qD_n\nabla n \quad (3.4)$$

$$\vec{J}_p = qp\mu_p\vec{E} - qD_p\nabla p \quad (3.5)$$

donde ε representa la constante dieléctrica del medio, V es el potencial, n la concentración de electrones, p la de huecos, \vec{J}_n y \vec{J}_p las densidades de corriente de electrones y huecos, U_n y U_p las tasas de generación-recombinación de electrones y huecos, μ_n y μ_p las movilidades para electrones y huecos, D_n D_p los coeficientes de difusión, $\rho = p - n + N_D^+ - N_A^-$ corresponde a la densidad neta de carga en donde se incluye tanto la carga fija como los portadores móviles. Finalmente \vec{E} representa el campo eléctrico definido como $-\nabla V$. Para el caso de estudios estacionarios se cumple que $\frac{\partial n}{\partial t} = \frac{\partial p}{\partial t} = 0$.

Debido a que para la resolución computacional es imposible utilizar funciones continuas, se hace necesario discretizar el espacio problema optándose en nuestro caso por un desarrollo basado en el método de diferencias finitas. Un estudio detallado de la discretización de las ecuaciones se puede consultar en [Sel84].

3.2 Discretización de las Ecuaciones por el Método de Diferencias Finitas

La resolución del sistema de ecuaciones propuesto por el método de las diferencias finitas requiere de dos pasos previos al del cálculo de las soluciones en sí mismas. En primer lugar se debe realizar una discretización del dominio del problema. En segundo lugar se deben reescribir las ecuaciones que describen el problema en su forma discreta. Ambos procesos son de una gran importancia, ya que si cualquiera de ellos no se realiza de forma cuidadosa y adecuada es posible que la solución final no converja o que lo haga a un punto distinto al de la solución del sistema al que quiere aproximar. Debido a que las magnitudes no cambian de igual manera en todo el espacio simulado se deben tener en cuenta las zonas en las que, a priori, se van a producir cambios importantes en el valor de alguna de las variables bajo estudio, de forma que sus derivadas no tomen valores excesivamente grandes. Por otro lado, un número excesivo de puntos lleva inevitablemente a tiempos de cálculo que pueden resultar inaceptables ya que el número de ecuaciones a resolver es proporcional al producto $n \times m$ donde n y m representan el número de puntos en cada una de las dimensiones. Por tanto se debe tomar una solución de compromiso a la hora de elegir el número de puntos de forma que se tenga una resolución espacial precisa sin que esto conlleve un tiempo de cálculo excesivo.

Una vez definido el espacio discreto en el que se va a trabajar se deben calcular las expresiones discretizadas de las ecuaciones anteriores en los puntos interiores de la estructura. En los puntos correspondientes a las fronteras se aplican una serie de condiciones de contorno que, o bien fijan directamente el valor de la variable (condiciones tipo Dirichlet) o fijan el de su derivada (como las condiciones tipo Neumann). A continuación se presentan las ecuaciones (3.1) - (3.5) ya discretizadas para los puntos interiores del canal teniendo en cuenta que los pares de subíndices (j, i) se refieren a la nomenclatura de fila-columna.

$$\frac{1}{2} \left[\frac{\frac{V_{j,i+1}-V_{j,i}}{x_{i+1}-x_i} \varepsilon_{j,i+1/2} - \frac{V_{j,i}-V_{j,i-1}}{x_i-x_{i-1}} \varepsilon_{j,i-1/2}}{x_{i+1}-x_{i-1}} + \frac{\frac{V_{j+1,i}-V_{j,i}}{y_{j+1}-y_j} \varepsilon_{j+1/2,i} - \frac{V_{j,i}-V_{j-1,i}}{y_j-y_{j-1}} \varepsilon_{j-1/2,i}}{y_{j+1}-y_{j-1}} \right] = \quad (3.6)$$

$$= -q [p_{j,i} - n_{j,i} + N_D^+ - N_A^-]$$

$$(J_{nx})_{j,i+\frac{1}{2}} = -q (D_n)_{j,i+\frac{1}{2}} \frac{n_{j,i} B \left(\frac{V_{j,i}-V_{j,i+1}}{kT/q} \right) - n_{j,i+1} B \left(\frac{V_{j,i+1}-V_{j,i}}{kT/q} \right)}{x_{i+1}-x_i} \quad (3.7)$$

$$(J_{ny})_{j+\frac{1}{2},i} = -q (D_n)_{j+\frac{1}{2},i} \frac{n_{j,i} B \left(\frac{V_{j,i}-V_{j+1,i}}{kT/q} \right) - n_{j+1,i} B \left(\frac{V_{j+1,i}-V_{j,i}}{kT/q} \right)}{y_{j+1}-y_j} \quad (3.8)$$

$$(J_{px})_{j,i+\frac{1}{2}} = -q (D_p)_{j,i+\frac{1}{2}} \frac{p_{j,i+1} B \left(\frac{V_{j,i}-V_{j,i+1}}{kT/q} \right) - p_{j,i} B \left(\frac{V_{j,i+1}-V_{j,i}}{kT/q} \right)}{x_{i+1}-x_i} \quad (3.9)$$

$$(J_{py})_{j+\frac{1}{2},i} = -q (D_p)_{j+\frac{1}{2},i} \frac{p_{j+1,i} B \left(\frac{V_{j,i}-V_{j+1,i}}{kT/q} \right) - p_{j,i} B \left(\frac{V_{j+1,i}-V_{j,i}}{kT/q} \right)}{y_{j+1}-y_j} \quad (3.10)$$

$$\begin{aligned} 0 = & 2 (D_n)_{j-\frac{1}{2},i} \frac{n_{j-1,i} B \left(\frac{V_{j-1,i}-V_{j,i}}{kT/q} \right) - n_{j,i} B \left(\frac{V_{j,i}-V_{j-1,i}}{kT/q} \right)}{(y_{j+1}-y_{j-1})(y_j-y_{j-1})} + \\ & + 2 (D_n)_{j+\frac{1}{2},i} \frac{n_{j+1,i} B \left(\frac{V_{j+1,i}-V_{j,i}}{kT/q} \right) - n_{j,i} B \left(\frac{V_{j,i}-V_{j+1,i}}{kT/q} \right)}{(y_{j+1}-y_{j-1})(y_{j+1}-y_j)} + \\ & + 2 (D_n)_{j,i-\frac{1}{2}} \frac{n_{j,i-1} B \left(\frac{V_{j,i-1}-V_{j,i}}{kT/q} \right) - n_{j,i} B \left(\frac{V_{j,i}-V_{j,i-1}}{kT/q} \right)}{(x_{i+1}-x_{i-1})(x_i-x_{i-1})} + \\ & + 2 (D_n)_{j,i+\frac{1}{2}} \frac{n_{j,i+1} B \left(\frac{V_{j,i+1}-V_{j,i}}{kT/q} \right) - n_{j,i} B \left(\frac{V_{j,i}-V_{j,i+1}}{kT/q} \right)}{(x_{i+1}-x_{i-1})(x_{i+1}-x_i)} + (U_n)_{j,i} \end{aligned} \quad (3.11)$$

$$\begin{aligned}
 0 = & 2 (D_p)_{j-\frac{1}{2},i} \frac{p_{j-1,i} B\left(\frac{V_{j,i}-V_{j-1,i}}{kT/q}\right) - p_{j,i} B\left(\frac{V_{j-1,i}-V_{j,i}}{kT/q}\right)}{(y_{j+1} - y_{j-1})(y_j - y_{j-1})} + \\
 & + 2 (D_p)_{j+\frac{1}{2},i} \frac{p_{j+1,i} B\left(\frac{V_{j,i}-V_{j+1,i}}{kT/q}\right) - p_{j,i} B\left(\frac{V_{j+1,i}-V_{j,i}}{kT/q}\right)}{(y_{j+1} - y_{j-1})(y_{j+1} - y_j)} + \\
 & + 2 (D_p)_{j,i-\frac{1}{2}} \frac{p_{j,i-1} B\left(\frac{V_{j,i}-V_{j,i-1}}{kT/q}\right) - p_{j,i} B\left(\frac{V_{j,i-1}-V_{j,i}}{kT/q}\right)}{(x_{i+1} - x_{i-1})(x_i - x_{i-1})} + \\
 & + 2 (D_p)_{j,i+\frac{1}{2}} \frac{p_{j,i+1} B\left(\frac{V_{j,i}-V_{j,i+1}}{kT/q}\right) - p_{j,i} B\left(\frac{V_{j,i+1}-V_{j,i}}{kT/q}\right)}{(x_{i+1} - x_{i-1})(x_{i+1} - x_i)} + (U_p)_{j,i}
 \end{aligned} \tag{3.12}$$

donde se supone válida la relación de Einstein

$$\frac{D}{\mu} = \frac{kT}{q} \tag{3.13}$$

y donde se define la función de Bernoulli como

$$B(x) = \frac{x}{e^x - 1} \tag{3.14}$$

obtenida a partir del uso del esquema de interpolación de Scharfetter-Gummel [SG69] para las densidades de corriente que supone una variación de tipo exponencial, en lugar de lineal, de la densidad de portadores entre puntos vecinos del mallado.

Para obtener los valores de $\varepsilon_{j,i}$ se genera un mallado con sus nodos situados en el centro de cada uno de los elementos de superficie definidos por cuatro nodos del mallado espacial. De esta forma los valores con índice fraccionario se calculan a partir de los valores de los dos puntos más cercanos pesados por la distancia a este punto. La definición de los dos mallados y cómo encajan uno en el otro puede observarse en la Figura 3.1, donde las intersecciones de líneas continuas representan puntos del mallado espacial en el cual se resuelven las concentraciones de portadores y el potencial electrostático y las intersecciones de las líneas discontinuas puntos del mallado en los que se definen las constantes dieléctricas.

A la vista de lo anterior, el valor de las constantes dieléctricas en los puntos intermedios del mallado espacial pueden escribirse de la forma

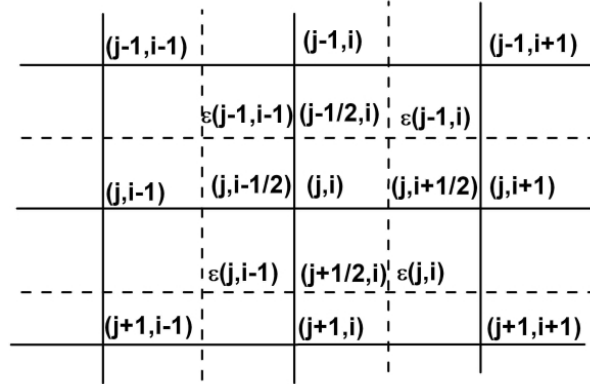


Figura 3.1: Representación de los mallados utilizados para representar la constante dieléctrica del material (ε) y los puntos en los que se resuelven el potencial y las concentraciones de portadores

$$\varepsilon_{j,i+1/2} = \frac{\varepsilon_{j,i+1} (y_j - y_{j-1}) + \varepsilon_{j+1,i+1} (y_{j+1} - y_j)}{y_{j+1} - y_{j-1}} \quad (3.15)$$

$$\varepsilon_{j,i-1/2} = \frac{\varepsilon_{j,i} (y_j - y_{j-1}) + \varepsilon_{j+1,i} (y_{j+1} - y_j)}{y_{j+1} - y_{j-1}} \quad (3.16)$$

$$\varepsilon_{j+1/2,i} = \frac{\varepsilon_{j+1,i} (x_i - x_{i-1}) + \varepsilon_{j+1,i+1} (x_{i+1} - x_i)}{x_{i+1} - x_{i-1}} \quad (3.17)$$

$$\varepsilon_{j-1/2,i} = \frac{\varepsilon_{j,i} (x_i - x_{i-1}) + \varepsilon_{j,i+1} (x_{i+1} - x_i)}{x_{i+1} - x_{i-1}}. \quad (3.18)$$

De esta forma no es preciso tratar como un caso especial las interfaces entre materiales para la resolución del potencial electrostático, pudiéndose además resolver interfaces arbitrarias y no solo aquellas paralelas a las direcciones principales determinadas por los ejes del mallado.

3.3 Condiciones de Contorno

Hasta ahora, se ha presentado el desarrollo discreto del sistema de ecuaciones diferenciales formado por las ecuaciones de Poisson y las de continuidad para electrones

y huecos en puntos del interior del mallado. Para los puntos que forman los límites de la estructura es preciso calcular los valores de las distintas variables aplicando las condiciones de contorno correspondientes a cada tipo de frontera.

3.3.1 Condiciones Dirichlet

Las condiciones de contorno tipo Dirichlet se aplican en las zonas de la frontera donde el valor de la variable es conocido. Para el caso de las estructuras objeto de este estudio, estas zonas corresponden con los contactos de puerta, de drenador y de fuente.

Los contactos de drenador y fuente se han supuesto de tipo óhmico, es decir, el potencial en el contacto es fijo y corresponde a la distancia entre la banda de conducción y el nivel de Fermi más la tensión aplicada en dicho contacto.

$$V = V_b + V_D \quad (3.19)$$

donde V_b representa el *built-in voltage* y V_D la tensión aplicada externamente al contacto.

Para el caso de la concentración de portadores, la suposición de contacto óhmico implica considerar éste en equilibrio térmico que corresponde a velocidades de recombinación infinitas. La condición queda reflejada en las dos siguientes ecuaciones

$$np - n_i^2 = 0 \quad (3.20)$$

$$n - p - N_D^+ + N_A^- = 0. \quad (3.21)$$

Despejando se obtienen las condiciones para electrones y huecos

$$n = \frac{\sqrt{C^2 + 4n_i^2} + C}{2} \quad (3.22)$$

$$p = \frac{\sqrt{C^2 + 4n_i^2} - C}{2} \quad (3.23)$$

donde $C = N_D^+ - N_A^-$.

3.3. Condiciones de Contorno

Para las puertas de los dispositivos MOS los contactos se consideran de tipo metálico o de polisilicio. El cálculo del potencial se realiza teniendo en cuenta la distancia entre el nivel de Fermi y la banda de conducción para contactos de polisilicio o teniendo en cuenta la diferencia de funciones trabajo para el caso de contactos metálicos. De esta forma se tiene

$$V = V_G - \phi_{ms} \quad (3.24)$$

para el caso de contacto de puerta metálicos y

$$V = V_G + V_b \quad (3.25)$$

para el caso de contactos de polisilicio dopado. La concentración de portadores en los contactos de puerta se hace igual a cero. En este estudio no se ha tenido en cuenta el efecto de depleción en el polisilicio, pero se podría hacer fácilmente extendiendo la región de resolución de la ecuación de Poisson.

3.3.2 Condiciones tipo Neumann

En las zonas en que el potencial no está fijado por los contactos se aplican las denominadas condiciones de Neumann. En estos casos, el campo en la dirección perpendicular a la interfase debe anularse. Esta condición se traduce en la expresión

$$\nabla V \cdot \hat{n} = 0 \quad (3.26)$$

donde \hat{n} es un vector unitario perpendicular a la superficie que forma la frontera del dispositivo. Si además estas zonas corresponden con un material aislante se tiene que la concentración de electrones y de huecos es nula para la aproximación clásica del problema.

3.3.3 Condiciones de Contorno en la Interfase Óxido-Silicio

Como se ha comentado con anterioridad, para el caso del potencial electrostático, no es necesario aplicar condiciones de contorno especiales en las interfases entre materiales debido a que se resuelve la ecuación de Poisson en su formulación más

general. Sin embargo, las ecuaciones de continuidad para electrones y huecos sólo se resuelven en el silicio (canal), debiéndose aplicar una condición de contorno en las interfases con el óxido, el cual se considera libre de portadores móviles. En este caso, suponiendo aproximación clásica, se considera que la componente perpendicular a la interfase de la densidad de corriente es igual a cero. De esta forma

$$\vec{J}_n \cdot \hat{n} = -qR^{SURF} \quad (3.27)$$

$$\vec{J}_p \cdot \hat{n} = qR^{SURF} \quad (3.28)$$

que para el caso de recombinación superficial nula y teniendo en cuenta las ecuaciones (3.8) y (3.10) nos llevaría a

$$n_{0,i} = n_{1,i} \frac{B\left(\frac{V_{1,i}-V_{0,i}}{kT/q}\right)}{B\left(\frac{V_{0,i}-V_{1,i}}{kT/q}\right)} \quad (3.29)$$

$$p_{0,i} = p_{1,i} \frac{B\left(\frac{V_{0,i}-V_{1,i}}{kT/q}\right)}{B\left(\frac{V_{1,i}-V_{0,i}}{kT/q}\right)} \quad (3.30)$$

$$n_{j \text{ máx},i} = n_{j \text{ máx}-1,i} \frac{B\left(\frac{V_{j \text{ máx}-1,i}-V_{j \text{ máx},i}}{kT/q}\right)}{B\left(\frac{V_{j \text{ máx},i}-V_{j \text{ máx}-1,i}}{kT/q}\right)} \quad (3.31)$$

$$p_{j \text{ máx},i} = p_{j \text{ máx}-1,i} \frac{B\left(\frac{V_{j \text{ máx},i}-V_{j \text{ máx}-1,i}}{kT/q}\right)}{B\left(\frac{V_{j \text{ máx}-1,i}-V_{j \text{ máx},i}}{kT/q}\right)} \quad (3.32)$$

donde 0 y $j_{\text{máx}}$ corresponden a los índices de las interfases de la puerta superior e inferior respectivamente.

3.3.4 Esquema Iterativo

Para la resolución de estas ecuaciones se ha partido de una estimación inicial del potencial y de las concentraciones ya que ninguno de ellos son conocidos inicialmente de manera exacta. La solución final se alcanza tras la aplicación de un proceso

3.3. Condiciones de Contorno

iterativo que lleve a la convergencia de la solución. En la bibliografía es posible encontrar referenciados diversos esquemas cada uno con sus puntos fuertes y débiles [Hea02], [Rav94]. Básicamente todos son variaciones del esquema de Jacobi o del de Gauss-Seidel que se explican a continuación de una forma breve.

3.3.4.1 Iteración de Jacobi

Este esquema calcula el valor de la incógnita como el valor actual más una corrección que corresponde a una fracción del residuo de la ecuación a resolver evaluado en la iteración anterior. Escrito de forma compacta

$$u^{k+1} = u^k + m\Gamma^k \quad (3.33)$$

donde Γ es el residuo calculado como la diferencia entre el término izquierdo de la ecuación a resolver menos el derecho. La constante m corresponde a una corrección sobre este residuo y k es la iteración. Debe resaltarse que es necesario almacenar las matrices correspondientes a la solución actual y la de la iteración anterior de forma que, al terminar el cálculo, hay que actualizar los valores de las matrices para poder realizar la siguiente iteración.

3.3.4.2 Iteración de Gauss-Seidel

Este esquema es prácticamente idéntico al de Jacobi. La diferencia principal está en que el residuo se calcula utilizando los valores ya recalculados de la matriz solución cuando sea posible. De esta forma se evita tener que almacenar completas las matrices de la iteración k y $k + 1$. Por tanto la forma compacta del método quedaría

$$u^{k+1} = u^k + m\Gamma^{k,k+1} \quad (3.34)$$

Este método presenta una tasa de convergencia asintótica ligeramente superior a la de Jacobi.

3.3.4.3 El método SOR

Finalmente, como se justificará más adelante, se ha optado por una modificación del esquema Gauss-Seidel denominada SOR (Successive Over Relaxations). En él se

multiplica la corrección de la variable en la iteración anterior por un parámetro de relajación ω . SOR tiene mejores propiedades de convergencia que la iteración de Gauss-Seidel aunque el error por iteración es más grande en las primeras iteraciones para caer rápidamente en las siguientes.

La implementación del esquema se puede expresar con la siguiente ecuación

$$u_{j,i}^{k+1} = (1 - \omega) u_{j,i}^k + \omega \Gamma^{k,k+1} \tag{3.35}$$

donde el superíndice indica la iteración que se está calculando, ω es la constante de relajación y Γ es la corrección que depende de la variable en los puntos contiguos actualizados en la iteración $k + 1$ en los casos en los que sea posible. De hecho corresponde con la expresión resultante de despejar $V_{j,i}$ en la ecuación (3.6), $n_{j,i}$ en la ecuación (3.11) y $p_{j,i}$ en la ecuación (3.12). En teoría ω debe estar comprendido entre 1 y 2, aunque existe un valor óptimo que depende del radio de convergencia de la ecuación diferencial ($\rho(G)$).

En [Hea02] puede encontrarse una comparación de estos tres métodos en términos de la tasa de convergencia, R , cuyo inverso nos da una idea del número de iteraciones necesarias para disminuir en un dígito el error. R es proporcional al espaciado del mallado al cuadrado (h^2) para los esquemas de Jacobi y Gauss mientras que para SOR lo es a h . Los datos que aparecen en la tabla inferior corresponden a la resolución de la ecuación de Laplace bidimensional en un mallado uniforme de dimensiones $k \times k$, lo que implica k^2 ecuaciones y k^2 variables a resolver. La siguiente tabla muestra los resultados anteriores.

k	R		
	Jacobi	Gauss-Seidel	SOR Óptimo
10	$1,8 \times 10^{-2}$	$3,6 \times 10^{-2}$	0,252
50	8×10^{-4}	$1,6 \times 10^{-3}$	$5,35 \times 10^{-2}$
100	2×10^{-4}	4×10^{-4}	$2,70 \times 10^{-2}$
500	$8,5 \times 10^{-6}$	$1,7 \times 10^{-5}$	$5,45 \times 10^{-3}$

Como puede observarse, el valor de R para el caso de SOR es mucho mejor con respecto a los otros dos conforme aumenta el número de puntos. Por todo esto se ha usado el método SOR, aunque se ha realizado alguna modificación que saca ventaja de las características del método. Valores altos de ω producen un decrecimiento

rápido del error en las primeras iteraciones aunque conforme éste se reduce esta tendencia disminuye. Al contrario, un valor bajo de la constante de relajación provoca una mejor convergencia para valores pequeños del error.

3.3.4.4 El acelerador de Chebishev

Como se acaba de comentar, el punto débil del método SOR es la determinación del valor de ω . Existe un valor óptimo que puede calcularse a partir del radio de convergencia de la iteración de Jacobi cuyo cuadrado se corresponde con el de la iteración de Gauss-Seidel. La expresión para calcular este valor óptimo viene dada por

$$\omega_{opt} = \frac{2}{1 + \sqrt{1 - \rho_{Jacobi}^2}} \quad (3.36)$$

siendo

$$\rho_{Jacobi} = \frac{\cos\left(\frac{\pi}{M}\right) + \left(\frac{\Delta x}{\Delta y}\right)^2 \cos\left(\frac{\pi}{N}\right)}{1 + \left(\frac{\Delta x}{\Delta y}\right)^2} \quad (3.37)$$

suponiendo un mallado rectangular de $M \times N$ puntos.

Sin embargo, este valor óptimo lo es sólo para convergencia asintótica. Utilizar un valor constante de ω igual al óptimo produce un crecimiento del error en las primeras iteraciones no estableciéndose la tendencia convergente hasta un número de iteraciones del orden del máximo (N, M) . Para evitar este fenómeno se utiliza un esquema denominado acelerador de Chebishev asignándose el valor de ω de la siguiente forma

$$\begin{aligned}
 \omega^{(0)} &= 1 \\
 \omega^{(1/2)} &= \frac{1}{1 - \frac{\rho_{Jacobi}^2}{2}} \\
 \omega^{(n+1/2)} &= \frac{1}{1 - \frac{\omega^{(n)} \rho_{Jacobi}^2}{4}} \\
 \omega^{(\infty)} &\rightarrow \omega_{opt} \\
 n &= 1/2, 1, 3/2, \dots, \infty
 \end{aligned} \tag{3.38}$$

donde el superíndice entre paréntesis representa el número de iteración. Los valores semienteros representan media iteración, ya que se utiliza el esquema denominado Red-Black. En él, Figura 3.2, se consideran los distintos puntos del mallado como cuadros de un tablero de ajedrez de forma que cada iteración se compone de dos subiteraciones.

1	2	1	2	1
2	1	2	1	2
1	2	1	2	1
2	1	2	1	2

Figura 3.2: Representación del algoritmo Red-Black. Cada iteración completa consta de dos subiteraciones. En la primera se resuelven los puntos marcados con 1 utilizando los valores de los puntos marcados con 2 y viceversa.

En la primera subiteración se resuelven sólo los puntos correspondientes a las casillas del mismo color utilizándose los puntos del otro color para el cálculo de las derivadas discretas. Estos puntos han sido actualizados siempre en la iteración anterior reduciéndose así posibles inestabilidades numéricas. Por tanto se tiene que

$$u_{ji}^k = f \left(u_{ji}^k, u_{j+1i}^{k-1}, u_{ji+1}^{k-1}, u_{j-1i}^{k-1}, u_{ji-1}^{k-1} \right) \tag{3.39}$$

3.3. Condiciones de Contorno

donde k representa la iteración y j e i los puntos del mallado. Otra ventaja de este método es que es directamente paralelizable debido a que no es necesario esperar a tener los valores actualizados de los puntos de alrededor para calcular el valor de la magnitud en el punto considerado.

Capítulo 4

Simulación Monte Carlo

Quizás el método más utilizado para el estudio del transporte en semiconductores, junto al de difusión y deriva, sea el Monte Carlo. Bajo este término se agrupan una serie de técnicas de naturaleza estocástica que utilizan la generación de números aleatorios para la resolución de ecuaciones. Para el caso del transporte de portadores en un dispositivo semiconductor se emplea para resolver la BTE sin realizar ninguna suposición sobre la función de distribución. Las distribuciones de probabilidad apropiadas para las distintas magnitudes físicas obtienen a partir de secuencias de números aleatorios uniformemente distribuidos.

Para este trabajo se ha optado por utilizar una aproximación semiclásica para la descripción del sistema incluyéndose correcciones cuánticas de primer orden sin que sea necesaria la solución autoconsistente de las ecuaciones de Poisson y Schrödinger. Las principales suposiciones que se hacen son:

- Las partículas se consideran como objetos puntuales con posición y momento perfectamente definidos violándose, por tanto, el principio de incertidumbre. Esta suposición es descartada en el caso de la interpretación cuántica.
- Se hace uso de la aproximación de masa efectiva. En ella se considera que los portadores sólo sufren los efectos debidos al campo externo producido al polarizar los distintos contactos de la estructura. Los efectos del potencial periódico originado por la estructura cristalina se modelan mediante el uso de la masa efectiva que sustituye a la masa inercial en los procesos de arrastre.

- El movimiento de las partículas se describe como una serie de vuelos libres interrumpidos por procesos de dispersión. Las variaciones en la trayectoria y en el momento se calculan utilizando mecánica clásica, mientras que las probabilidades de dispersión se calculan de acuerdo a las reglas de la mecánica cuántica.

Dentro de estas técnicas se pueden encontrar dos aproximaciones principales para la descripción del sistema:

La primera denominada Monte Carlo de una Partícula se utiliza para el estudio de las propiedades de sistemas homogéneos en estado estacionario. Suponiendo que se conoce la distribución de potencial para ese estado, se estudia el movimiento de una partícula durante un tiempo lo suficientemente elevado. De esta forma, aplicando la hipótesis ergódica, se pueden relacionar las magnitudes medias temporales de la partícula con los valores medios de esas magnitudes calculados para toda la colectividad de partículas en un momento dado cumpliéndose que

$$\bar{f} = \langle f \rangle \quad (4.1)$$

donde f representa la magnitud considerada. Este método permite obtener resultados interesantes para dependencias de la movilidad y otras magnitudes con respecto al campo eléctrico aplicado de forma que pueden obtenerse modelos para su posterior uso en otros simuladores basados en la BTE como es el caso de los de difusión y deriva. Sin embargo, su aplicación en la simulación de dispositivos resulta ser limitada.

La segunda aproximación se conoce como Ensemble Monte Carlo [Tom93]. El algoritmo utilizado es prácticamente el mismo que para el caso anterior, con la salvedad de que se simula a la vez un conjunto grande de partículas que representa a la totalidad de los portadores. Este método es susceptible de ser paralelizado para poder aprovechar las posibilidades de la supercomputación. Debido a que se realiza un estudio simultáneo de muchas partículas, es posible calcular valores promedio directamente para cada intervalo temporal, con lo que no es necesaria la condición de estado estacionario para poder aplicar este método. Por esta razón es el mejor candidato para la simulación de procesos transitorios y de procesos estacionarios en sistemas no homogéneos.

Una variante de este método, denominada autoconsistente o Monte Carlo de dispositivos (Figura 4.1), resulta ser la más adecuada para el estudio de dispositivos. En este método, la ecuación de Poisson se resuelve cada cierto intervalo de tiempo (típicamente del orden de los femtosegundos) de forma que se tienen en cuenta las variaciones que en la distribución de potencial provoca el movimiento de los portadores dentro del dispositivo.

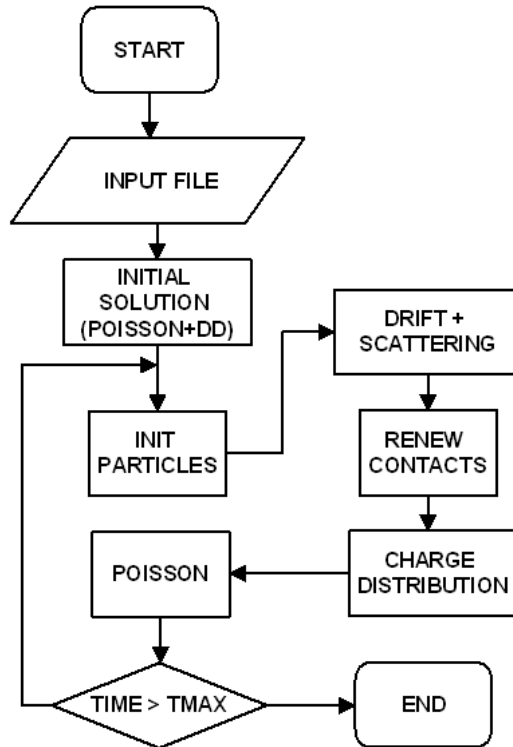


Figura 4.1: Diagrama de flujo de una simulación utilizando un código EMC

4.1 Descripción del Gas 3D Semiclásico

El movimiento de los portadores en el seno de un semiconductor, en la aproximación semiclásica, está constituido por una sucesión de procesos de dispersión y arrastre en la cual las partículas son arrastradas por el campo eléctrico aplicado externamente

4.1. Descripción del Gas 3D Semiclásico

hasta que sufren una *colisión* que altera su velocidad y vector de onda. Para poder caracterizar la dinámica de los portadores es necesario conocer las leyes que rigen estos procesos de colisión y de arrastre contestando a las siguientes preguntas:

- ¿Cómo se mueven los portadores en el seno de un potencial muy complejo compuesto por la superposición del potencial periódico de la red, el campo transversal y el longitudinal aplicados exteriormente? Es decir, ¿cuáles son las ecuaciones del movimiento?
- El movimiento provocado por el arrastre no es indefinido, sino que en determinados momentos se producen variaciones bruscas de la velocidad y el vector de onda que tienen como consecuencia un cambio en la trayectoria de la partícula en el espacio de las fases. ¿Cuáles son los mecanismos físicos que causan esta dispersión? ¿Cuál es la probabilidad de que una partícula, con un determinado momento y vector de onda, sufra un proceso de dispersión y cómo se puede averiguar el mecanismo que produce el fin del vuelo libre en el caso de que pueda haber más de uno?
- Tras el proceso de *scattering*, el portador tendrá una velocidad y momento, en principio, distintos del inicial. ¿Cuál es el nuevo estado en el estado de las fases tras ser dispersado?

A continuación se intentarán contestar estas preguntas para el caso de una gas semiclásico tridimensional.

4.1.1 Proceso de Arrastre

Los portadores contenidos en un gas 3D se ven afectados no sólo por el campo longitudinal externo aplicado en dirección paralela a la interfase, sino también por el campo transversal, de forma que bajo un campo $\vec{\mathcal{E}}(\vec{r}) \equiv (\vec{\mathcal{E}}_n, \mathcal{E}_t)$, las ecuaciones de movimiento para electrones son del siguiente tipo:

$$\frac{d\vec{r}}{dt} = \frac{1}{\hbar} \nabla_{\vec{k}} \epsilon(\vec{k}) \quad (4.2)$$

$$-e\vec{\mathcal{E}}(\vec{r}) = \hbar \frac{d\vec{k}}{dt}. \quad (4.3)$$

Bajo la aproximación de masa efectiva y bandas no parabólicas, la energía del electrón puede ser expresada en el sistema de referencia principal (XYZ donde el tensor de masa efectiva resulta ser diagonal) de la siguiente forma:

$$\epsilon(\vec{k}) \left(1 + \alpha \epsilon(\vec{k})\right) = \frac{\hbar^2}{2} \left(\frac{k_X^2}{m_X} + \frac{k_Y^2}{m_Y} + \frac{k_Z^2}{m_Z} \right) \equiv \gamma(\vec{k}) \quad (4.4)$$

o equivalentemente,

$$\epsilon(\vec{k}) = \frac{-1 + \sqrt{1 + 4\alpha\gamma(\vec{k})}}{2\alpha} \quad (4.5)$$

siendo α el coeficiente de no-parabolicidad del valle considerado.

Teniendo en cuenta las ecuaciones (4.2) y (4.5) es posible escribir la velocidad del electrón en el sistema de referencia principal

$$v_X(\vec{k}) = \frac{\hbar k_X}{m_X \sqrt{1 + 4\alpha\gamma(\vec{k})}} \quad (4.6)$$

$$v_Y(\vec{k}) = \frac{\hbar k_Y}{m_Y \sqrt{1 + 4\alpha\gamma(\vec{k})}} \quad (4.7)$$

$$v_Z(\vec{k}) = \frac{\hbar k_Z}{m_Z \sqrt{1 + 4\alpha\gamma(\vec{k})}} \quad (4.8)$$

Del mismo modo, y de acuerdo con (4.3) se obtienen las componentes del vector de onda referidas al sistema de referencia principal:

$$k_X(t) = k_{X0} - \frac{e}{\hbar} \mathcal{E}_X t \quad (4.9)$$

$$k_Y(t) = k_{Y0} - \frac{e}{\hbar} \mathcal{E}_Y t \quad (4.10)$$

$$k_Z(t) = k_{Z0} - \frac{e}{\hbar} \mathcal{E}_Z t \quad (4.11)$$

El cambio de sistema de referencia para cambiar del correspondiente al sistema

4.1. Descripción del Gas 3D Semiclásico

principal del valle n -ésimo a aquel referido al canal del transistor (xyz) viene dado por:

$$\begin{pmatrix} x \\ y \\ z \end{pmatrix} = \begin{pmatrix} \cos \beta & -\sin \beta & 0 \\ \cos \alpha \sin \beta & \cos \alpha \cos \beta & -\sin \alpha \\ \sin \alpha \sin \beta & \sin \alpha \cos \beta & \cos \alpha \end{pmatrix} \begin{pmatrix} X \\ Y \\ Z \end{pmatrix} \quad (4.12)$$

donde el sistema de referencia (xyz) se obtiene de girar el sistema de referencia principal (XYZ) un ángulo α con respecto al eje X y un ángulo β con respecto al eje Z . El cambio de sistema de referencia contrario viene dado por

$$\begin{pmatrix} X \\ Y \\ Z \end{pmatrix} = \begin{pmatrix} \cos \beta & \cos \alpha \sin \beta & \sin \alpha \sin \beta \\ -\sin \beta & \cos \alpha \cos \beta & \sin \alpha \cos \beta \\ 0 & -\sin \alpha & \cos \alpha \end{pmatrix} \begin{pmatrix} x \\ y \\ z \end{pmatrix} \quad (4.13)$$

La Figura (4.2) muestra la disposición de los dos sistemas de referencia y los ángulos utilizados para realizar la transformación.

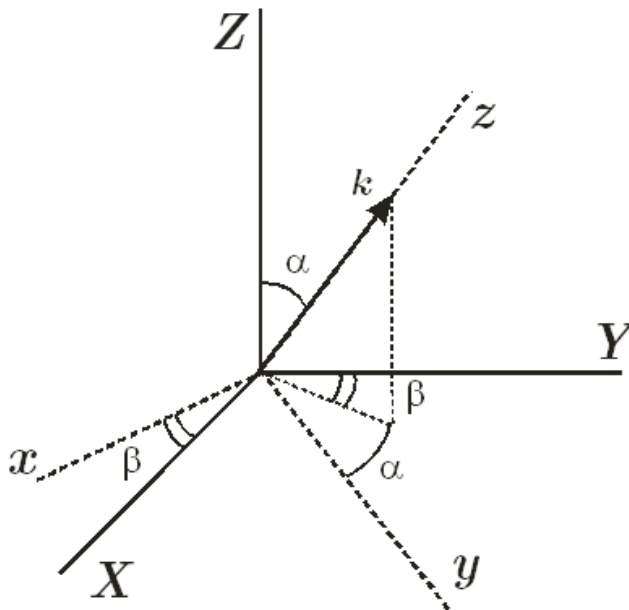


Figura 4.2: Relación entre el sistema de referencia principal y el del canal

Una vez que se conozca el tiempo de vuelo libre, que es el intervalo entre dos procesos de dispersión consecutivos, es posible conocer los valores del vector de onda y de la velocidad instantánea del electrón en cualquiera de los sistemas de referencia y la energía en el instante en que finaliza el vuelo libre. La posición de la partícula se obtiene integrando la velocidad cuya expresión en el sistema de referencia principal es:

$$\vec{r}_{XYZ} = \vec{r}_{XYZ}|_{t=0} + \int_0^t \vec{v}_{XYZ}(t) dt \quad (4.14)$$

Debido a los efectos de no-parabolicidad, la integración de esta expresión debe realizarse, en condiciones normales, de forma numérica.

4.1.2 Procesos de Dispersión

La evolución de los electrones en el interior del cristal no está gobernada totalmente por el campo eléctrico aplicado, de forma que su trayectoria en el espacio de las fases no es una función continua. En ciertos instantes, la velocidad y el vector de onda son modificados bruscamente al sufrir una dispersión que finaliza el vuelo libre. Estas dispersiones, o procesos de *scattering*, están provocadas por agentes externos que modifican el potencial que sentirían los electrones si el cristal fuese perfecto. Si estas perturbaciones son lo suficientemente pequeñas, puede que induzcan transiciones entre estados no perturbados del hamiltoniano $H_o(\vec{R})$. La teoría de dispersión está basada en la regla de Oro de Fermi derivada de la teoría de perturbaciones dependientes del tiempo de primer orden [Sch68] cuya expresión viene dada por:

$$\Gamma(\vec{k}, \vec{k}') = \frac{2\pi}{\hbar} |\langle \psi_{\vec{k}} | H' | \psi_{\vec{k}'} \rangle|^2 \delta(E(\vec{k}') - E(\vec{k})) \quad (4.15)$$

donde \vec{k} y \vec{k}' representan el vector de onda inicial y final del electrón respectivamente y H' el hamiltoniano de la perturbación. Debido a que se considera un gas 3D de electrones, los estados no perturbados se expresan como ondas planas [JR83] del tipo

$$\psi_{\vec{k}}(\vec{R}) = N^{-1/2} u_{\vec{k}}(\vec{r}) e^{i\vec{k}\cdot\vec{r}} \quad (4.16)$$

4.1. Descripción del Gas 3D Semiclásico

donde N es el número de celdas unidad del cristal y $u_{\vec{k}}(\vec{r})$ la función de Bloch normalizada a la unidad en la celda unidad.

De esta forma es posible calcular las distintas probabilidades de dispersión, una vez sean caracterizados los diferentes mecanismos de *scattering*. Para la correcta aplicación de la regla de Oro de Fermi es necesario considerar las siguientes aproximaciones:

- Las partículas pueden estar sometidas a varias perturbaciones a la vez

$$H' = \sum_i H'_i \quad (4.17)$$

lo que lleva a la conclusión de que, en general, la probabilidad total no es la suma de las probabilidades. Esto se debe a los términos cruzados que aparecen al evaluar la expresión(4.15) teniendo en cuenta (4.17)

$$\Gamma(\vec{k}, \vec{k}') = \frac{2\pi}{\hbar} \left| \left\langle \psi_{\vec{k}} \left| \sum_i H'_i \right| \psi_{\vec{k}'} \right\rangle \right|^2 \delta(E(\vec{k}') - E(\vec{k})). \quad (4.18)$$

En el caso de que los distintos mecanismos de dispersión no se encuentren correlacionados, los términos cruzados se anulan, cumpliéndose que

$$\Gamma_T(\vec{k}, \vec{k}') = \sum_i \Gamma_i(\vec{k}, \vec{k}'). \quad (4.19)$$

En este estudio se ha supuesto que no existen interacciones múltiples, aproximación ampliamente extendida cuya validez se limita a la existencia de probabilidades de dispersión pequeñas.

- La regla de Oro de Fermi supone la conservación de la energía en las transiciones entre estados no perturbados a través de la delta de Dirac que aparece en la expresión. Sin embargo, esto no es del todo correcto. La regla de Oro de Fermi determina que la probabilidad de transición por unidad de tiempo entre dos estados con vectores de onda \vec{k} y \vec{k}' correspondientes a un hamiltoniano

no perturbado debido a una perturbación H' viene dada por

$$\Gamma(\vec{k}, \vec{k}') = \frac{|\langle \psi_{\vec{k}} | H' | \psi_{\vec{k}'} \rangle|^2}{\hbar^2} \left[\frac{\sin(\xi t)}{\xi t} \right]^2 t \quad (4.20)$$

donde

$$\xi = \frac{E(\vec{k}') - E(\vec{k})}{2\hbar} \quad (4.21)$$

teniendo en cuenta que

$$\lim_{t \rightarrow \infty} \left[\frac{\sin(\xi t)}{\xi t} \right]^2 t = \delta(E(\vec{k}') - E(\vec{k})) \quad (4.22)$$

se obtiene la expresión (4.15), es decir, cuando se puede considerar que el tiempo entre colisiones es mucho mayor que el tiempo que dura ésta. Por tanto el uso de la primera expresión implica suponer colisiones instantáneas localizadas espacialmente, lo que no tiene por qué ocurrir.

4.2 El método Monte Carlo de muchas partículas (EMC) para la resolución del transporte

Como se ha comentado con anterioridad, en el estudio del régimen transitorio de un dispositivo mediante el método Monte Carlo es necesario simular un número elevado de partículas, de forma que sea posible tener una descripción lo más completa posible de la distribución de portadores y de los campos en cualquier posición del dominio de simulación e instante de tiempo. Para ello se utiliza el denominado Ensemble Monte Carlo (EMC) que, básicamente, consiste en aplicar el método Monte Carlo de una partícula en paralelo a varias de ellas.

Debido a que el número de partículas contenidas en el dispositivo es muy elevado y para realizar una simulación adecuada en término de recursos y tiempo de computación, las partículas fueron agrupadas en superpartículas de forma que el método Monte Carlo se aplica a éstas en lugar de a las partículas originales. A partir de la distribución de portadores obtenida de la simulación inicial de DD se obtiene la distribución de superpartículas teniendo en cuenta que cada superpartícula transporta

4.2. El método Monte Carlo de muchas partículas (EMC) para la resolución del transporte

la suma de la carga de todas las partículas que la forman y que su posición inicial corresponde con la del centro de masas de ellas.

4.2.1 Fundamentos

El método de Monte Carlo es una técnica microscópica de simulación mediante la cual se resuelve la ecuación de transporte de Boltzmann simulando directamente la dinámica de los portadores de carga que se encuentran en el dispositivo a estudio, de forma que a la vez que se resuelven las ecuaciones de transporte es posible obtener cualquier magnitud física del problema. Esta característica permite realizar estudios de situaciones físicas difícilmente alcanzables en situaciones experimentales o que son difíciles de formular mediante modelos macroscópicos.

Básicamente, durante la simulación se deben realizar tres operaciones principales:

- Estudiar la dinámica del electrón durante el vuelo libre
- Establecer el momento en que se producirá un proceso de dispersión dando lugar al fin del proceso de arrastre.
- Obtener el nuevo estado del electrón una vez producida la dispersión.

La repetición de esta secuencia de procesos de arrastre y dispersión constituye el movimiento de los portadores en el seno del cristal y la selección de ellos mediante la generación de números aleatorios el método Monte Carlo en sí mismo.

4.2.2 Duración del Vuelo Libre

Durante el vuelo libre, el vector de onda \vec{k} cambia continuamente debido al campo aplicado. Si $\Gamma(\vec{k}(t)) dt$ es la probabilidad de que un electrón con vector de onda $\vec{k}(t)$ sufra un *scattering* en dt , entonces la probabilidad de que un electrón, habiendo sufrido una colisión en $t = 0$, no sufra otra hasta después de un tiempo t es [JR83]:

$$\exp \left\{ - \int_0^t \Gamma(\vec{k}(t')) dt' \right\} \quad (4.23)$$

y, por tanto, la probabilidad $\wp(t)$ de que un electrón sufra su siguiente colisión durante un intervalo dt en torno a un tiempo t es

$$\wp(t) dt = \Gamma(\vec{k}(t)) \exp\left\{-\int_0^t \Gamma(\vec{k}(t')) dt'\right\} dt. \quad (4.24)$$

La forma de $\Gamma(\vec{k})$ suele ser excesivamente complicada con lo que la integral de la exponencial resulta, en la mayoría de los casos, imposible de calcular de forma analítica. De este modo, la generación estocástica de la duración de los vuelos libres resulta muy complicada. Este problema fue resuelto mediante la introducción del concepto de *autoscattering*: Sea $\Gamma_M \equiv 1/\tau_0$ el valor máximo de $\Gamma(\vec{k})$ en la región de interés, se considera entonces un nuevo mecanismo de dispersión ficticio, denominado *autoscattering* de forma que en cualquier instante de tiempo la probabilidad total de dispersión sea constante e igual a Γ_M . Cuando el electrón sufre un *autoscattering* su estado final tras la colisión se toma igual al inicial por lo que, en la práctica, el movimiento continúa como si no hubiese ocurrido nada. Sin embargo como $\Gamma(\vec{k}) = \Gamma_M$ la ecuación (4.24) queda de la forma

$$\wp(t) dt = \frac{1}{\tau_0} e^{-\frac{1}{\tau_0} t} dt \quad (4.25)$$

y la duración del vuelo libre

$$t_r = -\tau_0 \ln(r) \quad (4.26)$$

donde r es un número aleatorio distribuido uniformemente entre 0 y 1 [JR83].

4.2.3 Elección del Mecanismo de Dispersión

Una vez que ha transcurrido un tiempo t_r , es decir cuando ha finalizado un vuelo libre, es necesario determinar qué mecanismo de dispersión ha producido el fin de este vuelo. Debido a que la probabilidad de que el vuelo termine por causa de un mecanismo determinado es proporcional a la probabilidad de *scattering* y como

$$\Gamma_M = \sum_{\mu} \Gamma_{\mu}(\vec{k}) \quad (4.27)$$

el mecanismo responsable del fin del vuelo se puede determinar eligiendo un número aleatorio s distribuido uniformemente entre 0 y Γ_M . Este número es entonces com-

4.2. El método Monte Carlo de muchas partículas (EMC) para la resolución del transporte

parado con cada una de las siguientes sumas parciales,

$$\begin{aligned} & \Gamma_1 \\ & \Gamma_1 + \Gamma_2 \\ & \Gamma_1 + \Gamma_2 + \Gamma_3 \\ & \vdots \end{aligned}$$

eligiéndose el mecanismo j -ésimo aquel cuya suma sea el ínfimo de todas aquellas que superen el valor de s .

La probabilidad de dispersión por un mecanismo determinado depende de la energía del electrón en el momento de la colisión. Al incluir el *autoscattering* la probabilidad total de dispersión, que es la suma de cada una de las parciales, es constante con valor Γ_M , por tanto, la probabilidad de *autoscattering* también depende de la energía. Este proceso sólo lo sufre el electrón si el número aleatorio obtenido es mayor que la suma de las probabilidades efectivas. En este caso no haría falta realizar ningún cálculo sobre las probabilidades por separado si antes se tienen tabulados los valores de la suma de probabilidades efectivas para cada valor de la energía. De esta forma sólo se deben realizar cálculos para los casos en que se sepa con seguridad que se produce una colisión 'real' y no un *autoscattering*, lo que es conocido como *autoscattering rápido*.

4.2.4 Elección del Estado del Electrón tras las Dispersión

Tras determinarse el mecanismo de dispersión es necesario calcular el estado en que el electrón queda tras producirse éste. Si el vuelo libre ha terminado por causa de un *autoscattering* no se tiene que hacer nada, ya que el estado final coincide con el del momento de la colisión. En cualquier otro caso se deberá calcular la nueva velocidad y vector de onda. Este nuevo estado dependerá del mecanismo particular que provoque el fin del vuelo libre.

4.3 Mecanismos de Dispersión

Si se aplica un campo eléctrico a un electrón, éste experimenta la acción de una fuerza que lo acelera que, si se mantiene de forma indefinida, daría lugar a una situación no aceptable físicamente en la cual los electrones sometidos a este campo irían ganando energía de manera ininterrumpida. Sin embargo, experimentalmente no se observa este fenómeno. El cristal no es ideal y por tanto se producen procesos físicos que interaccionan con los portadores de carga ocasionando variaciones de la energía y del momento. Estos procesos pueden tener orígenes diferentes destacando los siguientes:

- Vibraciones de la red cristalina.
- Interacción con las impurezas.
- Interacción con las interfases.

Como consecuencia de estos procesos de dispersión, los portadores sufren diferentes tipos de transiciones como las intravalle o las intervalle que afectarán al cálculo del estado final tras la colisión.

4.3.1 Dispersión por vibraciones de la red. Fonones

Como consecuencia de su energía térmica, los iones que forman la red cristalina vibran en torno a la posición de equilibrio. El estado de esas vibraciones puede tratarse como la superposición de las oscilaciones acopladas de cada uno de los iones que forman el cristal o bien como la superposición desacoplada de cada uno de los modos de vibración fundamentales de todo el cristal denominados fonones [Kit86]. Cada uno de estos estados de vibración está representado por un par (\vec{q}, j) y está ocupado por $n_j(\vec{q})$ fonones de energía $\hbar\omega_j(\vec{q})$. La energía de vibración queda de la forma

$$E = \sum_{j, \vec{q}} \hbar\omega_j(\vec{q}) \left[n_j(\vec{q}) + \frac{1}{2} \right] \quad (4.28)$$

cumpliendo $n_j(\vec{q})$ la estadística de Bose-Einstein

4.3. Mecanismos de Dispersión

$$n_j(\vec{q}) = \frac{1}{e^{\frac{\hbar\omega_j(\vec{q})}{k_B T}} - 1}. \quad (4.29)$$

Si la celda elemental del cristal contiene n iones, existen $3n$ ramas de vibración, de las cuales 3 corresponden a modos en los que se produce un desplazamiento neto de la celda elemental (fonones acústicos) y $3(n-1)$ producen desplazamientos relativos entre los iones que forman la celda unidad (fonones ópticos). En el caso del silicio existen 2 átomos en la celda elemental, por lo que existen 3 ramas acústicas y 3 ópticas.

La interacción entre electrones e iones de la red puede ser descompuesta en dos contribuciones:

- Interacción de los electrones con los iones en su posición de equilibrio.
- Vibraciones de la red.

La primera parte describe la interacción con el potencial periódico determinando la estructura de bandas del electrón en el cristal. La segunda parte corresponde con la interacción electrón-fonón.

Si se suponen pequeños desplazamientos de los iones de la red con respecto de las posiciones de equilibrio, $\vec{s}_{n,\alpha}$, se puede, en primer orden de aproximación, desarrollar la interacción entre un electrón y un ion de la siguiente forma:

$$V_\alpha(\vec{r}_e - \vec{R}_{n,\alpha} - \vec{s}_{n,\alpha}) = V_\alpha(\vec{r}_e - \vec{R}_{n,\alpha}) - \vec{s}_{n,\alpha} \cdot \nabla V_\alpha(\vec{r}_e - \vec{R}_{n,\alpha}). \quad (4.30)$$

El primer término sumado sobre n, α, e corresponde con la interacción con los iones en equilibrio, la segunda parte a la interacción electrón-fonón de la forma

$$H_{ep} = - \sum_{n\alpha e} \vec{s}_{n,\alpha} \cdot \nabla V_\alpha(\vec{r}_e - \vec{R}_{n,\alpha}). \quad (4.31)$$

Se pueden diferenciar dos tipos principales de interacción electrón-fonón:

- Aquellas en la que se crea un fonón con vector de onda $-\vec{q}$ (emisión)
- Aquellas en las que se desaparece un fonón con vector de onda \vec{q} (absorción).

Ambos procesos están acompañados por una transición del electrón de un estado \vec{k} a otro de momento $\vec{k} \pm \vec{q}$. Por tanto, el problema se reduce al cálculo del potencial de interacción $\nabla V_\alpha (\vec{r}_e - \vec{R}_{n,\alpha})$.

4.3.1.1 Transiciones Acústicas Intravalle

Resulta de especial interés el caso de interacción de electrones con fonones de la rama acústica. En ella los átomos de la celda unidad se mueven en la misma dirección, produciéndose pues un desplazamiento efectivo de la celda unidad completa. Para el caso de longitudes de onda lo suficientemente grandes, las amplitudes de vibración cambiarán poco de una celda unidad a otra, con lo que el papel de la estructura atómica es poco determinante para estos casos, pudiéndose realizar un paso al continuo utilizando la aproximación del potencial de deformación, [Kit86], quedando el potencial de interacción electrón-fonón de la forma

$$H_{ep} = \vec{\varepsilon} \nabla \cdot \vec{s} \quad (4.32)$$

donde $\vec{\varepsilon}$ es un tensor que describe el desplazamiento de las bandas por unidad de deformación. En esta aproximación continua, el desplazamiento puede ser escrito en función de los operadores que describen la creación, y la aniquilación de fonones, a_q^\dagger y a_q respectivamente, siguiendo el desarrollo realizado en [JR83] se encuentra que, para el caso elástico utilizando la aproximación de equipartición de la energía con bandas no parabólicas, la probabilidad de dispersión por unidad de tiempo para procesos de emisión y absorción tiene la forma

$$\Gamma_{ac}(E) = \frac{\sqrt{2} m_d^{3/2} K_B T_0 \varepsilon_l^2}{\pi \hbar^4 u^2 \rho} E^{1/2} (1 + 2\alpha E) (1 + \alpha E)^{1/2} \quad (4.33)$$

donde u es la velocidad del sonido en el medio, α el factor de no-parabolicidad, ε_l^2 el valor medio del tensor deformación a lo largo de la dirección de \vec{q} y ρ la densidad.

4.3.1.2 Transiciones Intervalle

En las transiciones intervale el estado inicial y final se encuentran situados en valles diferentes de forma que los fonones involucrados son de alto momento. El vector de onda del fonón involucrado en transiciones de este tipo permanece muy próximo a

4.3. Mecanismos de Dispersión

la distancia entre los mínimos de los dos valles de la transición, por tanto $\Delta\vec{k}$ es prácticamente constante y, para una rama determinada, la energía puesta en juego, $\hbar\omega_i$, también lo es. Desde este punto de vista la dispersión intervalle puede ser tratada con el mismo formalismo que la intravalle acústica teniendo en cuenta que el potencial de deformación y la energía del fonón involucrado debe ser independiente de \vec{q} . Siguiendo el desarrollo propuesto en [JR83] se tiene para orden cero

$$\Gamma_{e,i}(E) = A \binom{N_i}{N_i + 1} (E \pm \Xi_{\mp})^{1/2} (1 + 2\alpha(E \pm \Xi_{\mp})) (1 + \alpha(E \pm \Xi_{\mp}))^{1/2} \quad (4.34)$$

$$A = \frac{m_d^{3/2} (D_t K)_i^2 \gamma}{\sqrt{2\pi} \hbar^3 \omega_i \rho} \quad (4.35)$$

$$\Xi_{\mp} = \hbar\omega_i \mp \Delta E \quad (4.36)$$

donde γ representa el número de posibles valles finales equivalentes en la transición y los símbolos superior e inferior se tienen para procesos de absorción y emisión respectivamente.

De acuerdo con la posición de los valles en la banda de conducción del silicio se observa que pueden darse dos tipos de transiciones intervalle:

- Procesos tipo g , en los cuales se producen transiciones entre valles en la misma dirección aunque opuestos, como por ejemplo $\langle 100 \rangle$ y $\langle \bar{1}00 \rangle$.
- Procesos tipo f , resultantes de transiciones entre valles con diferentes direcciones como por ejemplo de la dirección $\langle 100 \rangle$ a la $\langle 010 \rangle$.

Ambos procesos resultan ser de tipo *unklapp* e involucran a un vector de la red recíproca, mostrándose una representación de las transiciones en la Figura 4.3.

A partir de consideraciones geométricas sobre la zona de Brillouin se demuestra [Lon60] que el módulo del fonón involucrado en una transición de tipo f es igual a la distancia entre los puntos Γ y X de la zona de Brillouin del silicio, formando un ángulo de 11° con la dirección ΓX . Para el caso del fonón involucrado en las

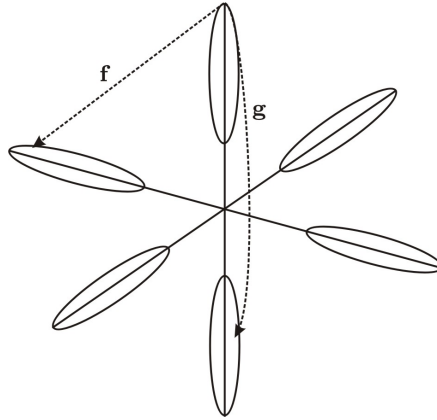


Figura 4.3: Transiciones intervalle posibles en la banda de conducción del silicio

transiciones de tipo g tiene un módulo $0,3\Gamma X$ en la dirección ΓX . Para los procesos estudiados, la mutiplicidad de los valles finales resulta ser 4 para las transiciones de tipo f y 1 para las tipo g .

Si se realiza un análisis de teoría de grupos se puede demostrar que, en orden cero de interacción, los procesos de tipo g sólo pueden ser asistidos por fonones de la rama longitudinal óptica (LO), mientras que para el caso de los f sólo es posible para fonones longitudinales acústicos (LA) y transversales ópticos (TO). El resto de los fonones quedarían prohibidos según esto, sin embargo, Jacoboni et al. [JR83] sugieren que, debido a que los estados inicial y final no coinciden con puntos de muy alta simetría, las reglas de selección no tienen que cumplirse en su totalidad. Por continuidad es razonable esperar que estos procesos, que estarían prohibidos para el caso en que el estado inicial y el final cayeran en puntos de alta simetría, sean muy escasos en comparación con aquellos permitidos. Sin embargo los efectos de estos fonones prohibidos han sido observados de forma experimental por lo que su modelado se realiza vía interacción de primer orden. Aplicando ésto se obtienen las probabilidades de dispersión tanto para absorción como emisión

$$\Gamma_{e,i}(E) = \frac{\sqrt{2}m_d^{5/2}D_1^2\gamma}{\pi\hbar^4\omega_i\rho} \binom{N_i}{N_i+1} [E(1+E\alpha) + (E \pm \Xi_{\mp})(1 + \alpha(E \pm \Xi_{\mp}))] \\ (1 + 2\alpha(E \pm \Xi_{\mp})) [(E \pm \Xi_{\mp})(1 + \alpha(E \pm \Xi_{\mp}))]^{1/2} u(E \pm \Xi_{\mp}) \quad (4.37)$$

$$\Xi_{\mp} = \hbar\omega_i \mp \Delta E. \quad (4.38)$$

4.3.2 Dispersión Coulombiana

En un dispositivo semiconductor existen distintos tipos de carga que afectan de diferentes formas a los portadores en su movimientos. A continuación se realizará una breve descripción de ls distintas procedencias de estas cargas.

- Cargas atrapadas en la interfase (Q_{it}): Son debidas a la existencia de defectos en la interfase Si- SiO₂ y crean estados accesibles en la banda prohibida. Estos defectos pueden interactuar con las bandas de valencia y conducción capturando o emitiendo huecos y electrones respectivamente. La densidad de trampas depende de la orientación de la lámina de silicio, del estrés térmico y eléctrico al que sea sometida y de la radiacion que pueda recibir la interfase. Todos estos agentes pueden producir no sólo la variación en la ocupación de las trampas, sino también la aparición de nuevos defectos y trampas que degradarán las propiedades eléctricas de la estructura.
- Cargas fijas en la interfase (Q_f): Estas cargas, de signo positivo, se encuentran localizadas en una lámina muy delgada (10 – 20 Å) de óxido de silicio no estequiométrico mateniendo su posición fija independientemente de la polarización de puerta. La cantidad depende de las condiciones de oxidación y recocido. Para interfases de buena calidad el valor de esta carga suele ser del orden de 10^{10} cm^{-3} para superficies $\langle 100 \rangle$.
- Carga atrapada en el óxido (Q_{ox}): Estas cargas están asociadas a defectos existentes en el óxido tales como impurezas o enlaces rotos y se distribuyen por

todo el volumen del aislante. Al igual que las anteriores son independientes de la polarización de la puerta y pueden ser eliminadas mediante recocido a baja temperatura. Las trampas creadas por los defectos pueden cargarse a través de cargas inyectadas dentro del óxido mediante la generación de portadores calientes durante la operación del dispositivo o mediante la generación de pares electrón-hueco en el óxido de silicio en procesos de radiación por rayos X.

- Carga de iones móviles (Q_m): Esta carga es debida principalmente a la presencia de iones de metales alcalinos tales como el sodio o el potasio. Debido a su naturaleza móvil, estas cargas son atraídas a la interfase silicio-óxido de silicio por el campo eléctrico que se aplica a la puerta.
- Carga de las impurezas ionizadas (Q_B): Debido a la curvatura de bandas producida por la tensión aplicada en la puerta las impurezas del canal se encuentran polarizadas prácticamente en su totalidad incluso para bajas temperaturas. Esta carga tiene efectos significativos sobre la movilidad de los portadores.

Todas estas cargas se agrupan en las conocidas cargas externas. En este trabajo se ha incluido el efecto de las impurezas ionizadas cuya repercusión es muy importante para el estudio del transporte de portadores debido a que son los principales responsables del denominado *scattering Coulombiano*. Las cargas atrapadas en el óxido deben ser tenidas en cuenta en la solución de la ecuación de Poisson.

El formalismo utilizado para la descripción de la interacción entre los electrones y las impurezas ionizadas es el denominado de Brooks y Herring [BH51] en el que la probabilidad de *scattering* por unidad de tiempo en la aproximación de bandas no parabólicas viene dada por

$$\Gamma_C = \frac{\sqrt{2}N_I Z^2 e^4 m^{*3/2} (1 + \alpha E)^{1/2} (1 + 2\alpha E)}{\pi \epsilon_{\text{Si}} \hbar^4 L_D^2 (4k^2 + L_D^2)} \quad (4.39)$$

donde N_I representa la densidad de impurezas ionizadas, Z es la carga de dichas impurezas y L_D es la denominada *longitud de Debye* dada por la expresión

$$L_D = \sqrt{\frac{e^2 n_0}{\epsilon_{\text{Si}} k_B T}} \quad (4.40)$$

4.3. Mecanismos de Dispersión

donde n_0 es la concentración de portadores libres.

El mecanismo de dispersión es anisótropo, de forma que el ángulo azimutal se elige aleatoriamente entre 0 y 2π , mientras que el ángulo polar θ , que está definido por las direcciones de \vec{k} y \vec{k}' , viene dado por

$$\cos \theta_r = 1 - \frac{2(1-r)}{1 + 4r \frac{k^2}{L_D^2}} \quad (4.41)$$

donde r es un número aleatorio comprendido entre 0 y 1.

4.3.3 Dispersión por rugosidad superficial

En la aproximación semiclásica sin correcciones cuánticas no es posible incluir el modelo de rugosidad superficial cuántico presentado en [GRLV⁺99] que da cuenta de los efectos que, sobre la movilidad en ambos canales de un DGSOI, tiene el hecho de degradar intencionadamente la interfase Si – SiO₂ de uno de ellos.

No se han introducido, por tanto, mecanismos de *scattering* específicos para la rugosidad superficial, sino que las interfases con el óxido se han tratado como condiciones de contorno para el transporte. Se ha supuesto que éstas se comportan como superficies *reflectantes* de forma que los electrones sufren reflexiones especulares cuando alcanzan la interfase correspondiente al canal de alta movilidad mientras que para el otro canal sufren una reflexión no especular que puede ser modelada de diferentes formas (reflexión difusa, *backscattering*) conservando siempre el módulo del vector de onda.

Mediante estos procedimientos se ha podido realizar un estudio cualitativo del funcionamiento de los dispositivos propuestos mostrando la posibilidad de aplicar el concepto de modulación de la velocidad en estos casos. Los tiempos de conmutación obtenidos son del orden de los predichos en los estudios teóricos preliminares [SGG⁺05b]. En el siguiente capítulo se presenta un modelo de rugosidad basado en el modelo cuántico citado con anterioridad que puede ser utilizado en simulaciones que incluyan correcciones cuánticas y que permite un estudio cuantitativo del problema.

Capítulo 5

Correcciones cuánticas a modelos de transporte semiclásico

El estudio de dispositivos SOI de lámina delgada en general y de doble puerta en particular debe realizarse con extremo cuidado ya que los portadores en el canal sufren un fuerte confinamiento debido a la presencia del aislante de la puerta y del BOX (o de la otra puerta para el caso del DGSOI). Para espesores de canal inferiores a 50 nm, los efectos cuánticos comienzan a jugar un papel crucial encontrándose resultados que sólo pueden ser explicados por medio de la mecánica cuántica. La concentración de electrones se ve seriamente afectada, cambiando tanto el valor del máximo como la forma de la distribución con respecto a la solución obtenida por medio de simulaciones clásicas. El efecto principal es un desplazamiento del máximo de la distribución situándose ahora a cierta distancia (del orden de 1 nm) de la interfase y una disminución de la carga en inversión en el canal. Para capturar estos efectos sería necesario resolver autoconsistentemente las ecuaciones que describen la electrostática y el transporte para el sistema bajo estudio, en este caso Poisson-Schrödinger y continuidad. Sin embargo no es posible alcanzar convergencia en la solución de las tres ecuaciones debido a que, mientras la primera tiende a separar el máximo de la distribución una cierta distancia de la interfase, la otra tiende a lo

contrario encontrándose una oscilación en la concentración de electrones. Por tanto se debe buscar otro tipo de aproximaciones para incluir efectos cuánticos, siendo las que con mayor éxito lo han conseguido las correcciones basadas en la resolución de la ecuación de Schrödinger para estados estacionarios suponiendo un estado puro. En este capítulo se presentan las correcciones cuánticas más comunes y se desarrolla un nuevo método, explicado en este trabajo, para la inclusión de efectos cuánticos en simulaciones MC considerando un sistema con múltiples mínimos de energía en la estructura de bandas (valles) y una orientación arbitraria tanto de la dirección de confinamiento como en la de transporte.

5.1 El modelo Density Gradient

El modelo denominado Density Gradient fue introducido por Ancona en 1987 [AT87] como un intento de mantener la validez de los simuladores de difusión y deriva para dispositivos de última generación en los que, debido al fuerte confinamiento que sufren los portadores, la distribución clásica de portadores deja de ser válida. Para ello se supone que el potencial utilizado en el cálculo de la concentración de portadores viene dado por dos términos, uno electrostático procedente de la ecuación de Poisson y otro que se corresponde con la corrección cuántica de forma que

$$V^* = V + V_q \quad (5.1)$$

donde V^* es el potencial corregido, V el potencial clásico y V_q el término cuántico. En la teoría de Ancona el comportamiento del gas de electrones depende no sólo de su concentración sino también de la derivada de dicha concentración. Para encontrar la dependencia explícita se parte de la ecuación de Schrödinger y se resuelve ésta para un estado estacionario y puro. Identificando la energía con $-qV^*$ se obtiene la ecuación del modelo de Density Gradient

$$V^* = V + 2b_n \frac{\nabla^2 \sqrt{n}}{\sqrt{n}} \quad (5.2)$$

que debe ser resuelta de forma autoconsistente con la ecuación de Poisson y la que describa el transporte en la estructura (difusión-deriva, Boltzmann...). La constante de proporcionalidad b_n incluye los parámetros de ajuste del modelo y su valor se

calcula a partir de

$$b_n = \frac{\hbar^2}{4qm_n^*r} \quad (5.3)$$

donde m_n^* , que es utilizado como parámetro de ajuste, representa la masa efectiva de los electrones y r es un parámetro que tiene un valor 1 cuando existe una única subbanda ocupada (fuerte confinamiento o bajas temperaturas) y se va acercando de manera asintótica a 3 en situaciones en las que más de una subbanda se encuentran ocupadas (débil confinamiento o altas temperaturas). Este parámetro debe ser introducido debido a que el modelo fue desarrollado para estados puros en los que una única subbanda se considera ocupada [TW04].

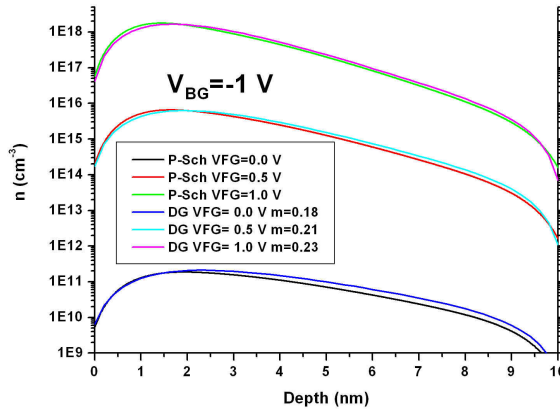


Figura 5.1: Comparación de los resultados obtenidos para una estructura SGSOI utilizando la solución autoconsistente de Poisson-Schrödinger y Poisson-Density Gradient.

La Figura 5.1 muestra los resultados obtenidos para resoluciones autoconsistentes de las ecuaciones de Poisson-Schrödinger y Density Gradient con un valor del parámetro $r = 3$. Para cada polarización se muestra el valor utilizado de m^* para ajustar la masa efectiva de los electrones observándose un crecimiento en el valor de ésta conforme aumenta la polarización.

Con respecto a las condiciones de contorno en las interfases semiconductor-aislante, se debe tener en cuenta que la concentración de portadores deja de ser

máxima, y debe imponerse una concentración pequeña en estas zonas. En la teoría estándar se propone imponer condiciones tipo Dirichlet con una concentración de electrones arbitraria pero pequeña. Existe otra aproximación debida a Jin et al [JPM04] en la que se impone una condición sobre la derivada de la concentración de portadores en la interfase suponiendo un decaimiento exponencial de la envolvente de la función de onda en la zona de óxido de forma que, dentro del óxido

$$n(x) \simeq n(0) \exp\left(-\frac{2x}{x_p}\right) \quad (5.4)$$

$$x_p = \frac{\hbar}{\sqrt{2m_{ox}^* \Phi_B}} \quad (5.5)$$

donde x_p es la longitud característica de penetración calculada a partir de la aproximación Wentzel-Kramer-Brillouin (WKB) [BP80], m_{ox}^* la masa efectiva de los electrones en el óxido y Φ_B la barrera de potencial. De esta forma, la componente normal de la corrección cuántica en la interfase Si/SiO₂ puede expresarse como

$$\hat{n} \cdot b_n \nabla \sqrt{n} = -\frac{b_{ox}}{x_p} \sqrt{n} \quad (5.6)$$

donde

$$b_{ox} = \frac{\hbar}{4rqm_{ox}^*}. \quad (5.7)$$

Los valores de m_{ox}^* se eligen de forma que se ajusten a los resultados obtenidos mediante simulaciones cuánticas para situaciones estacionarias tales como NEGF o Poisson-Schrödinger.

Mediante esta aproximación se han estudiado no sólo estructuras basadas en uniones MOS monodimensionales [AYL⁺97], sino que también ha sido posible el estudio de dispositivos completos utilizando las versiones bidimensional y tridimensional de la corrección [ABW03], diodos [Anc92] y conducción túnel para condensadores MOS de lámina delgada [AYD⁺00] encontrándose en todos los casos, resultados satisfactorios. La Figura 5.2 muestra la concentración de electrones obtenida mediante el método del Density Gradient aplicado a una estructura con confinamiento 2D como es un hilo cuántico. Los resultados reproducen satisfactoriamente los obtenidos mediante simulaciones Poisson-Schrödinger 2D pudiéndose observar como va desa-

pareciendo la inversión en volumen conforme aumenta la polarización en la puerta.

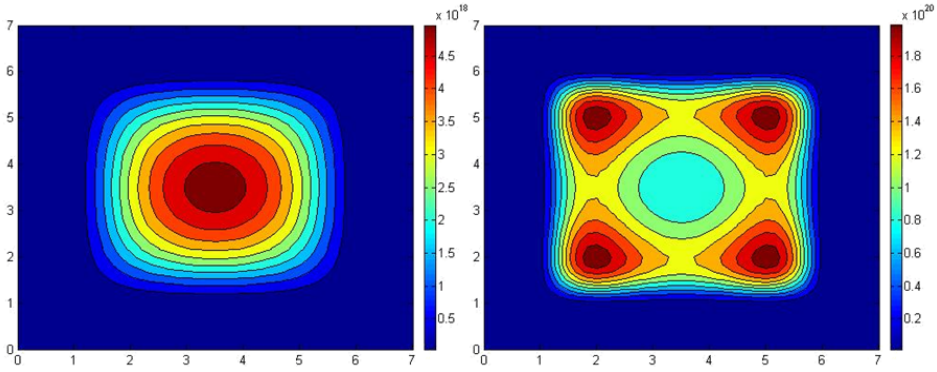


Figura 5.2: Distribución de electrones obtenida mediante el método del Density Gradient para un hilo cuántico de 5 nm de sección cuando se aplica una tensión de puerta de 0 V (izda.) y 1 V (dcha.). Conforme aumenta la polarización se observa una pérdida de homogeneidad en la distribución de la carga.

5.2 El modelo del Potencial Efectivo

A pesar de que el método del Density Gradient ha resultado ser especialmente útil para simulaciones de difusión deriva y modelos hidrodinámicos [JPM03], a la hora de ser implementado en simuladores Monte Carlo aparecen serias dificultades. La más importante reside en la propia formulación de la aproximación, la cual depende de la segunda derivada de la concentración de electrones. Cuando se introduce el potencial corregido en un código EMC, el resultado es una dependencia de la fuerza de arrastre para las partículas con la tercera derivada de la concentración de electrones. En general, las densidades de portadores son magnitudes especialmente ruidosas en simulaciones MC debido a la naturaleza estocástica propia de este tipo de estudio, con lo que el método no es de fácil aplicación. Para salvar esta dificultad se deben incluir potenciales corregidos que dependan de magnitudes con un comportamiento más suave como es el caso del potencial electrostático.

Una de las opciones utilizadas ha sido el modelo de Potencial Efectivo introducido por D.K. Ferry [FRSA02]. En él, la corrección al potencial clásico se obtiene calculan-

5.2. El modelo del Potencial Efectivo

do el producto de convolución del potencial electrostático y una función Gaussiana que representa el tamaño efectivo de la partícula. En una situación monodimensional, el potencial efectivo se expresaría de la forma

$$V_{eff}(x) = \frac{1}{\sqrt{2\pi}a_0} \int V(x') \exp\left(-\frac{(x-x')^2}{2a_0^2}\right) dx' \quad (5.8)$$

donde $V(x')$ representa el potencial clásico y a_0 es un parámetro que da cuenta del ensanchamiento del paquete de onda.

Esta aproximación aleja el máximo de la distribución de electrones de la interfase con el aislante, reproduciendo el valor de la carga en inversión obtenida a partir del cálculo cuántico pero se obtiene un perfil en la distribución de portadores incorrecto [ABW03]. En la Figura 5.3 se puede observar una comparación entre el cálculo *exacto* a partir de la solución autoconsistente de las ecuaciones de Poisson-Schrödinger 1D (negro) y los resultados obtenidos a partir del modelo del Density-Gradient (rojo) y del potencial efectivo (azul).

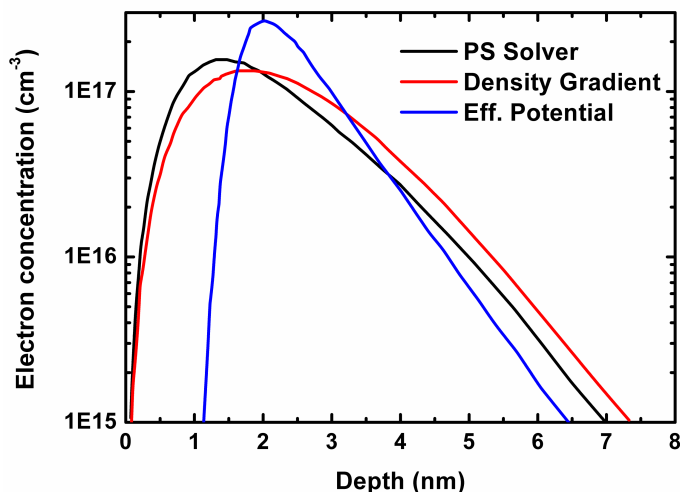


Figura 5.3: Concentración de electrones en una estructura MOS calculada a partir de la solución de las ecuaciones de Poisson-Schrödinger (negro), Density Gradient (rojo) y Potencial efectivo (azul) en función de la distancia a la interfase óxido-Si [ABW03].

Como puede observarse, el Density Gradient ajusta de una forma más que acept-

able el perfil de la concentración de electrones mientras que con el método del potencial efectivo se obtiene un resultado peor. En ambos casos se han ajustado los parámetros para que la carga en inversión sea la misma que en la solución exacta. Por todo ésto, el método del potencial efectivo no resulta apropiado cuando se deben calcular magnitudes que dependen de las integrales de solapamiento entre las envolventes correspondientes a la distribución de portadores para los distintos valles como es el caso de la dispersión por rugosidad superficial o el scattering inter-valle cuando se tienen en cuenta los efectos de confinamiento geométrico.

5.3 El modelo Effective Conduction Band Edge (ECBE)

Cada uno de los métodos presentados con anterioridad presentan ciertas limitaciones para ser utilizados en simuladores de dispositivos. Por un lado, el density gradient no es adecuado para ser usado en simulaciones MC debido a su fuerte dependencia con la segunda derivada de la concentración de electrones. Sin embargo, el método del potencial efectivo sí resulta adecuado para simulaciones MC, pero no reproduce suficientemente bien la concentración de electrones. Un método que permite unir las ventajas de las dos correcciones anteriores es el ECBE (Effective Conduction Band Edge). Este modelo permite reproducir los resultados obtenidos en simulaciones de difusión-deriva con el Density Gradient en códigos MC. Esto resulta posible gracias a que se consigue una corrección al modelo clásico que depende no de las derivadas de la concentración de portadores sino de las derivadas del potencial.

Para obtener la nueva aproximación se parte de la ecuación que describe el modelo del Density Gradient, ecuación (5.2), y se supone que la concentración de electrones viene dada por una relación exponencial en la que el potencial electrostático obtenido como solución de la ecuación de Poisson se corrige por un término que da cuenta de los efectos cuánticos [TW04]. Así, se tiene que

$$n \propto \exp\left(\frac{qV^*}{k_B T}\right) \quad (5.9)$$

donde

$$V^* = V + V_q \quad (5.10)$$

5.3. El modelo Effective Conduction Band Edge (ECBE)

y sustituyendo en la ecuación (5.2) se obtiene la ecuación utilizada en el ECBE

$$V^* = V + \frac{q\hbar^2}{4rm_n^*k_B T} \left(\nabla^2 V^* + \frac{q}{2k_B T} (\nabla V^*)^2 \right). \quad (5.11)$$

Esta ecuación se debe resolver de forma autoconsistente con la ecuación de Poisson y la ecuación de transporte de Boltzmann (BTE) utilizando las condiciones de contorno utilizadas en [JPM04]. De nuevo, la masa efectiva es utilizada como un parámetro de ajuste. Como puede observarse en la Figura 5.4, los resultados obtenidos con el ECBE resuelto de forma autoconsistente con Poisson para un DGSOI, ajustan de manera adecuada los datos calculados mediante el simulador Poisson-Schrödinger 1D

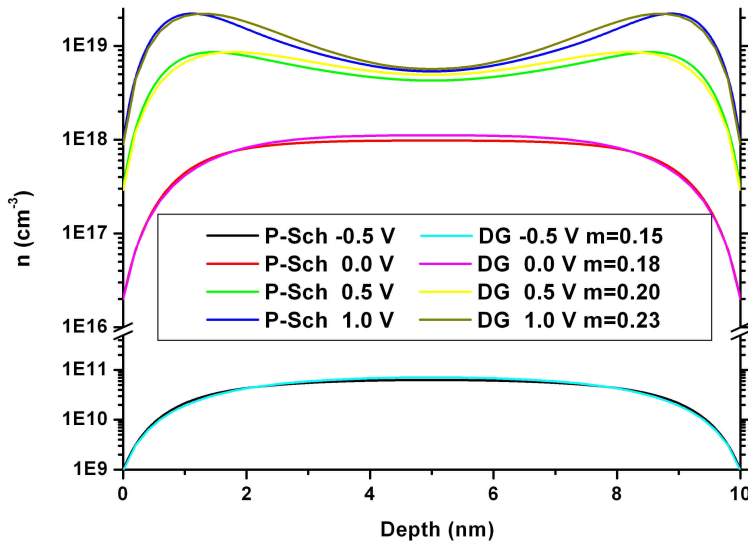


Figura 5.4: Comparación de la concentración de electrones en una estructura DGSOI de 10 nm de espesor para diferentes polarizaciones de puerta calculadas mediante un simulador Poisson-Schrödinger 1D y el método ECBE.

El aumento en la masa efectiva con la polarización de las puertas se debe a que el modelo solo considera un valle. En efecto, cuando aumenta la polarización en las puertas, cambia la población de cada uno de los valles siendo el más poblado el valle con la masa de confinamiento mayor. El hecho de considerar sólo un valle

implica importantes limitaciones con respecto a descripciones más precisas del comportamiento cuántico de los portadores. Entre ellas cabe destacar la necesidad de realizar un calibrado de la masa efectiva para cada caso particular. También resulta imposible reproducir los efectos que sobre las características de transporte tiene la redistribución de portadores en las distintas subbandas como consecuencia del confinamiento en dispositivos de lámina delgada (modulación intersubbanda). Finalmente, no es posible introducir de una forma natural una descripción adecuada de los efectos debidos a la elección de diferentes orientaciones cristalográficas en las que se pueden fabricar los dispositivos.

5.4 El MV-ECBE

A pesar de que el método ECBE funciona correctamente en simulaciones EMC, existe la limitación del ajuste de la masa efectiva para cada polarización debido al uso de un modelo de un sólo valle. Para evitar ésto, en este trabajo se ha desarrollado una extensión de este método que permite realizar simulaciones considerando direcciones arbitrarias de confinamiento y transporte para cada uno de los valles del material considerado [SGGGR06a], [SGGJM06]. De esta forma se evita la utilización de la masa efectiva como parámetro de ajuste además de que se permite mayor flexibilidad a la hora definir las características de la estructura a simular.

Para obtener la expresión final a implementar en el EMC se parte de la ecuación de Schrödinger para una partícula en medios anisótropos en los que la masa efectiva se representa como un tensor expresada de la siguiente forma

$$-\frac{\hbar^2}{2}\nabla \cdot \left[\left(\frac{\overleftrightarrow{1}}{m} \right)_j \nabla \Psi_j \right] + U(\vec{r}) \Psi_j = i\hbar \frac{\partial \Psi_j}{\partial t} \quad (5.12)$$

donde el subíndice j indica el valle en el que se resuelve la ecuación. Las funciones de onda solución de esta ecuación pueden escribirse de la siguiente forma

$$\Psi_j = R_j \exp\left(\frac{iS_j}{\hbar}\right) \quad (5.13)$$

donde R_j y S_j representan el módulo y la fase de la solución respectivamente. Si se

sustituye la ecuación (5.13) en la ecuación (5.12) se obtienen las siguientes expresiones para la parte imaginaria y la parte real respectivamente:

$$\frac{\partial P_j}{\partial t} + \nabla \cdot \left[\left(\frac{\overleftarrow{1}}{m} \right)_j \cdot (P_j \cdot \nabla S_j) \right] = 0 \quad (5.14)$$

$$-\frac{\hbar^2}{2R_j} \nabla \cdot \left[\left(\frac{\overleftarrow{1}}{m} \right)_j \cdot \nabla R_j \right] + \frac{1}{2} \nabla S_j \cdot \left[\left(\frac{\overleftarrow{1}}{m} \right)_j \cdot \nabla S_j \right] + U(\vec{r}) = -\frac{\partial S_j}{\partial t} \quad (5.15)$$

donde $P_j = R_j^2$.

Suponiendo que la solución admite estados puros ($P_j(\vec{r}) \propto n_j(\vec{r})$), que el sistema se encuentra en estado estacionario ($S_j = -E_j t + \text{const}$) y que la corriente es pequeña, la ecuación (5.15) puede escribirse de la siguiente forma:

$$E_j = U(\vec{r}) - \frac{\hbar^2}{2\sqrt{n_j}} \nabla \cdot \left[\left(\frac{\overleftarrow{1}}{m} \right)_j \cdot \nabla \sqrt{n_j} \right]. \quad (5.16)$$

Considerando una expresión semiclásica en la que se supone que existe un continuo de energía se tiene que

$$V_j^* = V + \frac{\hbar^2}{2q\sqrt{n_j}} \nabla \cdot \left[\left(\frac{\overleftarrow{1}}{m} \right)_j \cdot \nabla \sqrt{n_j} \right] \quad (5.17)$$

donde $E_j = -qV_j^*$, $U(\vec{r}) = -qV$ siendo V el potencial electrostático obtenido de la solución de la ecuación de Poisson. La ecuación (5.17) constituye la expresión general para la aproximación de Density Gradient cuando se consideran diferentes valles y una dirección arbitraria de confinamiento.

Para obtener la expresión final del método MV-ECBE (Multi Valley Effective Conduction Band Edge) se debe suponer, al igual que en el caso estándar, una dependencia exponencial de la concentración de electrones de cada valle con el potencial corregido para cada valle

$$n_j \propto \exp\left(\frac{V_j^*}{V_T}\right). \quad (5.18)$$

Sustituyendo (5.18) en (5.17) y considerando la corrección para estados mixtos obtenida mediante el parámetro r , la expresión final de la ecuación del MV-ECBE queda

$$V_j^* \simeq V + \frac{\hbar^2}{4qrV_T} \left\{ \nabla \cdot \left[\left(\frac{\overleftarrow{1}}{m} \right)_j \cdot \nabla V_j^* \right] + \frac{1}{2V_T} \left[\nabla V_j^* \cdot \left(\frac{\overleftarrow{1}}{m} \right)_j \cdot \nabla V_j^* \right] \right\}. \quad (5.19)$$

Es fácil demostrar que la ecuación (5.19) se reduce a la teoría estándar del modelo ECBE, ecuación (5.11), cuando sólo se considera un valle y el tensor de masa efectiva es diagonal y con el mismo valor para todos los elementos de la diagonal principal.

5.5 Modelos de dispersión corregidos para gases pseudo-2D

Para que el MV-ECBE pueda aplicarse correctamente, es necesario conocer las poblaciones relativas en cada uno de los valles para poder reproducir la aportación de cada valle a la electrostática y al transporte del sistema. Sin embargo, este dato no puede ser obtenido a priori de una forma sencilla. Más aún, cuando se aplica una tensión entre drenador y fuente, las poblaciones relativas van cambiando también para cada posición del canal, de forma que el valor obtenido a partir de la solución exacta monodimensional tampoco resulta ser adecuado. La solución a este problema pasa por el replanteamiento de algunos mecanismos de dispersión de forma que se puedan reproducir de una forma adecuada y autoconsistente los cambios en las poblaciones relativas de los valles en diferentes puntos del dispositivo. Por otro lado, los modelos que dan cuenta de la dispersión por rugosidad superficial en simulaciones EMC semiclásicas están basados en el de Fuchs [Fuc38] principalmente, de forma que las interfases se modelan como difusores. De este modo, cuando un portador alcanza alguna de las interfases sufre una reflexión que, en el caso más general, podrá ser especular o difusa con una cierta probabilidad dependiendo de los parámetros considerados para la misma. Cuando se tienen en cuenta las correcciones cuánticas, se deben utilizar nuevos modelos que tengan en cuenta el efecto de las interfases rugosas aún cuando los portadores se encuentren, en promedio, alejados una cierta distancia de la interfase. Por todo lo anterior, en esta sección se presentan nuevos modelos

corregidos para tener en cuenta los efectos debidos al confinamiento y a la presencia de más de un valle en los mecanismos de dispersión por fonones y de dispersión por rugosidad superficial.

5.5.1 Dispersión por fonones en gases pseudo-2D

Como se ha comentado con anterioridad, es necesario corregir el modelo de dispersión por fonones utilizado en los simuladores semiclásicos cuando se utiliza una corrección multivalle como es el caso del método MV-ECBE. De esta forma, se consigue calcular de forma autoconsistente la población en cada valle sin tener que ajustar las probabilidades de dispersión para cada caso y cada transición. La forma de incluir estos efectos consiste en, al igual que en los modelos utilizados para el caso en que se resuelve la ecuación de Schrödinger, considerar el solapamiento entre las envolventes de las funciones de onda entre los estados inicial y final de la transición [FL93]. En el caso de las correcciones cuánticas utilizadas habitualmente (Density Gradient, Effective potential o ECBE), la energía se aproxima por un continuo y, por tanto, se considera una única subbanda. Para el caso del método MV-ECBE se considera una subbanda en cada valle y, de esta forma, el papel que desempeñaba la envolvente de la función de onda en el caso de un gas 2D pasa a ser realizado por la concentración de portadores normalizada. En efecto, la envolvente de la función de onda para cada valle considerado en la aproximación de gas pseudo-2D se puede expresar como

$$|\Psi_i(y)|^2 = \frac{n_i(y)}{\int_0^{T_{Si}} n_i(y) dy} \quad (5.20)$$

donde y es la dirección de confinamiento e i representa el índice del valle considerado.

Las probabilidades de dispersión para fonones quedan corregidas pues, por el factor de forma que incluye la integral de solapamiento entre los valles i y j

$$F_{ij} = L_D \int_0^{T_{Si}} |\Psi_i(y)|^2 |\Psi_j(y)|^2 dy \quad (5.21)$$

donde L_D representa la longitud de Debye. El factor de forma F_{ij} resulta ser adimensional como cabía esperar y para $i = j$ da idea del tamaño del paquete de ondas en el caso confinado en comparación con el del bulk, representado por L_D . Por otro

lado, y debido a que se considera la anisotropía del material, en el caso de procesos intervale entre valles no equivalentes (procesos f), se debe considerar la masa del valle final, al igual que en el cálculo para gases 2D. De esta forma, resultan más probables las transiciones tipo f hacia los valles con una masa de confinamiento mayor, lo cual está de acuerdo con los cálculos cuánticos ya que estos valles corresponden con los niveles de menor energía del sistema que deben ocuparse en primer lugar. Así se consigue realizar un ajuste autoconsistente de la población de electrones en cada valle sin necesidad de utilizar un valor de población a priori. Mediante este modelo, se pueden reproducir efectos puramente cuánticos tales como la modulación intersubbanda [G⁺01a], que no pueden ser reproducidos de forma natural mediante modelos de un valle. En la parte de resultados se tratan estos y otros fenómenos con mayor profundidad.

5.5.2 Dispersión por rugosidad superficial en gases pseudo-2D

La inclusión de correcciones cuánticas en el simulador EMC hace necesario el desarrollo de un modelo adecuado para describir la dispersión por rugosidad superficial. En efecto, debido a que el máximo de la distribución de portadores se encuentra alejado de las interfaces con los materiales aislantes, los modelos basados en reflexiones difusas [Fuc38] dejan de resultar válidos.

Dos son los principales retos a la hora de estudiar estos procesos de dispersión. Por un lado, se debe describir de una forma adecuada la interfase entre el material semiconductor y el aislante. Diferentes estudios muestran caracterizaciones experimentales de éstas y un posterior modelado a partir de parámetros estadísticos que muestra como las superficies pueden ser generadas a partir de señales pseudo-aleatorias con espectro exponencial [GFW⁺85]. También resulta interesante desde el punto de vista de la repetibilidad, el efecto que tienen sobre las características de un dispositivo dos interfaces diferentes pero que comparten los mismos parámetros estadísticos [MSA⁺05]. Como resultado, se encuentran dispersiones apreciables en parámetros tan importantes como la tensión umbral o la corriente de drenador de un dispositivo a otro debido a las fluctuaciones en la forma de las interfaces. Por otro lado, una vez caracterizada la superficie, se debe desarrollar un modelo que reproduzca las medidas experimentales y que explique los efectos que, sobre la elec-

trostática y el transporte del sistema bajo estudio tiene el hecho de que las interfaces existentes no sean perfectas.

En este trabajo se ha desarrollado un nuevo modelo para ser aplicado en simuladores EMC con correcciones cuánticas que es válido para cualquiera de los métodos presentados en los apartados anteriores y en particular para el MV-ECBE. Basado en el método publicado por Gámiz en 1999 para gases 2D, [GRLV⁺99], en esta aproximación se considera un gas pseudo-2D suponiéndose una sólo subbanda ocupada en cada valle. De esta forma, partiendo de las mismas suposiciones que en el citado artículo, se tiene que la probabilidad de dispersión para un electrón en el valle i con un vector de onda \vec{k} viene dada por

$$\Gamma_{SRi}(x, \vec{k}) = \frac{m_i e^2 \left| \int \Psi_i(x, y) \frac{\Delta V_m(x, y)}{\Delta_{SR}} \Psi_i(x, y) dy \right|^2 \Delta_{SR}^2 L_{SR}^2}{2\hbar^3} F_\theta \quad (5.22)$$

donde

$$F_\theta = \int_0^{2\pi} \frac{d\theta}{\left(1 + \frac{L^2 q^2}{2}\right)^{3/2}}, \quad (5.23)$$

$$q^2 = 2k^2 (1 - \cos(\theta)), \quad (5.24)$$

Δ_{SR} y L_{SR} son parámetros de rugosidad que representan la varianza y la longitud de correlación de la superficie respectivamente, m_i es la masa efectiva asociada a la dirección de confinamiento, $\Delta V_m(x, y)$ representa la perturbación del potencial electrostático debida a una variación Δ_{SR} en el espesor de la lámina semiconductora y $\Psi_i(x, y)$ la envolvente de la función de onda en el valle i calculada como

$$\Psi_i(x, y) = \sqrt{\frac{n_i(x, y)}{\int_0^{T_{Si}} n_i(x, y) dy}} \quad (5.25)$$

con $n_i(x, y)$ la contribución a la concentración de portadores del valle i .

Para el desarrollo de la expresión final se considera que los procesos de dispersión son elásticos y anisótropos y las transiciones intervalle tienen una probabilidad despreciable. El ángulo que forma el vector de onda resultante tras la dispersión con el inicial se calcula utilizando una técnica combinada de forma que el ángulo

seleccionado, θ , es tal que cumple la condición

$$r = \frac{\int_0^\theta \frac{d\theta'}{\left(1 + \frac{L^2 q^2}{2}\right)^{3/2}}}{F_\theta}. \quad (5.26)$$

Una vez desarrollado el modelo teórico para el cálculo de la rugosidad superficial, dos son los principales problemas que se presentan a la hora de su implementación práctica. El primero de ellos viene del hecho de que la estructura es bidimensional y, por tanto, aparece una dependencia explícita de la probabilidad de scattering en función de la posición en el canal de la partícula considerada. El segundo se debe a la necesidad de calcular el potencial electrostático de la estructura con un espesor aumentado en Δ_{SR} para poder evaluar el término perturbativo $\Delta V_m(x, y)$. Ambos problemas se hacen especialmente importantes cuando, para mantener la autoconsistencia durante la simulación, se debe actualizar la tabla de scattering con cierta frecuencia. Este proceso es muy costoso desde el punto de vista computacional y puede llegar a hacer que el código sea completamente ineficiente.

El primer problema se ha solucionado dividiendo el dispositivo en distintas zonas, de forma que la probabilidad de dispersión se considera la misma en todos los nodos pertenecientes a una región determinada. El segundo problema resulta inabordable desde el punto de vista de la eficiencia computacional. En efecto, para calcular el potencial correspondiente a una perturbación dada se debería resolver la ecuación de Poisson bidimensional de nuevo para la nueva geometría que incluye la perturbación. Por tanto, para el caso de un simulador EMC, sería necesario mantener una simulación MC paralela que permitiese actualizar la concentración de electrones para la estructura perturbada. Sin embargo, se ha observado que las distribuciones de portadores en las zonas cercanas a las interfases no varían en exceso cuando la variación en el espesor de la lámina de silicio resulta ser no muy grande (hasta un 15% aproximadamente). Para estos casos, la concentración de portadores en el caso perturbado se puede considerar igual a la original en las cercanías de las interfases. Para los puntos situados en un entorno del orden del 20% del espesor de la lámina de silicio con respecto al centro de la misma, se considera la misma concentración que en el caso original pero aumentando de forma gradual la distancia entre dos puntos

consecutivos del mallado. De esta forma, no se varía la matriz que representa la concentración de electrones, pero se remuestrea el vector que representa el dominio de simulación en la dirección de confinamiento. Resolviendo con la nueva distribución expandida la ecuación de Poisson en la estructura perturbada, se consiguen resultados muy parecidos a los que se obtendrían si se resolviese el caso exacto, Figura 5.5. De esta forma se consigue mejorar la eficiencia del código mejorando las aproximaciones para cualquier polarización con respecto al método habitual que consiste en desplazar el potencial una cantidad Δ_{SR} y considerar la perturbación como cero a partir del punto de corte con las dos curvas.

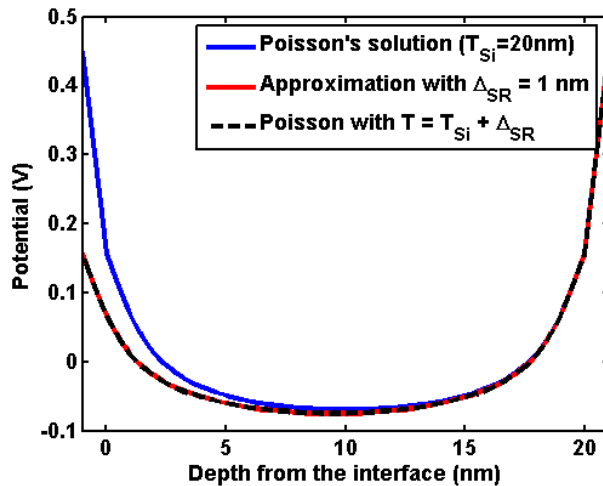


Figura 5.5: Corte transversal del potencial obtenido para un DGSOI con un espesor de canal de 20 nm (azul). Comparación del potencial perturbado obtenido cuando se supone una superficie rugosa con $\Delta_{SR} = 1\text{nm}$ mediante el cálculo aproximado propuesto (rojo) y la solución exacta (negro).

5.6 Descripción del simulador Q-EMC

Una vez elegidos los modelos para el cálculo del potencial efectivo y de las probabilidades de dispersión para la inclusión de correcciones cuánticas de primer orden en las estructuras bajo estudio, se deben implementar éstos en el simulador EMC.

Con respecto a las probabilidades de dispersión, los modelos para fonones originales se sustituyen directamente por los nuevos, mientras que en el caso de la rugosidad superficial se debe añadir nuevos mecanismos ya que en el simulador semiclásico ésta venía representada por reflexiones difusas en las interfases. De este modo, todos los electrones que alcanzan alguna de las interfases sufren reflexiones especulares. En cuanto al potencial corregido, éste debe ser actualizado en cada paso temporal al igual que el potencial clásico debiéndose utilizar para el arrastre un campo eléctrico corregido que se calcula a partir del gradiente del potencial corregido en lugar de utilizar la solución electrostática clásica

$$\vec{\mathcal{E}} = -\nabla V^*. \quad (5.27)$$

Con respecto al resto del código, el diagrama de flujo permanece prácticamente inalterado con respecto al caso semiclásico debiéndose incluir la autoconsistencia para el potencial corregido a la hora de la actualización del potencial electrostático, Figura 5.6.

El código desarrollado en este trabajo considera un dominio bidimensional en el espacio real y tridimensional en el espacio de las fases. El tiempo ha sido introducido como variable independiente para la realización de simulaciones transistorias. Se ha incluido la no-parabolicidad en la banda de conducción y la posibilidad de correcciones cuánticas de primer orden mediante el método del MV-ECBE. Las direcciones de confinamiento y transporte pueden elegirse de manera arbitraria gracias a la inclusión del tensor de masa efectiva en los cálculos. El tiempo de actualización del potencial electrostático y del corregido para incluir correcciones cuánticas es de 0.1 *fs*, mientras que el de las tablas correspondientes a las probabilidades de dispersión es de 20 *fs*, asegurándose así la autoconsistencia en el cálculo.

Con respecto a la geometría de los dispositivos se pueden estudiar tanto bulk-MOSFETs como SGSOI y DGSOI incluyendo la posibilidad de incluir tanto solapamientos de las puertas con las zonas de drenador y fuente como desalineamientos entre ellas. Los perfiles de dopado pueden definirse de manera arbitraria para estudiar dispositivos *reales* y es posible elegir entre dispositivos fabricados con silicio o con silicio tenso. Los contactos de drenador y fuente se consideran óhmicos, de forma que la carga, y por extensión el número de partículas, en las celdas que constituyen

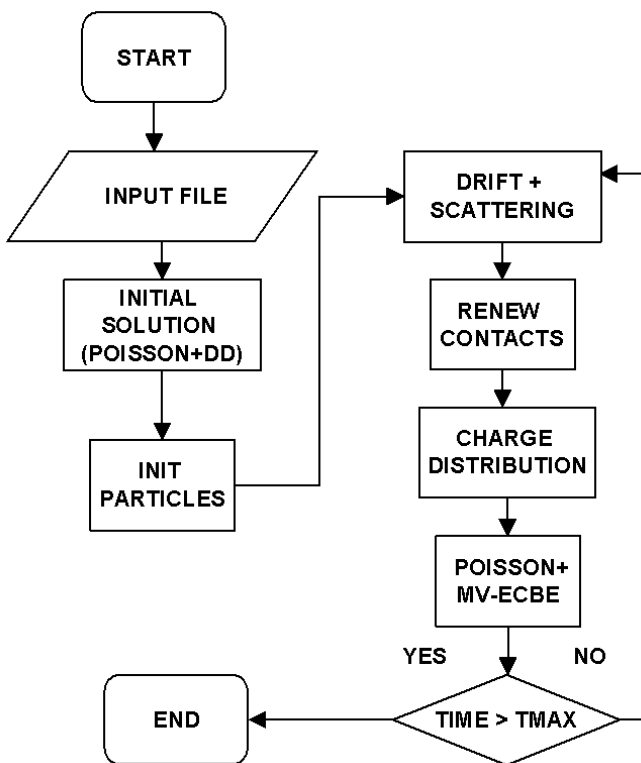


Figura 5.6: Diagrama de flujo de un simulador EMC incluyendo correcciones cuánticas mediante el método MV-ECBE.

el contacto debe permanecer constante. La distribución de portadores se calcula utilizando el método de *cloud in cell*, que proporciona resultados menos ruidosos en comparación con el resto de métodos clásicos para el cálculo de la distribución de portadores en códigos EMC [Tom93]. Los modelos de dispersión por fonones y por rugosidad superficial han sido corregidos de forma que incluyan los efectos debidos al confinamiento en estructuras SOI [SGGGR06a]. De igual forma se incluye la posibilidad de estudiar el transporte cuasi balístico pudiendose obtener directamente la proporción de portadores balísticos que contribuyen a la corriente total del dispositivo. Finalmente, es posible aplicar campos magnéticos de forma que se pueden obtener medidas de la magnetoresistencia y de la movilidad Hall a partir de las simulaciones.

5.7 Conclusiones

En este capítulo se han presentado y comparado los principales métodos para incluir correcciones cuánticas en los simuladores de dispositivos actuales. Asimismo se ha desarrollado una extensión de unos de los métodos, el MV-ECBE, que permite la inclusión de múltiples valles y direcciones de transporte y confinamiento arbitrarias para cada uno de ellos mediante el tensor de masa efectiva. Debido a la inclusión de este método en los cálculos, se han desarrollado nuevos modelos corregidos para el estudio de la dispersión por fonones y de los efectos de la rugosidad superficial. Finalmente se han descrito las principales capacidades del código EMC desarrollado para el estudio de diferentes estructuras, incluyendo las mencionadas correcciones cuánticas.

5.7. Conclusiones

Parte III

RESULTADOS

Introducción

En los siguientes capítulos se presentan los diferentes resultados obtenidos durante la realización de este estudio. En primer lugar se muestran distintas simulaciones de DGSOI operados en modo simétrico de forma que se ilustran las distintas posibilidades del simulador EMC desarrollado específicamente para esta tesis. Entre ellas se pueden destacar la extracción de curvas de movilidad, características de transferencia $I_D - V$, distribuciones espaciales de distintas magnitudes asociadas a los portadores móviles de carga, estudios transitorios o la comparación de las aproximaciones semiclásica y cuántica de primer orden mediante el modelo MV-ECBE desarrollado con anterioridad.

Una vez comprobada la validez de la herramienta a utilizar se procederá al estudio de transistores DGSOI utilizando el concepto RST y en particular la modulación de la velocidad como principio de operación. Se presentarán las distintas geometrías propuestas para obtener un VMT basado en silicio en función de la aplicación específica, y se realizarán estudios tanto estacionarios como transitorios de las mismas comparándose los resultados con los obtenidos para dispositivos cuya operación está basada en la de los transistores de efecto campo convencionales. Finalmente se estudiarán las distintas limitaciones tanto intrínsecas como extrínsecas a la velocidad máxima de conmutación y se propondrán distintas estructuras que podrían mejorar las prestaciones de las ya estudiadas y que serán objeto de futuras investigaciones.

Capítulo 6

Simulación de UTB-DGSOI

6.1 Descripción de la estructura a simular

Para comprobar las prestaciones del simulador EMC desarrollado en este trabajo, se ha considerado como dispositivo de prueba básico el transistor DGSOI de 25 nm de longitud de canal mostrado en la Figura 6.1. Las características del dispositivo han sido elegidas de forma que cumplan los requisitos impuestos por el ITRS 2005 para el nodo tecnológico de 65 nm [Webb]. El espesor del canal (T_{Si}) es de 12 nm, el espesor efectivo de óxido (EOT) se considera 9 Å y los contactos de puerta son metálicos con un valor para la función trabajo de 4.6 eV. Finalmente, la concentración de impurezas en fuente y drenador es $N_D = 2 \times 10^{20} cm^{-3}$ mientras que el canal se considera ligeramente dopado con una concentración $N_A = 10^{15} cm^{-3}$.

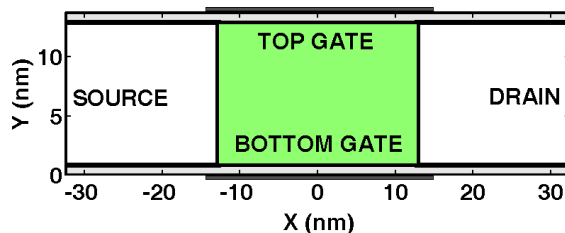


Figura 6.1: Estructura del transistor DGSOI propuesto para el estudio.

6.2. Validación del Q-EMC

Con respecto a la orientación de los dispositivos se han considerado tres superficies distintas de forma que se puedan analizar tanto dispositivos de doble puerta planares, como verticales (FinFETs). Los valores utilizados para el tensor de masa efectiva para cada uno de los valles se muestran en la Tabla 6.1, donde X representa la dirección de transporte, Y la de confinamiento y Z es una dirección perpendicular al plano XY mostrado en la Figura 6.1. Los valores considerados para las masas longitudinal y transversal son $m_l = 0,98m_0$ y $m_t = 0,19m_0$ respectivamente, donde m_0 representa la masa del electrón libre.

	(100)			(110)			(111)		
	X	Y	Z	X	Y	Z	X	Y	Z
<i>Valle 1</i>	m_t	m_l	m_t	$\frac{m_t+m_l}{2}$	$\frac{2m_t m_l}{m_l+m_t}$	m_t	$\frac{2m_t+m_l}{3}$	$\frac{3m_t m_l}{m_l+2m_t}$	m_t
<i>Valle 2</i>	m_l	m_t	m_t	$\frac{m_t+m_l}{2}$	$\frac{2m_t m_l}{m_l+m_t}$	m_t	$\frac{2m_t+m_l}{3}$	$\frac{3m_t m_l}{m_l+2m_t}$	m_t
<i>Valle 3</i>	m_t	m_t	m_l	m_t	m_t	m_l	$\frac{2m_t+m_l}{3}$	$\frac{3m_t m_l}{m_l+2m_t}$	m_t

Tabla 6.1 Componentes del tensor de masa efectiva para cada uno de los valles en silicio. X representa la dirección de transporte, Y la de confinamiento y Z es perpendicular al plano XY. $m_l = 0,98m_0$ y $m_t = 0,19m_0$ representan las masas longitudinal y transversal respectivamente, y m_0 la masa del electrón libre.

6.2 Validación del Q-EMC

Una vez que se ha definido la estructura a simular, se procedió a la comparación de los resultados obtenidos con el Q-EMC con diferentes herramientas entre las que se incluye la solución autoconsistente de las ecuaciones de Poisson-Schrödinger (P-S) para el estudio de la electrostática del problema y un simulador MC de una partícula con el que se calibró el transporte.

6.2.1 Estudio electrostático

En primer lugar se consideró un DGSOI planar con la dirección de confinamiento perpendicular a la superficie (100). La tensión de puerta aplicada fue $V_G = 1V$ y la tensión drenador-fuente correspondió a $V_{DS} = 0V$ en el caso del Q-EMC. De esta forma los resultados pueden ser comparados con la herramienta 1D. La distribución

de portadores calculada en el centro del canal mediante el modelo MV-ECBE (línea discontinua) fue comparada con la obtenida mediante un simulador P-S 1D (en verde), Figura 6.2. Igualmente, se muestran las aportaciones correspondientes a cada uno de los valles (símbolos) apareciendo más poblado el valle 1 correspondiente a la mayor masa de confinamiento y, por tanto, a la subbanda con la menor energía. Los valles 2 y 3 aparecen degenerados como era de esperar. Desde el punto de vista electrostático, el MV-ECBE reproduce de forma adecuada el perfil de portadores apareciendo el máximo separado de la interfase con el aislante tal y como predice el cálculo cuántico. Por razones de simetría, en la Figura 6.2 sólo muestra la mitad del canal.

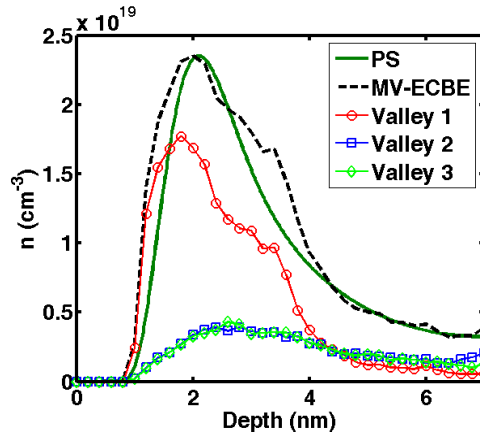


Figura 6.2: Comparación de las soluciones obtenidas para la concentración de electrones en un DGSOI mediante el método MV-ECBE (trazos) y un simulador P-S 1D (verde). Las aportaciones correspondientes a cada uno de los valles del MV-ECBE se muestran mediante símbolos.

Debido a que no se han tenido en cuenta efectos de corriente túnel en este estudio, el potencial corregido sólo se calcula en las zonas de drenador, fuente y canal. En la Figura 6.3 se muestra una comparación del potencial electrostático obtenido de la solución de la ecuación de Poisson (línea continua) y los potenciales corregidos correspondientes a cada uno de los valles, de nuevo para la dirección $\langle 100 \rangle$. Como puede observarse, aparece un potencial repulsivo en las proximidades de la interfase con el óxido cuyo efecto es el de alejar el centroide de la distribución electrones de la interfase. Conforme nos vamos alejando de la interfase, la corrección

se va haciendo cada vez más pequeña coincidiendo el valor del potencial obtenido de resolver la ecuación de Poisson con el corregido a distancias en las que los efectos del confinamiento son despreciables. Debido a que las masas efectivas son diferentes para cada valle, el método MV-ECBE introduce diferentes correcciones para cada uno de ellos.

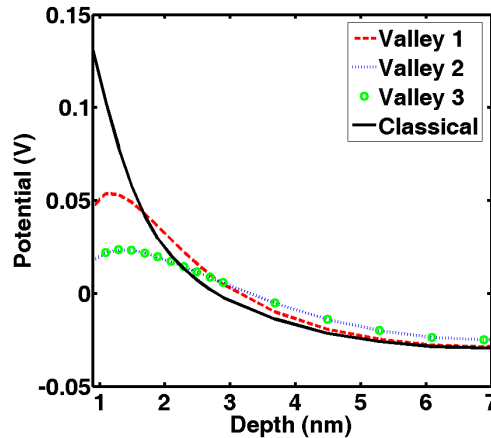


Figura 6.3: Representación del potencial electrostático en un DGSOI MOSFET en las proximidades de la interfase Si-SiO₂ cuando se aplica una polarización simétrica de 1V en las puertas. La solución clásica (línea continua) se muestra junto a los potenciales corregidos para cada uno de los valles. En los casos en los que se incluye la corrección cuántica, se puede observar el potencial repulsivo cerca de la interfase con el óxido situada a 0.9 nm de profundidad.

Como se ha mostrado en las Figuras 6.2 y 6.3, los valles 2 y 3 aparecen degenerados debido a que el valor de la masa efectiva en la dirección de confinamiento es la misma en los dos casos. Sin embargo, no ocurre lo mismo con las masas en la dirección de transporte. En efecto, al aplicar una tensión entre el drenador y fuente se hace patente la diferencia en las propiedades de transporte para dichos valles. La Figura 6.4 muestra la concentración de electrones total (línea continua) y la aportación de cada uno de los valles (símbolos) cuando $V_G = V_{DS} = 1V$. En este caso, se puede observar cómo la degeneración entre los valles 2 y 3 desaparece al aplicar un campo en la dirección longitudinal. Este fenómeno se debe, principalmente, a la diferencia entre las masas efectivas de conducción para los mencionados

valles. Para el caso estudiado, en el que la dirección de confinamiento es $\langle 100 \rangle$ y la de transporte corresponde a la $\langle 010 \rangle$, estos valores corresponden a m_l para el valle 2 y m_t para el valle 3.

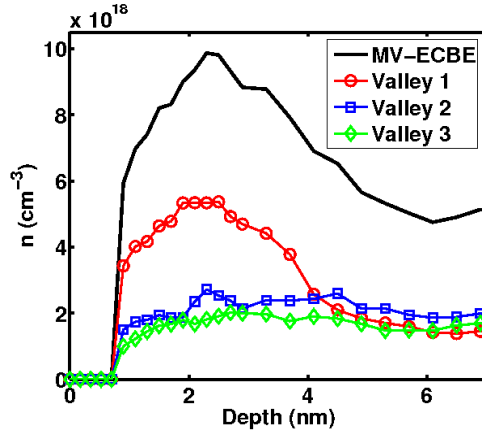


Figura 6.4: Concentración de electrones (línea continua) y contribuciones de cada uno de los valles (símbolos) para un DGSOI cuando $V_G = V_{DS} = 1V$. Como puede observarse, la degeneración que existía en los valles 2 y 3 se rompe al aplicar un campo longitudinal debido a la diferencia en las masas efectivas de conducción para cada uno de ellos ($m_2 = m_l$ y $m_3 = m_t$)

6.2.2 Extracción de curvas de movilidad

Para realizar un calibrado del simulador Q-EMC desde el punto de vista del transporte, se realizaron una serie de simulaciones para calcular curvas de movilidad en un DGSOI cuando se aplica un campo lateral moderado. Los resultados fueron comparados con los obtenidos con un simulador MC de una partícula que resuelve las ecuaciones de Poisson-Schrödinger en 1D y cuya validez ha sido ampliamente contrastada en [G⁺94], [GRLV⁺99], [GRCC⁺01], [GF01] o [G⁺03a].

El dispositivo utilizado se corresponde con el del apartado anterior salvo en el hecho de que la longitud de canal considerada fue de 200 nm. De esta forma se pretenden minimizar los efectos que sobre el transporte tiene la presencia de las zonas de drenador y fuente. La movilidad debe ser calculada de una manera que nos permita comparar los resultados obtenidos con aquellos provenientes del simulador

MC de una partícula que considera una longitud de canal infinita. Para ello se evaluó la siguiente expresión en la zona central del canal

$$\mu = \frac{\int_{T_{Si}} \frac{v_x(y)}{F_x(y)} n(y) dy}{\int_{T_{Si}} n(y) dy} \quad (6.1)$$

donde las integrales se calculan a lo largo de la dirección de confinamiento y $v_x(y)$ y $F_x(y)$ corresponden a las componentes de la velocidad y el campo eléctrico respectivamente en la dirección de transporte para cada uno de los puntos considerados. Los mecanismos de dispersión considerados fueron los de dispersión por fonones, Coulombiano y rugosidad superficial, este último con unos parámetros para ambas interfases de $\Delta_{SR} = 0,185nm$ y $L_{SR} = 1,5nm$. La Figura 6.5 muestra una comparación de las movilidades electrónicas obtenidas mediante el método MV-ECBE (símbolos) y el simulador MC de una partícula (línea continua). Como puede observarse, el Q-EMC reproduce de una forma adecuada los resultados utilizados para el calibrado.

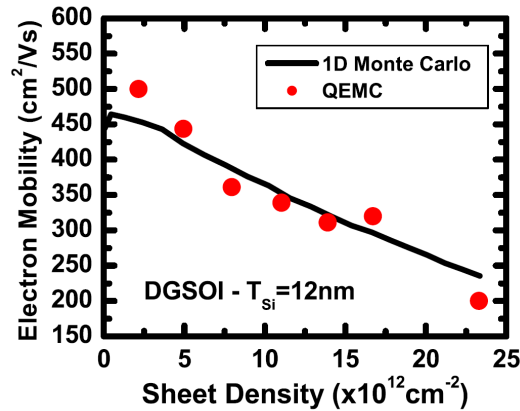


Figura 6.5: Comparación de las curvas de movilidad obtenidas mediante el simulador MC 1D descrito en [G⁺94] y el Q-EMC desarrollado en este estudio. Como puede observarse, los valores obtenidos mediante el método MV-ECBE (símbolos) reproducen de forma satisfactoria la curva de movilidad calculada mediante el MC de una partícula.

6.3 Caracterización del DGSOI propuesto para el nodo de 65nm

Una vez se ha comprobado la validez de la herramienta desarrollada para reproducir tanto la electrostática como el transporte en los dispositivos propuestos, a continuación se va a presentar un estudio completo del DGSOI propuesto para el nodo de 65nm de forma que se ilustren las diferentes posibilidades del simulador EMC con correcciones cuánticas.

6.3.1 El transistor DGSOI: modelo semi-clásico vs. Q-EMC

En este apartado se compararán las diferencias obtenidas al simular el DGSOI propuesto para el nodo de tecnológico de 65nm mediante el simulador EMC incluyendo correcciones cuánticas y sin incluirlas. De esta forma se podrá comprobar hasta qué punto resultan importantes y cómo afecta el considerar una solución o la otra desde el punto de vista de la caracterización del dispositivo. La Figura 6.6 muestra las distribuciones de potencial electrostático (izda) y del potencial corregido (dcha) para el dispositivo bajo estudio cuando se aplican tensiones de $V_G = 1V$ y $V_{DS} = 0V$.

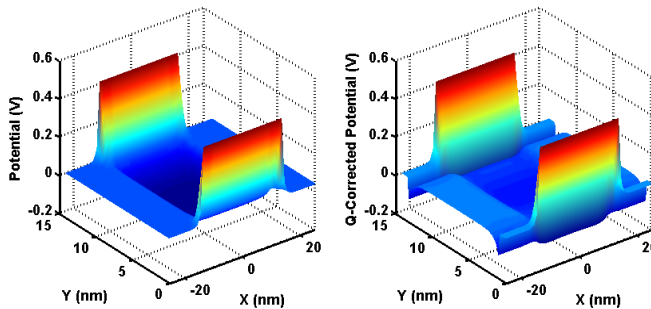
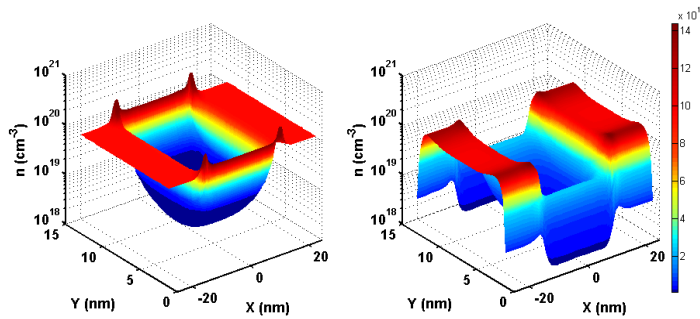


Figura 6.6: Potencial electrostático (izda.) y distribución de electrones (dcha) en un DGSOI cuando $V_G = V_{DS} = 1V$.

Como puede observarse, la forma del potencial efectivo no varía excesivamente de la que se obtiene al realizar la simulación clásica en las zonas lejanas a las interfaces. Sin embargo, conforme nos aproximamos a las zonas de óxido, el potencial corregido sí se diferencia notablemente del clásico presentado un efecto repulsivo

6.3. Caracterización del DGSOI propuesto para el nodo de 65nm

para los portadores en esas zonas. Con respecto a la concentración de electrones, la consideración o no de correcciones cuánticas implica importantes variaciones en las distribuciones obtenidas. A diferencia del caso cuántico (dcha), la distribución clásica (izda) presenta su máximo en la interfase del canal con el óxido de puerta. Los picos que aparecen en las cercanías de las zonas de drenador y fuente se deben al solapamiento existente con las puertas. El máximo de la distribución permanece alejado de las interfaces para el caso cuántico, siendo además su valor inferior al obtenido cuando se considera la aproximación clásica. De igual manera, se puede observar que el mínimo, situado para ambos casos en el centro del canal, es mayor en el caso cuántico como consecuencia del mayor acoplamiento entre los canales.



Para el estudio estacionario del transistor DGSOI, se han calculado curvas $I_D - V_G$ para diferentes tensiones de drenador. Como puede observarse en la Figura 6.7, la aproximación semiclásica (símbolos cerrados) sobreestima claramente el valor de la corriente obtenido para la misma polarización con correcciones cuánticas (símbolos abiertos).

Uno de los principales efectos de considerar correcciones cuánticas es una disminución de la carga en inversión para una determinada tensión de puerta [AYD⁺00]. Este hecho se muestra en la Figura 6.8 en la que se compara la densidad de portadores móviles promediada en la dirección perpendicular a la interfase óxido-silicio para el cálculo clásico (trazo discontinuo) y cuántico (trazo continuo). El hecho de que para el caso cuántico la densidad sea menor, implica un aumento en la tensión umbral del dispositivo como puede extraerse de la Figura 6.7. Los valores obtenidos para cada caso fueron $V_{th}^q = 0,54V$ y $V_{th}^{cl} = 0,47V$ con una tensión aplicada entre

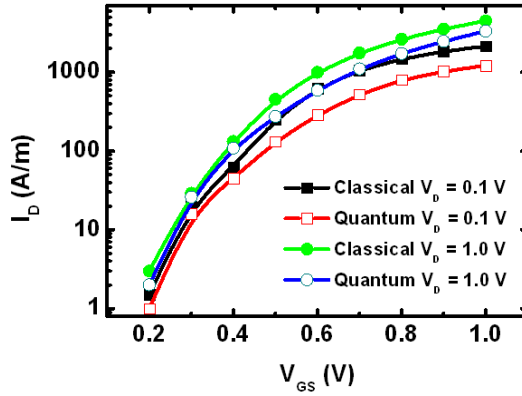


Figura 6.7: Comparación de curvas $I_D - V_G$ para distintos valores de V_{DS} para el EMC semiclásico (símbolos cerrados) y el Q-EMC (símbolos abiertos) en un DGSOI MOSFET.

drenador y fuente de $V_{DS} = 0,1V$.

Con respecto a otros parámetros de interés que describen las prestaciones del dispositivo, cabe destacar que aparece una degradación en la pendiente sub-umbral y en el DIBL (Drain Induced Barrier Lowering) del cálculo cuántico con respecto al clásico. En efecto, los valores obtenidos corresponden a $70mV/dec$ (clásico) frente a $76mV/dec$ (MV-ECBE) para la pendiente sum-umbral y de $28mV/V$ para el valor de DIBL clásico y $DIBL_q = 34mV/V$ para el valor de DIBL cuántico.

Sin embargo, las diferencias entre el hecho de considerar correcciones cuánticas o no se hacen más claramente apreciables si se comparan valores promedio en función a lo largo del canal de magnitudes asociadas a los portadores de carga como pueden ser la velocidad de arrastre y la energía. En efecto, en la Figura 6.9 se presentan los valores medios de la energía (izda.) y de la velocidad de arrastre (dcha.) a lo largo del canal. Los valores de las magnitudes se obtienen para cada posición X calculando el promedio de la misma a lo largo de la dirección perpendicular al transporte pesado por la concentración de electrones en cada uno de los puntos considerados. De esta forma se tiene

$$\eta(x) = \frac{\int_0^{T_{Si}} n(x, y) \eta(x, y) dy}{\int_0^{T_{Si}} n(x, y) dy} \quad (6.2)$$

donde $\eta(x)$ representa la magnitud promedio considerada.

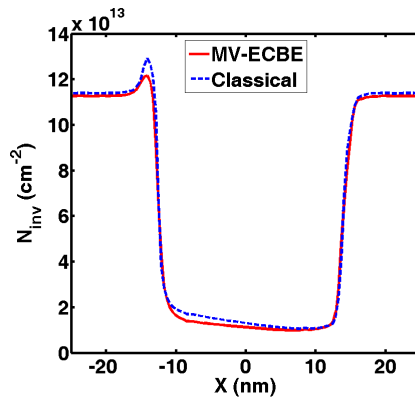


Figura 6.8: Densidad de portadores promediada en la dirección perpendicular al transporte como función de la posición en el canal. El valor obtenido mediante el MV-ECBE (línea continua) resulta ser inferior al obtenido mediante el cálculo clásico (línea a trazos).

La Figura 6.9 los valores promedio calculados en cada punto del canal para la energía promedio (izda) y para la velocidad de arrastre promedio (dcha). Los valores obtenidos mediante simulaciones semiclásicas se presentan con línea a trazos mientras que los correspondientes al método MV-ECBE se muestran en línea continua. Como se puede observar, la velocidad y la energía promedio máximas se obtienen para el caso clásico en la zona del canal. Sin embargo, en las zonas de los contactos se obtienen unos valores similares en ambos casos debido a que en esas zonas los efectos del confinamiento son menores.

También se han realizado simulaciones de estos dispositivos en condiciones no estacionarias para analizar la conmutación de los mismos. En la Figura 6.10 se representan diferentes transitorios de conmutación para una estructura DGSOI cuando se aplica una tensión $V_{DS} = 1V$. Se aplicaron dos pulsos desplazados a cada puerta con rampas de una duración de $0,1ps$ para evitar problemas numéricos y $1V$ de amplitud. La corriente de drenador obtenida durante la simulación se representa en la parte inferior de la figura. El comportamiento del dispositivo resulta ser completamente simétrico cuando sólo uno de los canales conduce debido a que se obtienen idénticos niveles de corriente de drenador. Cuando las dos puertas se encuentran polarizadas al mismo tiempo, se obtiene un valor de corriente superior al doble del obtenido cuando una sólo puerta está en inversión. Este hecho se debe, principal-

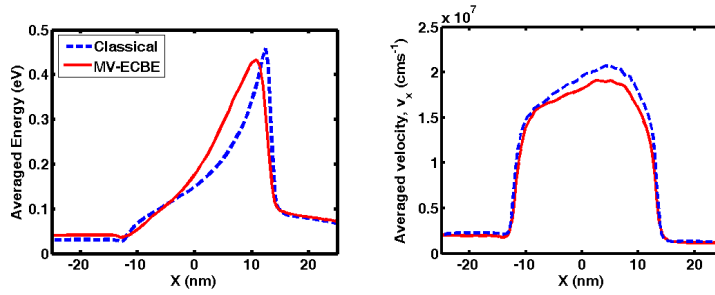


Figura 6.9: Representación de la energía media y de la velocidad de arrastre de los electrones a lo largo de la dirección de transporte. En ambos casos se obtiene un valor mayor para el modelo semiclásico (línea discontinua) que para la simulación incluyendo correcciones cuánticas (línea continua).

mente, al fenómeno conocido como inversión en volumen [BCB⁺87] que resulta del acoplamiento existente entre los dos canales formados durante el modo de operación DG [SGGGR06a].

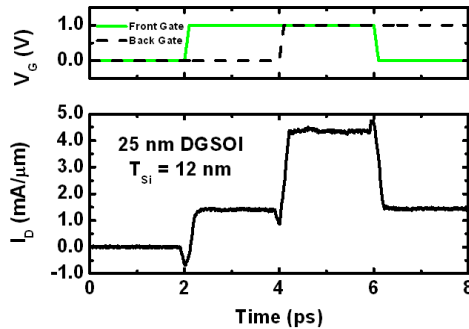


Figura 6.10: Estudio transitorio de la conmutación de un transistor DGSOI. El potencial aplicado en cada puerta se muestra en la parte superior de la figura mientras que la corriente de drenador se muestra en la inferior.

Para el estudio de transistores no sólo se utiliza la información contenida en la corriente, también es posible seguir la evolución de otras magnitudes de interés como puede ser la distribución de electrones. La Figura 6.11 muestra diferentes instantáneas de un transitorio de conducción para el DGSOI de 100 nm de longitud de canal. En ella se puede observar la inyección de portadores desde fuente y drenador

6.3. Caracterización del DGSOI propuesto para el nodo de 65nm

hacia el canal y cómo se van formando los dos canales en las cercanías de las interfaces con el óxido. El tiempo necesario para la formación del canal es un poco inferior al picosegundo, sin embargo, una vez creado éste, se necesita cierto tiempo para alcanzar la velocidad de arrastre correspondiente a las condiciones estacionarias dadas por la polarización. Este tiempo, conocido como tiempo de relajación de la velocidad, será comentado con posterioridad pues resulta ser uno de los factores limitantes de la velocidad de operación de un transistor DGSOI operado como VMT.

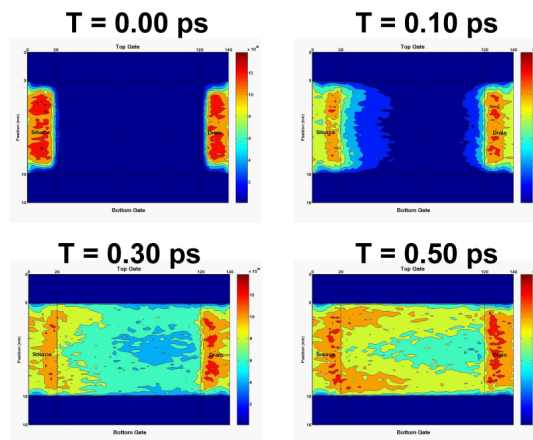


Figura 6.11: Diferentes instantáneas de la concentración de electrones durante un transitorio de activación en un DGSOI.

6.3.2 Efectos cuánticos en DGSOI

Conforme se reducen las dimensiones de los dispositivos, se hacen patentes ciertos fenómenos de origen cuántico que quedan enmascarados en estructuras de mayores dimensiones. Éstos pueden deberse a diferentes causas, y los simuladores deben ser capaces de reproducir el comportamiento de los dispositivos cuando dichos fenómenos dominan su operación.

Para el caso de las simulaciones basadas en el método MV-ECBE, es posible reproducir ciertos efectos cuánticos que se hacen importantes cuando el espesor del canal se reduce hasta unos pocos nanómetros. Debido a que el simulador desarrollado en este trabajo ajusta de una forma autoconsistente la población en cada uno de

los valles, algunos de estos efectos cuánticos se incluyen de una forma natural en los cálculos. Así, en la Figura 6.12 (izda), se representa la dependencia de la corriente de drenador con el espesor del canal manteniendo la carga en inversión constante. Conforme se reduce el espesor de la lámina de silicio, T_{Si} , se puede observar un aumento en la corriente debido a la inversión en volumen, [BCB⁺87], cuya aparición se debe a la existencia de un fuerte acoplamiento entre los dos canales. Si el espesor del dispositivo se reduce todavía más, aparece una caída abrupta en la corriente debida a un aumento en la probabilidad de dispersión por fonones. Este aumento se debe al hecho de que en dispositivos de lámina ultradelgada (UTB), el confinamiento geométrico es tal que los electrones se encuentran localizados en una zona muy reducida. Según el principio de indeterminación de Heisenberg [Hei30], esta localización espacial implica una deslocalización en el espacio de momentos representada por un ensanchamiento de la función de onda en dicho espacio. Esto produce un aumento en el número de fonones disponibles para asistir las posibles transiciones y, como consecuencia, la probabilidad de transición crece apreciablemente.

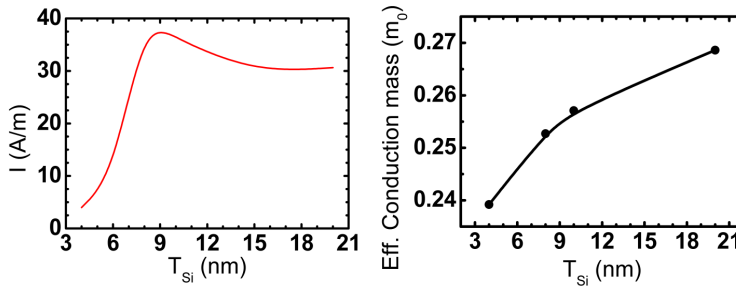


Figura 6.12: Izda. Corriente de drenador en función del espesor de la lámina de silicio para dispositivos DGSOI. Los efectos de la inversión en volumen pueden apreciarse para espesores inferiores a los 12 nm. Dcha. Masa efectiva de conducción equivalente en función del espesor de canal para un DGSOI. El efecto de la modulación inter-subbanda hace que su valor disminuya al hacerlo el espesor de la lámina de Si.

La Figura 6.12 (dcha) muestra el comportamiento de la masa efectiva de conducción con respecto al espesor de la lámina de silicio. Como puede observarse, al disminuir el espesor de la lámina de silicio, aparece una disminución en el valor de la masa efectiva de conducción cuando el confinamiento se produce en la direc-

ción $\langle 100 \rangle$ como es el caso de la figura. Esta disminución se debe principalmente al fenómeno denominado modulación inter-subbanda [GF01]. Cuando se disminuye el espesor de la lámina de silicio, se produce un aumento en la separación de los niveles de energía disminuyendo la probabilidad de ocupación de las subbandas excitadas. Como consecuencia, se produce un aumento en la población relativa de la subbanda fundamental que corresponde al valor mínimo de la masa de conducción en esa dirección (m_t).

6.3.3 El efecto de las direcciones de transporte y confinamiento en UTB-DGSOI

También resulta importante el estudio de los diferentes dispositivos cuando se consideran diferentes direcciones de confinamiento y transporte, especialmente para optimizar circuitos en los que aparezcan no sólo transistores tipo n sino también tipo p (CMOS). Especialmente interesante resultan para los dispositivos futuros los resultados obtenidos para la dirección de confinamiento $\langle 110 \rangle$ debido a que ésta es la dirección propuesta para la fabricación de FinFETs a partir de obleas (100) . Como se observa en la Figura 6.13, la dirección de confinamiento deseada se consigue al fabricar transistores verticales con el canal girado 45° con respecto a la dirección $\langle 100 \rangle$. Esta elección permite considerar únicamente dos tipos posibles de orientaciones de canal: canal horizontal (transporte en la dirección $\langle 1\bar{1}0 \rangle$) o canal vertical (transporte en la dirección $\langle 001 \rangle$).

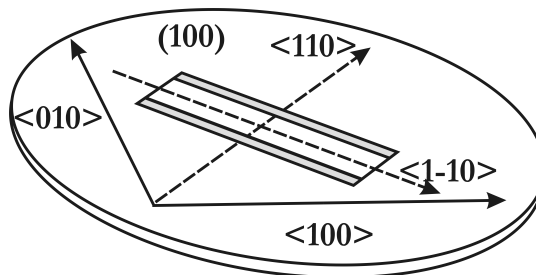


Figura 6.13: Disposición de un FinFET sobre una oblea (100) con dirección de confinamiento $\langle 110 \rangle$ y dirección de transporte $\langle 1\bar{1}0 \rangle$.

Debido a que los valores de masa efectiva son diferentes en función de la opción

considerada, la movilidad y, por tanto, la corriente serán diferentes. En la Figura 6.14 se comparan los perfiles de energía y velocidad de arrastre a lo largo del canal obtenidos para las dos posibles direcciones de transporte en dispositivos confinados en la dirección $\langle 110 \rangle$.

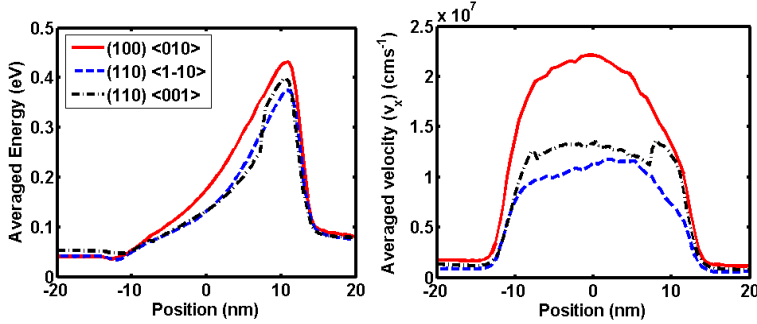


Figura 6.14: Comparación entre la energía media (izda.) y velocidad de arrastre (dcha.) a lo largo del canal para diferentes direcciones de confinamiento y transporte.

Confinamiento	$\langle 100 \rangle$			$\langle 110 \rangle$			$\langle 110 \rangle$		
	Transporte $\langle 010 \rangle$			Transporte $\langle \bar{1}\bar{1}0 \rangle$			Transporte $\langle 001 \rangle$		
	X	Y	Z	X	Y	Z	X	Y	Z
Valle 1	m_t	m_l	m_t	$\frac{m_t+m_l}{2}$	$\frac{2m_t m_l}{m_l+m_t}$	m_t	m_t	$\frac{2m_t m_l}{m_l+m_t}$	$\frac{m_t+m_l}{2}$
Valle 2	m_l	m_t	m_t	$\frac{m_t+m_l}{2}$	$\frac{2m_t m_l}{m_l+m_t}$	m_t	m_t	$\frac{2m_t m_l}{m_l+m_t}$	$\frac{m_t+m_l}{2}$
Valle 3	m_t	m_t	m_l	m_t	m_t	m_l	m_l	m_t	m_t

Tabla 6.2 Componentes del tensor de masa efectiva para cada uno de los valles en silicio cuando se consideran diferentes direcciones de confinamiento (Y) y transporte (X) para obleas (100). $m_l = 0,98m_0$ y $m_t = 0,19m_0$ representan las masas longitudinal y transversal respectivamente, y m_0 la masa del electrón libre.

Como puede observarse, el FinFET horizontal presenta un valor menor de energía y velocidad si se compara con el caso del DGSOI con confinamiento en la dirección $\langle 100 \rangle$ y con el FinFET vertical. Sin embargo, los valores más altos de ambas magnitudes se obtienen para el DGSOI estándar. La razón principal se debe a que la población de los valles no-prima es mucho mayor que para los valles prima debido a la diferencia entre las masas efectivas de confinamiento. Al mismo tiempo, el

valor de la masa efectiva de conducción para los valles no-prima es la menor posible (m_t) incrementando ésto los valores de energía y velocidad. Para el caso del FinFET con conducción en la dirección $\langle 001 \rangle$ ocurre algo parecido. El estado fundamental tiene degeneración cuatro y además, la masa efectiva de conducción correspondiente vuelve a ser m_t . Sin embargo, la diferencia entre las masas efectivas de confinamiento de los distintos conjuntos de valles es mucho menor y, por tanto, la población de cada uno de ellos no está tan descompensada. Este efecto produce un aumento en la masa efectiva de conducción equivalente para este caso, de forma que es mayor que para el DGSOI estándar y menor que para el FinFET con transporte en la dirección $\langle 1\bar{1}0 \rangle$. De ahí que los valores de energía y velocidad se encuentren situados entre ambos casos. El interés en fabricar FinFETs orientados con confinamiento en la dirección $\langle 110 \rangle$ radica en que, de esta forma, se maximiza la movilidad para huecos, mejorándose las prestaciones de los circuitos y disminuyéndose la penalización en el área al fabricar circuitos con tecnología CMOS. De todos estos resultados existe además evidencia experimental que puede ser consultada en [TH06]. A pesar de todo, desde el punto de vista tecnológico actual, resulta más sencillo fabricar FinFETs horizontales que verticales, con lo que estos dispositivos son los primeros que están siendo fabricados por la industria.

6.3.4 El MOSFET balístico

Conforme la tecnología va disminuyendo las dimensiones de los dispositivos, se empiezan a plantear dudas sobre cuál es el límite en las prestaciones de los mismos y cómo de cerca se encuentra la tecnología actual de este límite. El modelo de dispositivo que representa ese límite es el transistor balístico. Las principales características de un dispositivo balístico pueden resumirse en los siguientes dos puntos:

1. Los portadores no sufren proceso de dispersión alguno mientras se encuentran en el canal.
2. En las zonas de drenador y fuente se mantiene el equilibrio térmico de forma que los portadores son inyectados en el canal con los valores adecuados de velocidad y energía.

Para mostrar las principales diferencias entre el transistor convencional y el balístico, se ha realizado un estudio utilizando dispositivos DGSOI de 10 nm de longitud de canal y 6 nm de espesor. La Figura 6.15 representa el fondo de la banda de conducción a lo largo del dispositivo cuando se aplica una tensión $V_{DS} = 0,4V$. Las líneas discontinuas verticales marcan el límite geométrico de las zonas de drenador y fuente. Sin embargo, los electrones deben superar una barrera de potencial en la zona de fuente para poder ser inyectados en el canal. Al punto más alto de la barrera se le denomina fuente virtual y se considera que los electrones han entrado en el canal cuando traspasan dicho punto. A partir de ese punto, serán arrastrados por el campo eléctrico de forma balística o no, en función de que sufran dispersión durante el vuelo.

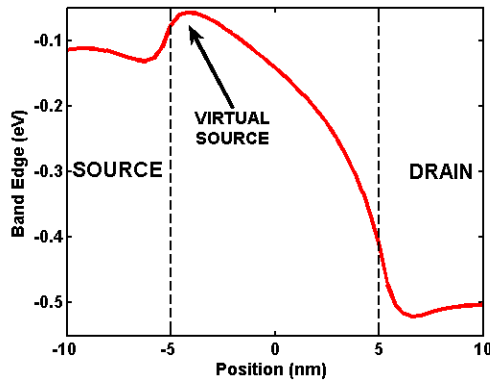


Figura 6.15: Fondo de la banda de conducción para un DGSOI de 10 nm de longitud de canal. Obsérvese cómo la fuente virtual no se encuentra exactamente en el límite entre la fuente y el canal.

Si se comparan los perfiles de energía y velocidad de arrastre a lo largo de la dirección de transporte, Figura 6.16, se pueden observar diferencias apreciables entre el dispositivo balístico (rojo) y el no balístico (azul), especialmente para el caso de la velocidad de arrastre. A la vista de la figura, en la que la velocidad máxima de arrastre para el caso balístico es aproximadamente un 50% superior que en el caso de transporte difusivo, se puede pensar que el límite balístico queda aún lejos incluso para transistores extremadamente cortos como los estudiados en este caso.

6.3. Caracterización del DGSOI propuesto para el nodo de 65nm

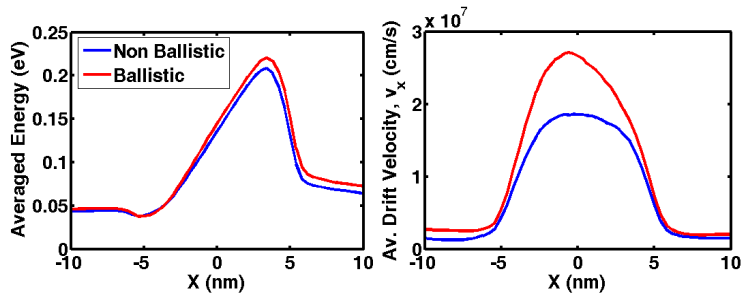


Figura 6.16: Comparación de la energía media (izda.) y de la velocidad de arrastre (dcha.) cuando se considera transporte balístico (rojo) y no balístico (azul).

Sin embargo, el caso anterior correspondía sólo a una tensión de drenador $V_{DS} = 0,4V$. Es necesario, por tanto, estudiar qué ocurre para diferentes tensiones para ver hasta qué punto resultan acertadas las conclusiones obtenidas con anterioridad. En la Figura 6.17 se representa la proporción de electrones balísticos que abandonan el dispositivo a través del contacto de drenador (azul) y el cociente entre la corriente obtenida para el dispositivo *real* (I_{ON}) y para el balístico (I_{Bal}), en rojo. Para el caso de la proporción de electrones balísticos se puede observar cómo disminuye ésta conforme se aumenta la tensión de drenador. Este comportamiento era de esperar debido a que, al aumentar el campo lateral, los electrones incrementan su energía y la probabilidad de que ocurra un proceso de dispersión crece.

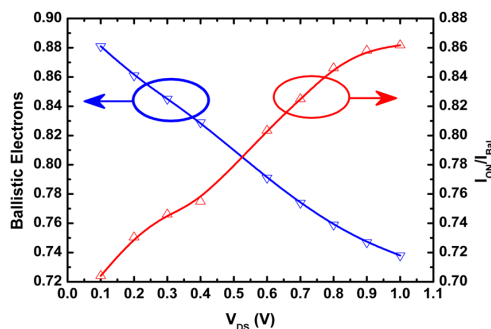


Figura 6.17: Dependencia de la razón de electrones balísticos que abandonan el dispositivo por el contacto de drenador (azul) y del cociente entre la corriente no-balística y balística (rojo) en función de la tensión drenador-fuente.

Sin embargo, si disminuye la razón de electrones balísticos, el comportamiento del dispositivo se debería alejar del comportamiento balístico. El aumento en el cociente entre el valor de corriente de drenador y el límite balístico indica que esto no es así. Como se ha comentado con anterioridad, al aumentar el campo lateral aumenta la probabilidad de scattering en el canal. A pesar de ésto, y debido a que la longitud del canal es extremadamente corta, los electrones sólo tienen tiempo de sufrir un número muy reducido de procesos de dispersión, de forma que la práctica totalidad de ellos tiene un comportamiento muy cercano al balístico (electrones cuasi-balísticos). Por lo tanto, el dispositivo puede ser considerado como cuasi-balístico.

6.3.5 Dispositivos de canal tenso

Finalmente, otra de las formas de mejorar el comportamiento de los dispositivos propuestos y las predicciones del roadmap de la ITRS [ITR05] es el uso de canales de silicio tenso. Existen diferentes técnicas para conseguir inducir la tensión en el material. Una de las más utilizadas consiste en crecer de forma epitaxial silicio cristalino sobre un cristal de SiGe. Debido a que la constante de red del Ge es mayor que la del Si el resultado es Si monocristalino con una constante de red distinta de la del cristal relajado.

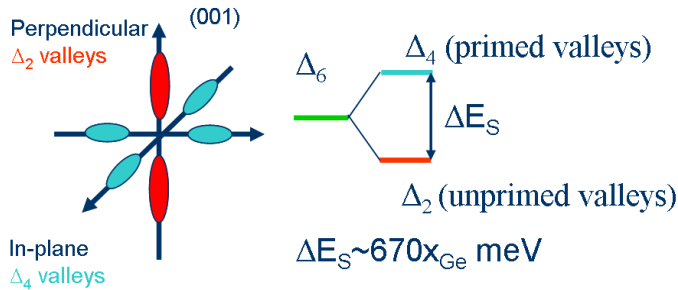


Figura 6.18: Representación de la ruptura en la degeneración de los valles en Si producida por el crecimiento de una lámina de Si tenso sobre SiGe.

La principal consecuencia de todo el proceso, es una ruptura en la degeneración de los valles del silicio, de forma que aparece un desplazamiento entre las energías mínimas correspondientes a los valles prima y no-prima (ΔE_s) [RGLVC96], Figura

6.18. Como consecuencia, los niveles de energía excitados de cada uno de los valles también se desplazan entre sí, Figura 6.19, aumentando la población correspondiente a los no-primaria. Debido a que la masa en la dirección de transporte en estos valles es menor, la masa efectiva de conducción disminuye. El grado de tensión puede controlarse mediante la fracción molar de Ge utilizada, X_{Ge} , encontrándose una dependencia aproximadamente lineal entre el desplazamiento de los niveles de energía y esta última, de forma que $\Delta E_s \approx 670X_{Ge}meV$.

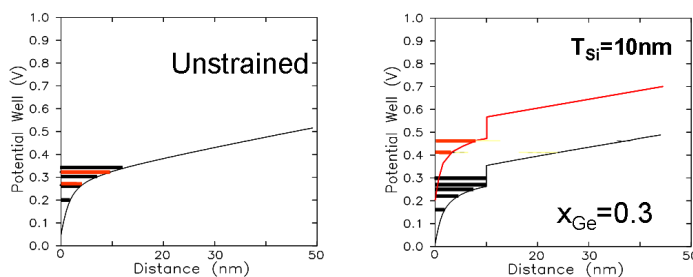


Figura 6.19: Variación en los niveles de energía para una lámina de silicio de 10nm de espesor para el caso relajado (izda) y cuando se crece sobre una lámina de SiGe donde $X_{Ge} = 0,3$. Los niveles de energía correspondiente a los valles prima están representados en rojo.

Las principales estructuras basadas en SOI que incluyen láminas de silicio tenso incluyen el denominado sSi/SiGeOI, en el que la lámina de silicio tenso se encuentra situada sobre una lámina de $Si_{1-X}Ge_X$ y el SSDOI, Strain Silicon Directly On Insulator [RCS⁺03]. En esta última opción, la lámina de silicio tenso se encuentra directamente situada sobre la de óxido mejorándose la movilidad con respecto a la primera opción. Este último tipo de estructuras pueden ser también simuladas con la herramienta desarrollada en este trabajo. En la Figura 6.20 se muestran curvas $I-V_G$ para dispositivos fabricados con tecnología SSDOI (línea continua) y SOI estándar (línea discontinua). En ella se observa un aumento en la corriente apreciable a la vez que se mantiene el valor de tensión umbral del dispositivo.

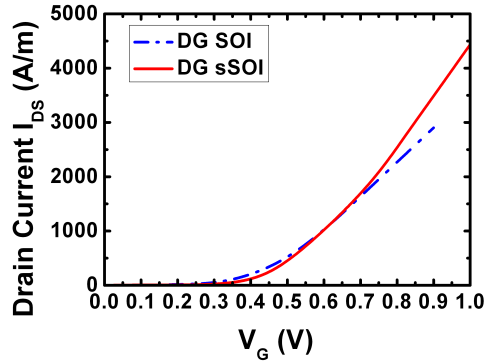


Figura 6.20: Comparación de curvas $I - V_G$ para dispositivos SSDOI (línea continua) y SOI (línea discontinua). El aumento en la corriente obtenido en el caso de silicio tenso se puede observar claramente.

6.4 Conclusiones

En este capítulo se han presentado diferentes resultados obtenidos con el simulador EMC con correcciones cuánticas desarrollado en este trabajo. En primer lugar se han comparado sus resultados con otros códigos incluyendo simuladores PS 1D y MC de una sola partícula de forma que se han podido calibrar tanto el modelo MV-ECBE como los distintos mecanismos de dispersión incluidos. A continuación se ha estudiado el dispositivo DGSOI propuesto para el nodo tecnológico de 65 nm incluyendo simulaciones estacionarias y transitorias. Se han comentado algunas de las características que serán importantes en los dispositivos en desarrollo para los próximos nodos tecnológicos incluyendo efectos cuánticos, fabricación de dispositivos en diferentes orientaciones, transporte cuasi-balístico e inclusión de materiales tensos. Todos estos fenómenos pueden ser reproducidos de forma adecuada con el simulador Q-EMC desarrollado en esta tesis. Así por ejemplo, se ha observado el aumento que en la tensión umbral produce la inclusión de correcciones cuánticas o los efectos que sobre el transporte tienen fenómenos de naturaleza puramente cuántica como son la inversión en volumen o la modulación inter subbanda. En las simulaciones se ha incluido el estudio de la dinámica de un transitorio de conmutación encontrándose tiempos de conmutación del orden del picosegundo para dispositivos de 25 nm de longitud de canal. También se han discutido los efectos que tienen sobre

el transporte el uso de diferentes direcciones de confinamiento y transporte. Así, la dirección elegida para la fabricación de FinFETs a partir de obleas (100) presenta una importante degradación en las propiedades de transporte de los dispositivos tipo n, sin embargo, esta elección maximiza la movilidad para huecos de forma que puede observarse una mejora en las prestaciones en los circuitos CMOS fabricados de esta forma [TH06]. Las comparaciones entre dispositivos de canal ultracorto en régimen balístico y difusivo, indican que, a pesar de que los electrones son todavía dispersados en su tránsito a través del canal, para el caso de tensiones de drenador grandes, el número de dispersiones sufridas por los portadores no es suficiente para degradar en gran medida el valor de corriente obtenido en comparación con el correspondiente al caso balístico. En estos casos se puede considerar que el dispositivo se encuentra en régimen cuasi-balístico. Finalmente, se ha comprobado la mejora que en la corriente de drenador conlleva el uso de materiales como el silicio tenso en estructuras del tipo SSDOI.

Capítulo 7

El Transistor con Modulación de la Velocidad (VMT)

Como se ha comentado con anterioridad, los transistores basados en el concepto de modulación de la velocidad (VMTs) han sido propuestos como medio de extender la tecnología basada en silicio a aplicaciones que estaban reservadas con anterioridad a dispositivos fabricados en materiales III-V. Los VMTs resultan especialmente interesantes para ser utilizados en sistemas cuyas frecuencias de operación se encuentran en un rango comprendido entre los cientos de GHz y unos pocos THz (*Terahertz gap*). Entre las aplicaciones más importantes se encuentran los enlaces punto a punto de comunicaciones para uso tanto civil como militar, sistemas de defensa, sistemas de procesamiento de imagen y diagnóstico o circuitos de bombeo en láseres de pulso ultracorto. Una vez se ha desarrollado y calibrado la herramienta necesaria para el estudio propuesto en esta Tesis, se propusieron diferentes estructuras de dispositivo para ser operadas como VMTs. La geometría básica de la que se partió consistía en un transistor DGSOI planar fabricado en el plano (100), Figura 7.1, y la orientación de canal considerada fue, en principio, la $\langle 010 \rangle$. Con respecto a las características de la estructura, se utilizó el siguiente conjunto de parámetros:

Contactos de Puerta:

Polisilicio tipo N con $E_F = E_C$

Contactos metálicos con $\Phi_M = 4,6eV$

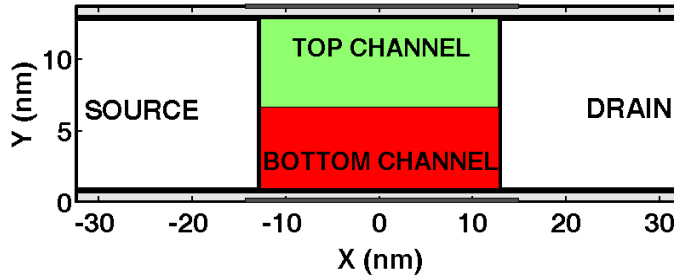


Figura 7.1: Corte transversal de la estructura VMT simulada

Óxido de Puerta:

Espesor equivalente de óxido (OET): $t_{OX} = 9 - 100 \text{ \AA}$

Contactos de Drenador y Fuente:

Polisilicio tipo N

Dopado: $N_D = 10^{19} - 2 \times 10^{20} \text{ cm}^{-3}$

Canal:

Silicio tipo P

Longitud: $0,025 - 3,0 \mu\text{m}$

Dopado: $N_A = 0 - 10^{17} \text{ cm}^{-3}$

Espesor de canal: $T_w = 500 - 5 \text{ nm}$

Debido a que la operación de un VMT requiere la existencia de dos canales con diferentes propiedades de transporte, se han utilizado diferentes métodos para obtenerla. Entre ellos, se encuentran el uso de una interfase intencionadamente degradada, canales altamente dopados o zonas de drenador y fuente diseñadas especialmente para presentar diferentes resistencias serie según la polarización aplicada.

A continuación se presentan los resultados obtenidos para diferentes propuestas de VMTs utilizando el simulador Q-EMC tanto para condiciones estacionarias como en conmutación. De igual forma, se compararán sus prestaciones con las de dispositivos SOI convencionales tanto SGSOI como DGSOI y se analizarán los posibles factores tanto intrínsecos como extrínsecos que limitan su velocidad de operación.

7.1 Polarización de un VMT basado en dispositivos DG-SOI

Para operar un transistor DGSOI en modo VM es necesario, además de conseguir una diferencia de movilidades suficiente entre los dos canales, transferir los portadores de un canal a otro sin cambiar apreciablemente la carga contenida en el canal. Por tanto, para tener situada la carga en uno de los canales se debe polarizar una de las puertas positivamente (para el caso de un nMOS) y la otra con tensión cero o negativa. Para conseguir la transferencia de carga y, por tanto la conmutación del dispositivo, se invierten las polarizaciones de forma que se intercambian las tensiones aplicadas a cada una de las puertas. El cambio de polarización debe realizarse de forma lineal ya que de esta forma se siguen los denominados caminos de carga constante de una forma bastante aproximada [PAG04].

7.2 El VMT en estado estacionario

El estudio de la característica $I - V$ en DC de un transistor VMT mediante el método EMC se realizó a partir del cálculo de valores de corriente del dispositivo para distintas polarizaciones de las puertas y diferentes tensiones de drenador. La simulación se realizó durante un tiempo lo suficientemente largo como para que la corriente alcanzase el estado estacionario y, una vez eliminados los transitorios iniciales, se obtuvo la corriente en DC a partir del promedio temporal de ésta. La Figura 7.2 muestra los resultados para un dispositivo VMT con una longitud de canal de 100 nm, un espesor de Si de 20 nm y un espesor de óxido de 10 nm (para ambas puertas). Los contactos de puerta están realizados con polisilicio tipo n^+ y la degradación de la movilidad se obtiene creando una interfase intencionadamente de mala calidad.

El barrido en tensiones de puerta para ambos canales se ha realizado entre 0 y 2 V con un paso de 0.5 V mientras que la tensión de drenador se ha variado desde 0 a 1.4 V alcanzándose la saturación para tensiones de drenador del orden de 0.5 V. Como se puede observar en la Figura 7.2 la relación entre I_{on}/I_{off} permanece cercana a un valor de 3 para toda la familia de curvas. En el Workprogramme de la IST se propone una relación de corriente de 10 como un valor excelente para la

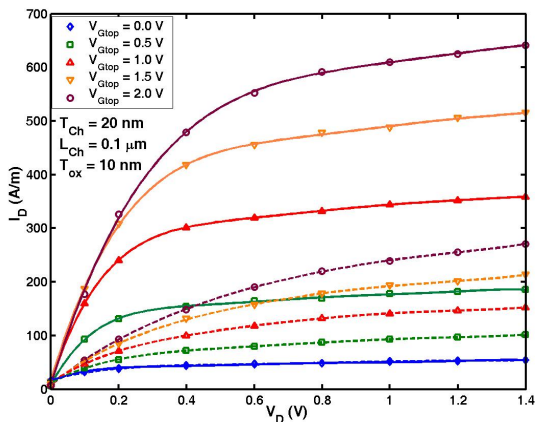


Figura 7.2: Característica I-V en DC de un transistor VMT. Las curvas en línea continua representan conducción a través del canal de alta movilidad mientras que la línea discontinua niveles de corriente para conducción a través del canal degradado.

operación de estos dispositivos. Sin embargo, para ciertas aplicaciones tales como en circuitos de bombeo en láseres de pulso ultracorto, el valor obtenido resulta ser suficiente.

El efecto de modulación de la velocidad queda patente en la Figura 7.3, en ella se representa la velocidad de arrastre promediada en la dirección perpendicular al canal en función de la posición a lo largo de la dirección de transporte. Como puede observarse, los valores correspondientes a la conducción a través del canal de alta movilidad (rojo) son claramente superiores a los valores obtenidos para la conducción a través del de baja movilidad (azul). De esta forma queda demostrada la posibilidad de obtener modulación de la velocidad con dispositivos SOI.

7.3 El VMT en conmutación

Una vez que se ha demostrado la modulación de la velocidad en dispositivos basados en silicio [SGG⁺05b], es necesario estudiar su comportamiento en condiciones transitorias. En primer lugar, se debe comprobar que, durante las conmutaciones, la carga es transferida de un canal al otro manteniendo ésta prácticamente constante

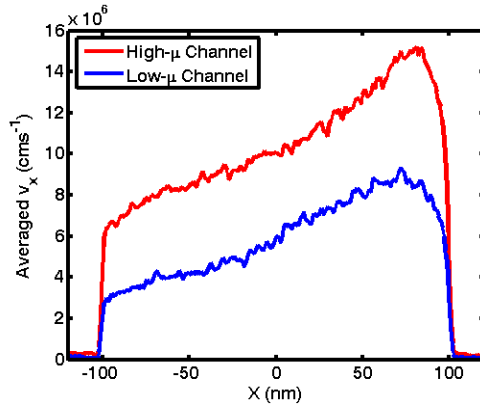


Figura 7.3: Velocidad promedio en la dirección de transporte para un transistor VMT cuando se activa el canal de alta movilidad (rojo) o el de baja movilidad (azul). Como puede observarse, existe una reducción importante en la velocidad en el interior del canal debido al efecto de la interfase de mala calidad correspondiente al canal de baja movilidad.

durante el proceso. En la Figura 7.4 se muestran diferentes instantáneas del transitorio de conmutación en las que se pueden observar cómo se redistribuye la carga durante el proceso hasta alcanzar la interfase opuesta en un tiempo inferior a 1 ps.

Un buen indicador para saber si realmente el dispositivo realiza las conmutaciones manteniendo la carga constante, es el número de partículas simuladas por el Q-EMC durante una conmutación. La Figura 7.5 muestra el número de partículas normalizado relativo al estado de conducción por el canal de alta movilidad, durante un transitorio completo de corte y conducción.

El cambio relativo durante todo el proceso se mantiene en un valor muy bajo (inferior al 5%), lo que indica que las transiciones se han realizado siguiendo de forma aproximada los denominados *caminos de carga constante* estudiados en [PAHG04]. Al contrario que los dispositivos propuestos por otros autores, [CA99d], ambas puertas tienen la misma longitud de forma que se reduce de manera drástica el número de partículas que deben ser inyectadas o extraídas del dispositivo para alcanzar el estado estacionario. De este modo, el valor de las capacidades parásitas debidas a las uniones fuente-canal y drenador-canal se reduce de forma considerable y, por tanto, éstas dejan de ser los principales limitadores de la respuesta en frecuencia de VMTs al contrario de lo que ocurre en dispositivos FET convencionales.

7.3. El VMT en conmutación

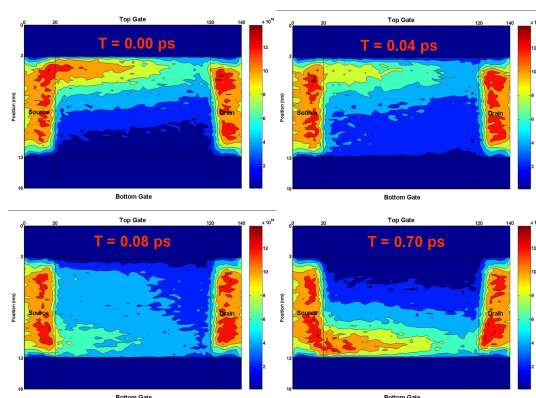


Figura 7.4: Instantáneas de la concentración de electrones durante el transitorio de conmutación de un VMT. Obsérvese cómo se realiza la transferencia de carga de un canal hacia el otro sin vaciar el canal.

Los tiempos de conmutación obtenidos se encuentran en el orden del picosegundo ($f_T \sim 1THz$) debido a que la VM obtiene su ventaja del pequeño valor del tiempo de tránsito necesario para transferir la carga de un canal al otro. Como comparación, en la Figura 7.6 se muestra la variación en el número de partículas para un DGSOI cuando se opera como un transistor convencional (hasta los 9 ps) y cuando funciona como VMT (desde los 9 hasta los 15 ps). Iniciando en un estado de corte ($t < 3ps$) se activan los dos canales ($3ps < t < 6ps$) y se vuelve a cortar el transistor ($6ps < t < 9ps$). Tras activar uno de los canales ($9ps < t < 12ps$) se intercambian las tensiones de las puertas para conmutar en modo VMT ($12ps < t < 15ps$) observándose que la variación del número de partículas es despreciable para este caso en comparación con el modo de operación convencional.

Las simulaciones también muestran una débil dependencia del tiempo de conmutación de los VMTs con respecto a la longitud de canal. Este hecho se debe a que, como se ha comentado con anterioridad, el número de partículas en el dispositivo permanece prácticamente constante durante las conmutaciones de forma que no es necesario inyectar o extraer portadores del canal (en el caso ideal). En la Figura 7.7 se muestra una comparación entre DGSOI-FETs (izda.) y VMTs (dcha.), siendo el tiempo que tarda el dispositivo en estabilizar el número de partículas fuertemente dependiente de la longitud del canal para los primeros. Así mismo la variación rela-

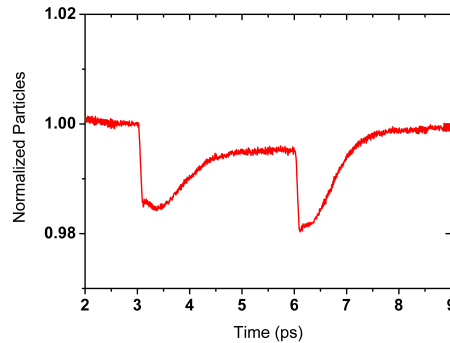


Figura 7.5: Número normalizado de partículas simuladas durante el transitorio completo de un VMT de 200 nm de longitud de canal. El valor de modulación de carga obtenido resulta ser inferior al 2 %.

tiva en el número de partículas es mayor conforme el canal se hace más largo debido a que es necesario inyectar un mayor número de éstas.

Sin embargo para el caso del VMT prácticamente es imposible apreciar el cambio en el número de partículas. Las conmutaciones se producen a los 4 y 8 ps como en el caso del estudio de la corriente. La variación observada vuelve a ser prácticamente independiente de la longitud del canal siendo en cualquier caso inferior al 5 % cuando para el dispositivo operado en modo FET puede llegar a ser mayor del 40 %. De esta forma queda también comprobada la otra característica que debía cumplir un dispositivo para ser VMT; número de partículas constante durante la operación. Por supuesto esto sólo es cierto para polarizaciones simétricas en los estados ON-OFF, si se activa un canal con una tensión y el otro con otra la carga en inversión total cambia y, por tanto, deja de cumplirse esta condición dejando de operar el dispositivo como un VMT puro con la consecuente degradación en la velocidad de conmutación.

7.4 Optimización de VMTs

En las secciones anteriores se ha demostrado la posibilidad de obtener VM a partir de dispositivos DGSOI. Los tiempos de conmutación obtenidos en las primeras estructuras han resultado satisfactorios, sin embargo el valor de la razón de corriente entre

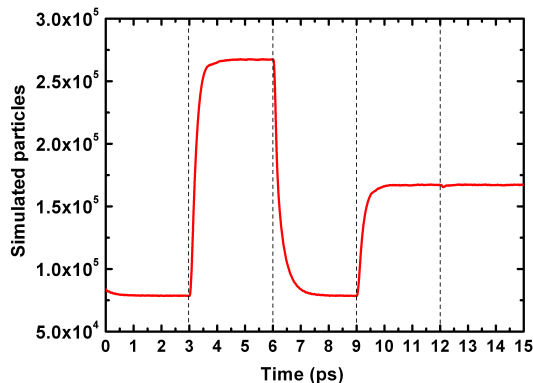


Figura 7.6: Número de partículas simuladas para un dispositivo DGSOI de 100 nm de longitud de canal en diferentes situaciones. Iniciando en un estado de corte ($t < 3ps$) se activan los dos canales ($3ps < t < 6ps$) y se vuelve a cortar el transistor ($6ps < t < 9ps$). Tras activar uno de los canales ($9ps < t < 12ps$) se intercambian las tensiones de las puertas para conmutar en modo VMT ($12ps < t < 15ps$) donde prácticamente no se observa cambio en el número de partículas.

los estados de alta y baja movilidad no resulta suficiente para ciertas aplicaciones. En esta sección se proponen ciertas optimizaciones de los dispositivos para aumentar esta magnitud. Entre ellas se encuentran el uso de, además de la degradación de una de las interfases, la compensación de dopado en el caso de canales suficientemente gruesos y el diseño de contactos de drenador y fuente con perfiles de dopado adecuados.

En primer lugar, se comparan los comportamientos de dos VMTs con una longitud de canal de 200 nm, un espesor $T_{Si} = 30nm$ y diferentes orientaciones cristalográficas. Los parámetros correspondiente a la interfase degradada fueron $\Delta_{SR} = L_{SR} = 2nm$. La Figura 7.8 muestra un transitorio completo *on-off-on* en el se aplicaron tensiones de (1,5, -0,5) y (-0,5, 1,5) V para obtener los estados *on* y *off* respectivamente, donde la primera y la segunda componentes de los paréntesis corresponden con las tensiones aplicadas a la puerta superior e inferior. En ella se representa la corriente de drenador para dispositivos confinados en la dirección perpendicular al plano (111) (rojo) y al (100) (azul) obteniéndose un valor superior para el ratio de corriente en el caso del plano (111).

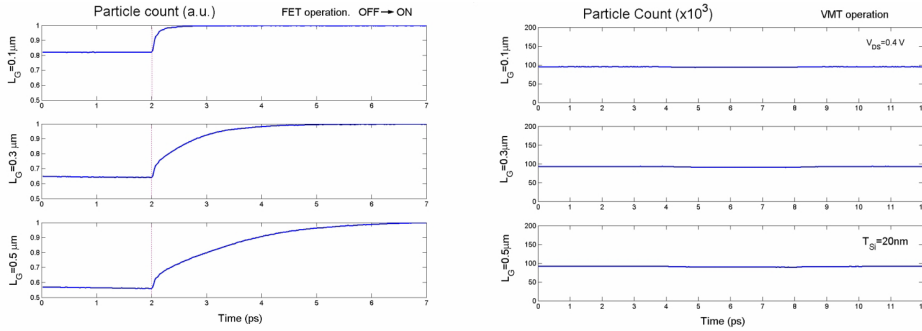


Figura 7.7: Número de partículas normalizado para la simulación del transitorio de subida de transistores DGSOI FET (izda.) y VMTs (dcha.) para distintas longitudes de canal. Dcha. Para el caso de los VMTs se puede ver cómo el tiempo de conmutación depende muy débilmente con la longitud de canal.

Para estos dos casos, el ratio de corriente se encuentra cercano a un valor de 3, el cual es todavía inferior al valor de 10 propuesto para ciertas aplicaciones. Para mejorar estos resultados se ha propuesto en este trabajo una nueva geometría en la que se introduce en los contactos de drenador y fuente un perfil gaussiano de dopado como se muestra en la Figura 7.9. La ventaja estriba en un incremento en la resistencia serie de los contactos cuando el transporte se realiza a través del canal inferior debido al menor dopado de esa zona. De esta forma, puede ser considerado como un nuevo mecanismo para obtener modulación de la velocidad.

En este caso, la modulación en la carga es superior que en el caso estándar. El valor aproximado es del 15 % como se muestra en la Figura 7.10. En ella se muestra el número de partículas normalizado para distintas estructuras entre las que se incluye un DGSOI operado como VMT (azul), el VMT estándar (negro), un SGSOI (verde) y diferentes dispositivos en los que se ha incluido el perfil gaussiano en drenador y fuente (SDE, Source Drain Engineering). Las opciones presentadas incluyen un DGSOI, un VMT como el propuesto en el primer apartado, y un VMT al que además se le ha incluido compensación de dopado en el canal de baja movilidad para aumentar el ratio de corriente. En estos últimos casos, el tiempo de conmutación resulta un poco mayor que para el caso estándar aunque continúan aventajando a los FETs convencionales.

Con respecto a los ratios de corriente obtenidos, en la Figura 7.11 se muestra la

7.4. Optimización de VMTs

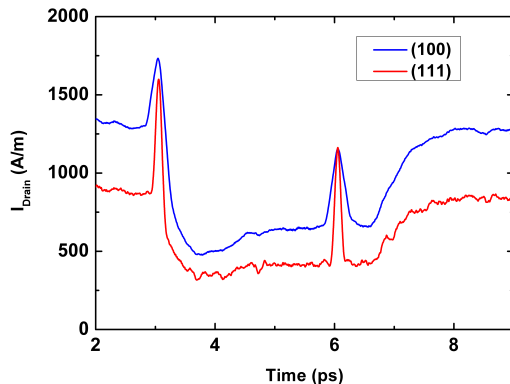


Figura 7.8: Corriente de drenador para un VMT de 200 nm de longitud de canal. En rojo se representan los resultados para un dispositivo orientado fabricado en el plano (111) y en azul para la superficie (100).

corriente de drenador durante el transitorio para un SGSOI y dos VMTs en los que se considera la rugosidad superficial (SR) y SDE como mecanismos de degradación en ambos casos, añadiendo compensación de dopado en uno de ellos. La longitud de canal vuelve a ser 200 nm y el espesor de 30 nm. Para el caso en que se considera sólo SDE y SR el ratio de corriente alcanza un valor de 14 (curva azul) mientras que en el otro caso es superior a 100 (curva roja). El tiempo de conmutación en ambos casos sigue siendo inferior al del SGSOI, por lo que estos dispositivos continúan siendo ventajosos en términos de velocidad de operación.

Finalmente se realizó un estudio de diferentes transistores con la misma longitud de canal, $L_G = 200\text{nm}$, y espesores de canal comprendidos entre 10 y 40 nm, Figura 7.12. Los tiempos de conmutación obtenidos resultan similares en casi todos los casos. Sin embargo el ratio de corriente se degrada conforme se disminuye el espesor debido al aumento del acoplamiento de los dos canales. Especialmente crítico resulta el caso de 10 nm en el que, prácticamente, no hay diferencia entre los dos niveles de conducción.

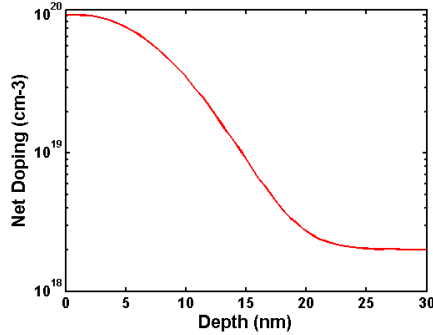


Figura 7.9: Source/Drain doping profile used in the new proposed structure.

7.5 Limitaciones al tiempo de conmutación

El pequeño valor de la modulación de carga durante los transitorios de corte y conducción de los VMTs, significa que la respuesta de estos dispositivos en altas frecuencias no está dominada por los efectos de las capacidades parásitas de unión como en los FET normales. En primera aproximación, el tiempo necesario para transferir la carga de un canal al otro puede ser considerado como el principal factor que limita el tiempo de conmutación de un DGSOI operado como un VMT. Sin embargo, otros factores importantes deben ser tenidos en cuenta si se quiere describir la conmutación del dispositivo en detalle.

La primera limitación a considerar proviene de un factor externo. Una estructura MOS que trabaje en condiciones de fuerte inversión se comporta como un condensador. Por tanto, en condiciones estacionarias, la misma cantidad de carga se encuentra localizada en la lámina de inversión y en la zona de puerta debido a que no se considera carga atrapada en el óxido. Cuando el dispositivo conmuta, la carga en el canal debe ser transferida hacia las proximidades de la otra interfase, pero la carga almacenada en la puerta tiene que ser también extraída de la puerta que estaba polarizada e inyectada en la otra para alcanzar neutralidad de carga. La Figura 7.13 muestra la corriente de puerta durante transitorios de conmutación para diferentes rampas de tensión calculados mediante la aplicación del teorema de Ramo-Shockley en un dispositivo de 100 nm de longitud de canal. Durante la simulación se mantuvo la tensión de drenador constante e igual 0.4V.

7.5. Limitaciones al tiempo de conmutación

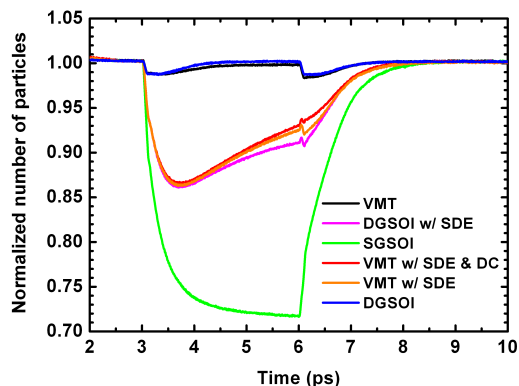


Figura 7.10: Número de partículas normalizado durante un transitorio de corte-conducción en diferentes dispositivos incluyendo DGSOI, VMT y SGSOI convencionales y DGSOI y VMTs incluyendo SDE y compensación de dopado (DP).

Si el tiempo de conmutación de la puerta es superior al tiempo intrínseco de conmutación del VMT, el comportamiento del dispositivo estará limitado por la corriente de puerta. Suponiendo que $I_G \leq I_D$ para una operación normal, existe un tiempo mínimo para la rampa de tensión que se puede aplicar a las puertas. Tres casos diferentes se muestran en la Figura 7.13. La conmutación instantánea está representada por una rampa cuya duración es la de un único paso temporal del simulador ($0,1fs$). Las otras dos representan rampas de $0,5ps$ y $1ps$. Para la conmutación más rápida, el pico de corriente sobrepasa la corriente de drenador correspondiente para esa polarización. Sin embargo, la corriente de puerta disminuye al disminuir la pendiente de la rampa de tensión aplicada y por tanto, este efecto extrínseco no limitará el funcionamiento del dispositivo. Para canales más largos, esta limitación se puede volver muy importante debido a dos efectos principalmente. Por un lado, la corriente de drenador disminuye al aumentar la longitud de canal y por otro lado, la carga contenida en el canal aumenta con la longitud del canal. Como consecuencia, es necesario transferir una mayor cantidad de carga disponiendo de un nivel de corriente menor. Ésto hace que el tiempo mínimo durante el que se debe aplicar la rampa de tensión para conmutar el dispositivo de una forma adecuada aumente.

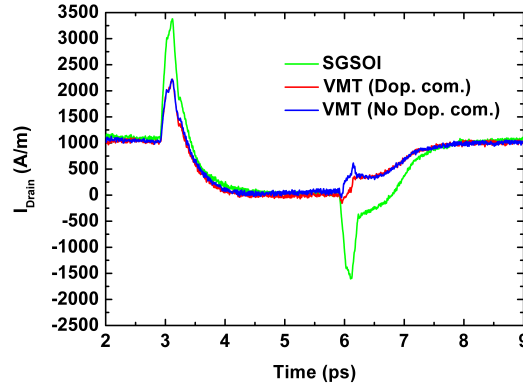


Figura 7.11: Corriente de drenador para VMTs en los que se utiliza SDE comparada con la obtenida para un SGSOI (verde). Para los VMTs se considera SR como mecanismo de degradación además de SDE (azul) y compensación de dopado para el caso de la curva roja.

Con respecto a las limitaciones intrínsecas, los efectos de las capacidades de unión no son importantes en estos casos como se ha comentado con anterioridad. Sin embargo, existen dos efectos que deben ser tenidos en cuenta. Por un lado el tiempo transversal de tránsito y por otro el tiempo de establecimiento para la componente lateral de la velocidad de los portadores. La Figura 7.14 muestra las medias espaciales de las componentes transversal (azul) y longitudinal (rojo) de los portadores durante una transición.

El tiempo de tránsito entre canales puede ser evaluado mediante el estudio de la media de la velocidad transversal de los electrones durante una conmutación (v_y). Cuando el dispositivo se encuentra en condiciones estacionarias, el valor medio de la velocidad transversal es muy pequeño. Durante la conmutación, los portadores son acelerados hacia la otra interfase disminuyendo el valor de la velocidad transversal conforme se va formando la lámina de inversión en el otro canal. A pesar de que el tiempo de conmutación es mayor, la figura muestra que este proceso toma un tiempo aproximado de $0,6ps$. Para alcanzar el nuevo estado estacionario, los portadores no sólo deben llegar a la otra interfase sino que deben alcanzar la velocidad de arrastre correspondiente a las nuevas condiciones de movilidad (el campo lateral no cambia durante la conmutación). Este proceso no comienza hasta que los portadores

7.6. ¿VMT o DGSOI?

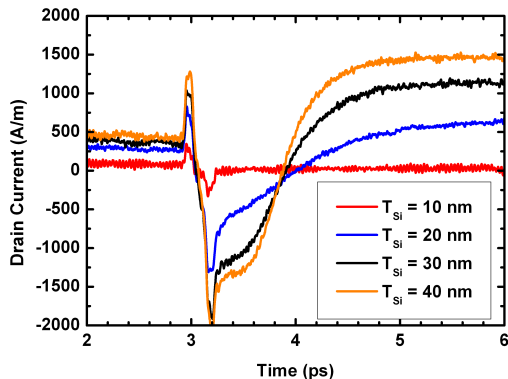


Figura 7.12: Transitorio de conmutación para diferentes transistores VMT con 200 nm de longitud de canal y espesores de canal comprendidos entre los 10 y los 40 nm.

alcanzan el otro canal y el tiempo que se tarda en alcanzar la nueva velocidad de arrastre se denomina tiempo de relajación. La Figura 7.14 también muestra este efecto (línea roja) siendo el tiempo de relajación del orden de ($\sim 1ps$). Estas dos limitaciones intrínsecas están relacionadas entre sí de forma que, cuanto más corto es el tiempo transversal de tránsito, menor será el retardo con el que comienza el proceso de relajación de la componente de velocidad longitudinal. El tiempo de relajación depende de la diferencia de corriente entre los estados inicial y final de forma que cuanto mayor sea ésta mayor será el tiempo de relajación. Por tanto, y dependiendo de los requerimientos para el diseño del dispositivo, se debe tomar una decisión de compromiso para reducir el tiempo de retardo sin disminuir demasiado el ratio de corriente.

7.6 ¿VMT o DGSOI?

Según los resultados obtenidos con anterioridad, existen situaciones en las que los VMTs resultan ser ventajosos con respecto a los FETs tradicionales. La principal ventaja radica en la mayor velocidad de conmutación, como se ha comentado con anterioridad. Sin embargo, esta ventaja se va perdiendo conforme se disminuyen las dimensiones de los dispositivos, debido principalmente a que los tiempos de

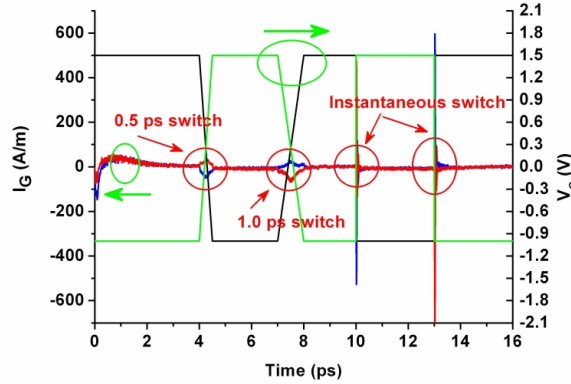


Figura 7.13: Corriente inducida en la puerta para diferentes rampas de tensión. El pico de corriente decrece conforme aumenta el tiempo de la rampa.

tránsito de fuente a drenador se van haciendo comparables a los de transferencia de carga de una interfase a la otra. Por tanto, los VMTs resultan apropiados en aplicaciones en las que la densidad de integración y el consumo de potencia no sean parámetros fundamentales de diseño y sí lo sea la velocidad. Por otro lado, la creación del canal degradado puede realizarse con técnicas estándar aunque complica el proceso de fabricación. Sin embargo, el hecho de utilizar canales más largos en los que los SCEs no son de especial importancia, evita la necesidad de utilizar muchas de las técnicas actuales que permiten la fabricación de dispositivos con canales de dimensiones nanométricas y óxidos ultradelgados.

Para esta discusión se han utilizado diferentes dispositivos operados tanto en modo VMT como en SGSOI y DGSOI. Las longitudes de canal consideradas fueron 100 y 500 nm y el espesor del mismo fue $T_{Si} = 20nm$. Los resultados de las simulaciones se muestran en la Figura 7.15 donde se muestra la corriente normalizada durante un transitorio de subida para una tensión de drenador-fuente $V_{DS} = 0,4V$. A la vista de los resultados se puede concluir que los tiempos de conmutación para los dispositivos de 100 nm son parecidos en los tres casos, siendo el más rápido el VMT. Sin embargo, en el caso del canal de 500 nm el VMT presenta un tiempo de conmutación mucho más corto. La desventaja principal radica en el alto consumo del dispositivo para el estado de baja movilidad.

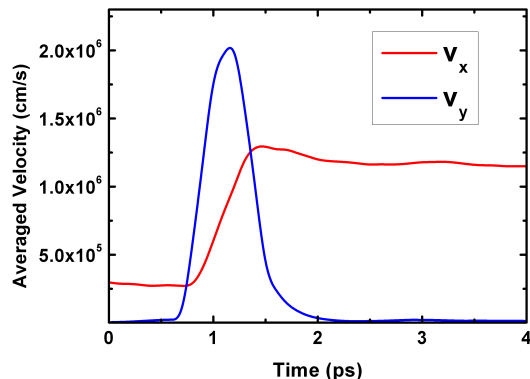


Figura 7.14: Velocidad media longitudinal (v_x) y transversal (v_y) durante un transitorio de conducción. Nótese que el tiempo necesario para alcanzar la velocidad de arreste es mayor que el tiempo de tránsito entre canales.

Por tanto se puede concluir que los VMTs presentan ventajas considerables sobre los FETs convencionales para aplicaciones de altas prestaciones, muy alta frecuencia y longitudes de canal superiores a los 100 nm.

7.7 Conclusiones

En este capítulo se ha utilizado el simulador Q-EMC descrito en los capítulos anteriores para simular VMTs fabricados en silicio. En primer lugar se ha demostrado la posibilidad de obtener VM en dispositivos SOI. A pesar de que el ratio de corriente no es superior a 10, sí es suficiente para aplicar los VMTs en ciertas aplicaciones tales como circuitos de bombeo para láseres de pulso ultracorto. Los valores obtenidos en la modulación de la carga resultan adecuados para la correcta operación del VMT y estos dispositivos resultan ser claramente más rápidos que los SGSOI y DGSOI para longitudes de canal superiores a los 100 nm.

Para aumentar el ratio de corriente se ha propuesto el uso de perfiles no uniformes de dopado en los contactos de drenador y fuente para obtener diferentes resistencias serie en los contactos en función del canal que se encuentre en estado de conducción. Para este caso se consigue aumentar el ratio de corriente hasta valores del orden

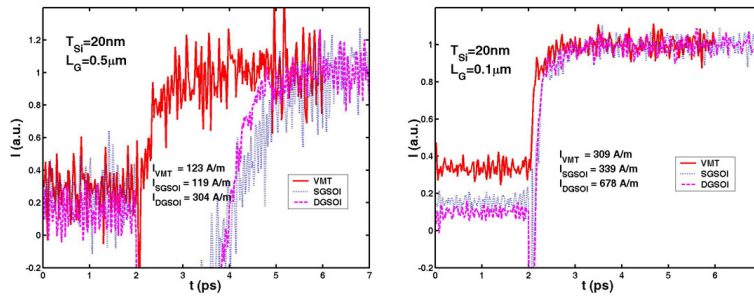


Figura 7.15: Comparación de los tiempos de subida para transistores VMT, DGSOI y SGSOI para longitudes de puerta de 500 nm (izda) y 100 nm (dcha).

de 15 y si se incluye compensación de dopado en el canal de baja movilidad, este ratio puede ser superior a 100. Seguidamente se han comentado las principales limitaciones tanto intrínsecas como extrínsecas que podrían reducir las prestaciones de los VMTs. Entre las comentadas se encuentran limitaciones en la corriente de puerta inducida en las conmutaciones, el tiempo de tránsito entre canales y el tiempo de relajación necesario para que los portadores alcancen la distribución de velocidades correspondiente al nuevo estado estacionario. La primera de las limitaciones resulta ser la más importante cuando la longitud del canal se incrementa debido al aumento de la carga contenida en el canal y a la disminución de la corriente máxima disponible para realizar la conmutación.

Finalmente, se discute el rango de aplicación en el que el uso de VMTs puede resultar ventajoso con respecto a dispositivos convencionales como son los SGSOI o los DGSOI. En este caso, se concluye que la longitud del canal debe ser superior a 100 nm para que se observen claras ventajas en el tiempo de conmutación de los VMTs.

7.7. Conclusiones

Conclusiones

En este capítulo se presentan las diferentes aportaciones y conclusiones obtenidas de este trabajo así como las posibles futuras líneas de investigación que servirán como continuación del mismo.

Principales aportaciones

1. Se ha desarrollado un simulador EMC bidimensional en el espacio real y 3D en el espacio de momentos para el estudio de dispositivos semiconductores de última generación. Entre las principales características que presenta se encuentran la posibilidad de realizar simulaciones incluyendo correcciones cuánticas, definir distintas direcciones de transporte y confinamiento, estudiar transporte cuasi-balístico, realizar transitorios de conmutación o incluir canales de silicio tenso.
2. Para la inclusión de las correcciones cuánticas, se ha desarrollado una nueva aproximación basada en el método ECBE en la que se incluyen los efectos debidos a la existencia de múltiples valles y una orientación cristalográfica arbitraria a partir del tensor de masa efectiva. El método, denominado Multi-Valley Effective Conduction Band Edge (MV-ECBE) [SGGGR06a], proporciona buenos resultados tanto en la distribución de electrones como en la obtención de curvas de movilidad. Además es capaz de reproducir de forma natural efectos cuánticos tales como la inversión en volumen o la modulación inter-subbanda gracias al cálculo autoconsistente de la población relativa de cada valle.

3. Se han corregido los modelos de dispersión por fonones para poder implementar el MV-ECBE. Estas correcciones están basadas en la inclusión de factores de forma dependientes de la integral de solapamiento para los valles inicial y final. De esta forma se incluyen de los efectos derivados de la redistribución de portadores en los distintos valles como ha sido comentado para el caso de la modulación inter-subbanda.
4. Ha sido necesario el desarrollo de un nuevo modelo que describa los procesos de dispersión por rugosidad superficial para gases pseudo-2D de electrones. La aproximación está basada en el modelo desarrollado para estructuras 1D en las que se resolvía Poisson-Schrödinger autoconsistentemente [GRLV⁺99]. Para calibrar el nuevo modelo se ha utilizado como referencia un simulador MC de una partícula que incluye el modelo cuántico completo.
5. Para demostrar las capacidades de la herramienta desarrollada, se han estudiado diferentes dispositivos DGSOI correspondientes tanto al nodo tecnológico de los 65nm como a nodos posteriores. Así por ejemplo, se ha observado el aumento que en la tensión umbral produce la inclusión de correcciones cuánticas o los efectos que sobre el transporte tienen fenómenos de naturaleza púramente cuántica (inversión en volumen y modulación inter-subbanda). En las simulaciones se ha incluido el estudio de la dinámica de transitorios de corte y conducción, encontrándose tiempos de conmutación del orden del picosegundo para dispositivos de 25 nm de longitud de canal. También se han discutido los efectos que tienen sobre el transporte el uso de diferentes direcciones de confinamiento. Así, la dirección elegida para el confinamiento en FinFETs fabricados a partir de obleas (100), dirección $\langle 100 \rangle$, presenta una importante degradación en las propiedades de transporte de los dispositivos tipo n. Las comparaciones entre dispositivos de canal ultracorto en régimen balístico y difusivo, indican que, a pesar de que los electrones son todavía dispersados en su tránsito a través del canal, para el caso de tensiones de drenador grandes, el número de dispersiones sufridas por los portadores no es suficiente para degradar en gran medida el valor de corriente obtenido en comparación con el correspondiente al caso balístico. En estos casos se puede considerar que el dispositivo se encuentra en régimen cuasi-balístico. Finalmente, se ha compro-

- bado la mejora que en la corriente de drenador conlleva el uso de materiales como el silicio tenso en estructuras del tipo SSDOI.
6. Se ha utilizado el simulador Q-EMC desarrollado en este trabajo para demostrar la posibilidad de obtener VMTs basados en transistores DGSOI utilizando diferentes mecanismos para la obtención del canal de baja movilidad.
 7. Las simulaciones estacionarias predicen una modulación de la corriente del orden de 3 cuando la degradación de la movilidad se produce por la existencia de una rugosidad superficial alta en una de las interfases. Este ratio de corriente puede resultar suficiente para circuitos de bombeo de láseres de pulso ultracorto.
 8. Mediante estudios transitorios, se ha demostrado que la modulación de la carga en el canal es suficientemente pequeña para que los efectos de carga y descarga de las capacidades parásitas de los contactos de fuente y drenador con el canal sean despreciables. De esta forma, la principal limitación a la velocidad de conmutación en FETs convencionales deja de serlo cuando se utilizan VMTs.
 9. Se han obtenidos tiempos de conmutación para estos dispositivos cercanos al picosegundo, de forma que podrían operar en el denominado *Terahertz gap* donde los dispositivos convencionales no pueden funcionar con un nivel adecuado de potencia.
 10. Para mejorar el ratio de corriente, se ha propuesto el uso de perfiles gaussianos de dopado en la zona de drenador y fuente. De esta forma se consigue amplificar el efecto de la rugosidad superficial debido a la modulación de la resistencia serie de los contactos en función de la polarización aplicada.
 11. La modulación de la carga en estos casos es superior que en el primer caso propuesto para VMTs, sin embargo, los tiempos de conmutación siguen siendo menores que en el caso de FETs convencionales con lo que el uso de estos dispositivos continúa siendo ventajoso.
 12. También se ha estudiado la variación en las características de los VMTs al variar el espesor de la lámina de silicio. Se ha observado que para espesores

inferiores a 20 nm, el acoplamiento entre los canales degrada las características desde el punto de vista de la modulación de corriente.

13. Se han estudiado las posibles causas que pueden limitar el comportamiento dinámico de los VMTs. Entre ellas cabe destacar el efecto capacitivo de los contactos de puerta al transferir la carga de un canal al otro, el tiempo de tránsito vertical entre canales y el tiempo de relajación que necesitan los portadores para alcanzar la velocidad estacionaria de arrastre una vez que se ha producido la redistribución espacial de los mismos. La primera de las limitaciones resulta ser la más importante cuando la longitud del dispositivo se incrementa debido, principalmente, al aumento de la carga contenida en el canal y a la disminución de la corriente máxima disponible para realizar la conmutación.
14. Por último, se ha demostrado que el uso de VMTs comienza a ser ventajoso para dispositivos con una longitud de canal superior a los 100 nm. De esta forma, las aplicaciones más interesantes para estos dispositivos incluirían sistemas de altas prestaciones a muy altas frecuencias en los que la integración y el consumo de potencia no sean una limitación importante. Entre ellos cabe destacar circuitos de bombeo de láseres de pulsos ultracortos, sistemas de imagen y diagnóstico médico de altas prestaciones, enlaces de comunicaciones punto a punto de banda ancha o sistemas para aplicaciones de defensa.

Líneas futuras

La realización de este trabajo no ha supuesto un proyecto cerrado, tras los resultados obtenidos se abre un abanico de posibles continuaciones de las líneas principales propuestas, tanto en la mejora del simulador Q-EMC como en el estudio de nuevas posibilidades para los VMTs. Entre ellas se pueden destacar:

1. Implementación de un simulador *multi-subband* incluyendo la solución de las ecuaciones de Schrödinger 1D - Poisson 2D para, de esta forma, tener una descripción más detallada de los efectos de confinamiento en dispositivos UTB-DGSOI.

2. Desarrollo de un simulador *full-band* para poder incluir en los estudios fenómenos producidos a mayores energías tales como *hot-electrons* o procesos de ionización por impacto.
3. Desarrollo de un Q-EMC válido para huecos para el estudio de dispositivos tanto de naturaleza bipolar como pMOS basados en tecnología SOI.
4. Se debe incluir la posibilidad de aplicar campos magnéticos para la extracción de magnitudes importantes en la caracterización de dispositivos tales como la magnetorresistencia o la movilidad Hall.
5. Extensión del simulador a distintos materiales tales como Ge para el estudio de dispositivos emergentes basados en tecnología GeOI (Germanio sobre aislante) o sSi-GeOI (silicio tenso sobre GeOI).
6. Desarrollo de un simulador Q-EMC 3D para el estudio de dispositivos basados en geometrías no planares tales como FinFETs, Ω -FETs, GAA e hilos cuánticos.
7. Estudio y aplicación de técnicas de optimización del código tales como paralelización de código o *grid-computing*.
8. Estudio de nuevas variedades de VMTs basados en heteroestructuras tales como sSi-GeOI o Si-ncSi (Silicio sobre Silicio no cristalino) para lo cual será necesario el desarrollo de modelos de transporte en silicio amorfo.

Conclusions

This chapter presents the main achievements and conclusions obtained during the making of this Ph.D. work. Future works and possible improvements based on the results are also commented.

Main achievements

1. A 2D real-space and 3D k-space EMC simulator has been developed to be used in the study of state-of-the-art semiconductor devices. Among the main features of the code, it can be highlighted the use of quantum corrections to study pseudo-2D electron gas devices or the possibility of including arbitrary transport and confinement directions. It is also possible to perform transient studies, quasi-ballistic transport studies in ultrashort devices and the use of stressed silicon channels in SSDOI structures.
2. A new approximation to include quantum corrections in EMC simulations has been developed in this work. Based on the ECBE method, valleys characteristics and arbitrary confinement directions are included in the model using the effective mass tensor. The new model, called Multi-Valley Effective Conduction Band Edge (MV-ECBE) [SGGGR06a], brings good results from the electrostatic point of view and fits mobility curves calculated using an one particle MC code which solves 1D Poisson-Schrödinger equations. The model also reproduce in a natural way quantum effects such as volume inversion and inter subband modulation when UTB devices are considered thanks to the self-consistent adjusting of the valley occupation.

3. Phonon corrected scattering models have been proposed to be used with the MV-ECBE method. The new expressions for the scattering rate calculations include form factors which depend on the overlapping integrals involving initial and final valleys.
4. It has been also developed a new model to describe surface roughness scattering when a pseudo-2D electron gas is considered. The model is based on the quantum model proposed in [GRLV⁺99] and it has been calibrated using a one particle MC which solves 1D Poisson-Schrödinger equations self-consistently and implements the quantum model.
5. To show the features of the simulation tool, a set of DGSOI devices with 25 nm and 10 nm channel length devices has been studied. It has been observed the increase of threshold voltage when quantum corrections are taken into account or the effects on the transport properties of quantum effects like volume inversion and inter subband modulation. It has been also considered the transient behavior of the devices, finding switch times in the order of picosecond for the 65nm node device. It has been also discussed the used of different confinement and transport directions, specially for the case of FinFETs fabricated on (100) wafers where the confinement is produced in the $\langle 110 \rangle$ direction. In this case, it has been observed a degradation in the transport properties for n type devices. Ultra short channel devices have been also studied in both diffusive and ballistic transport regimes. For a 10 nm channel length device, the ratio of pure ballistic electrons is not very high. However, the number of scattering events is small enough to keep the current level as big as an 80 % of the ballistic level for high drain currents and, as a consequence, the electrons behave as quasi-ballistic. Finally, it has been show how the performance of the DGSOI device is improved when stressed channels are used like in SSDOI structures.
6. The Q-EMC simulator developed in this work has been also used to demonstrate the velocity modulation (VM) effect in silicon based double gate transistors. It has been also discussed the different ways to obtain the mobility degradation in one of the channels.
7. Steady state simulations predict a current ratio between on and off states

close to three when the mobility degradation is produced by surface roughness scattering. This value can be high enough to be used in pumping circuits for ultrashort pulse laser systems.

8. Transient simulations have demonstrated that charge modulation in the channel is small enough to make the effects of junctions capacitance in source and drain areas negligible. In this way, the main limitation of the dynamic response of FET devices is avoid when VMTs are used.
9. Switch times smaller than one picosecond have been obtained for VM based devices. This means that VMTs could operate in the *Terahertz gap* where conventional devices can not switch with the proper power level required by high performance applications.
10. To improve the value of the current ratio, it has been proposed engineered source and drain contacts using gaussian doping profiles. The VM effect is amplified due to the fact that the contact serial resistance depends on which channel is activated.
11. In this case, charge modulation is bigger than in the standard VMT, however, switch times are still shorter than in conventional FET devices.
12. It has been also studied the effect of channel thickness on VMT characteristics. Simulations show that for silicon thicknesses smaller than 20 nm, the coupling between channels degrades current ratio values. As a consequence, a channel thickness between 30 and 50 nm is preferred to maximize current ratio and minimize transversal transit times.
13. The main limitations to the switch time have been also discussed. Among them, it is very important the effect of gate capacitances when the charge is transferred from one channel to the other. Vertical transit time and velocity relaxation time are the main intrinsic limitations. Gate capacitance limit becomes very important when channel length is increased. This is due to the increase of stored charge under the gate and the smaller current level available to drain it from the gate contacts.

14. Finally, it has been demonstrated that the use of VMTs has advantages when channel lengths are longer than 100 nm. In this way, the main applications for VMTs will be high performance and high frequency systems where integration levels and power consumption are not an important issue. Therefore, these devices could be used in pumping circuits for ultrashort pulse laser systems, high performance image and diagnostic systems, broadband point to point communications systems or military and defense applications.

Future research topics

Once the main results of this work have been analyzed, there are still some open questions and improvements to the models that can be developed in future research projects.

1. Implementation of a *multi-subband* simulator including an 1D Schrödinger 2D Poisson solver, in order to obtain a thorough description of UTB-DGSOI devices.
2. Development of a *full-band* EMC simulator to study high energy phenomena like *hot-electrons* or impact ionization.
3. Development of Q-EMC code including hole transport to be used in bipolar and pMOS transistors based on SOI technology.
4. Study of transport properties when magnetic fields are applied to the devices. This is interesting to extract some important parameters used for device characterization like magnetoresistance and Hall mobility.
5. It is also interesting to extend the simulator to different materials like Ge to perform thorough simulations of emerging technologies like GeOI (germanium on insulator) or sSi-GeOI (strain silicon on GeOI).
6. Development of a 3D Q-EMC to be applied on the study of non planar devices like FinFETs, Ω -FETs, GAA or quantum wires.
7. Study and application of different code optimization techniques like parallel or *grid-computing*.

8. Characterization of new VMT geometries based on heterostructures such as sSi-GeOI or Si-ncSi (silicon on noncrystalline silicon). To do so, it is necessary to develop new models for electron transport on amorphous silicon.

Parte IV

APÉNDICES

Apéndice A

Q-EMC simulation of Silicon based VMTs.

A.1 Introduction

From the point of view of integration, there is a constant trend in the semiconductor industry towards achieving faster operation and lower power consumption. Silicon on Insulator devices are the best solution to resolve the problems that appear when the size of the device is reduced to a few nanometers, due to their immunity to short channel effects (SCE) and the reduction in junction capacitance. These characteristics allow a higher frequency of operation for a given voltage supply or a lower power consumption for a given frequency compared to traditional CMOS devices [Webaj]. This technology also offers the possibility of non-conventional device concepts such as multi-gate transistors providing new ways of improving device performance. The reduction in the critical size of the devices implies a significant increase in manufacturing costs, especially now, when high performance and low power consumption products in the nanometer range exist. Therefore, new device concepts should be implemented to improve the switch performances of nano-scale transistors.

Field effect transistors (FET) operation is based on the control of a current which flows between two terminals (source and drain) controlled by the voltage applied to a third one (gate). In the case of MOSFETs, it exists an insulator layer between the gate and the semiconductor material. When the gate is biased, an inversion layer

formed by minority mobile carriers appears near the semiconductor/insulator interface. The current depends on different factors like mobility and carrier concentration, e.g. $I \propto \mu \cdot n$. The modulation in the current is obtained by varying the carrier concentration in the channel with the gate voltage. Therefore, the switching time is controlled by the transit time of the carriers from source to drain [Tsi99]. As a consequence, the transistor channel length should be reduced well below 100nm in order to obtain transit times in the sub-picosecond range, and as a consequence, frequencies of operation in the terahertz range [Won02],[DAB⁺02]. However, in order to control the negative short channel effects (SCE) in those channel lengths double-gated silicon on insulator devices (DGSOI) can be used, but it is still needed very expensive and advanced facilities, and sometimes still unknown technological solutions for mass production. Nowadays GaAs and III-V materials based technology is preferred for ultra high frequency operation thanks to the higher mobility compared to the Si based technology. However, fabrication steps and facilities are more expensive reducing its application niche to specific fields such as communications and optoelectronic.

The real space transfer (RST) concept was proposed by Gribnikov [Gri73] and Hess [HMSS79] independently. The original definition implied a spatial redistribution of mobile carriers in heterostructures as a consequence of variations of the longitudinal electric field. The processes involving such distribution include different physical phenomena like hot electrons effects or tunneling throughout a potential barrier [GHK95] existing a variety of proposed devices in the literature, [KL83]. This concept has been updated to include spatial redistributions due to variations in the transversal electric applied to MOS structures [CWJM97b]. The RST effect can be expressed, then, as a carrier transfer from one channel to an adjacent one. This second channel may present different transport properties allowing structures that can operate as negative differential resistance (NDR) devices or ultra high speed switches [LZ06]. The capability of an ultra fast switch lays on the short distance between to adjacent channels.

A.2 The Velocity Modulation Effect

A.2.1 Introduction

An original proposal to reduce the switching time comparing to the conventional field effect devices was introduced by Sakaki in 1982 [Sak82]. The concept of velocity modulation transistor (VMT) is based on a structure with two parallel channels with very different transport properties. An ultra short switch time can be obtained taking advantage of the short perpendicular transit time between the two adjacent channels. The essential requirements for velocity modulation are twofold: 1. - To switch the electron gas between two channels without changing the carrier density and 2. - To create large enough mobility difference between both interfaces.

The structure originally proposed by Sakaki was a III-V heterostructure, n-AlGaAs/GaAs/n-AlGaAs, forming two different channels at the *GaAs* heterointerfaces as can be observed in Figure A.1a. One of the channels was highly doped with compensated donor and acceptor dopants, whereas the other one was kept almost undoped. In that case the compensated-doped channel formed the low mobility channel and the undoped one the high mobility channel. The net doping was similar in both channels, however one of the channels presented doping compensation, Figure A.1b.

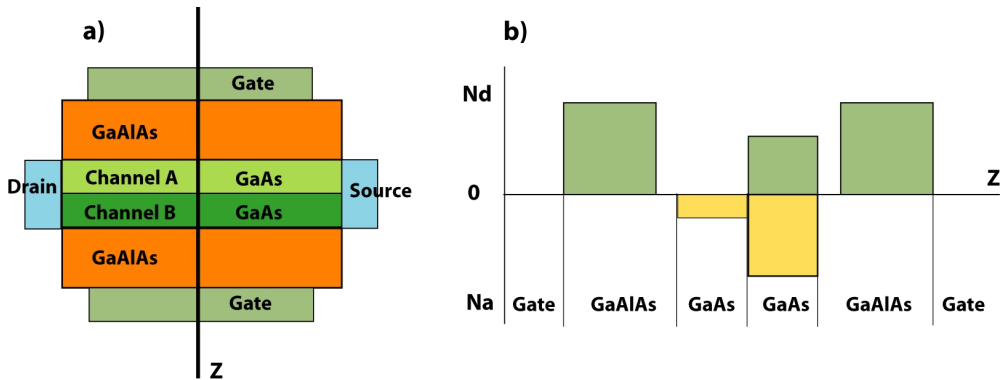


Figure A.1: First VMT structure proposed by Sakaki in 1982. a) Device representation formed by two HEMTs in parallel. b) Doping profile showing dopant compensation to obtain the velocity modulation effect.

The current modulation is obtained in such structure by transferring the free carriers from one channel to the other considering the OFF state when the electrons are in the low mobility channel and the ON state the current flows through the non degraded channel. To keep constant the sheet density during the operation, an asymmetric bias should be applied to each gate. As a consequence, the switch time is not limited by the transit time from source to drain but by the time necessary to transfer the carriers from one adjacent channel to the other one.

Several works can be found in the literature based on different heterostructures ([KH87], [CWJM97a], [CWJM97b] or [WCM01]) using the same procedure to obtain differences on the transport properties. Current ratios obtained for those cases were smaller than 3 while a practical device should present, at least, a ratio of 10. Obviously, it would be very interesting to realize this idea on a silicon-based technology since it could be operated in the “terahertz gap” with applications on health and security equipment. Thanks to the flexibility of silicon-on-insulator (SOI) technology nowadays is possible to create such heterostructures in silicon based devices [CC03]. A first performance prediction study of a VMT-like structure in Si was described in [CA99d] where the degradation mechanism for the low mobility channel was again a compensated doping profile. Due to the fact that in this approach, front and back gate lengths were different a high electron density modulation was present (higher than 25%) between the two conduction states leading to a non proper operation as VMT (again the achieved current ratio was approximately 3). Moreover, very recent experimental studies report that it is possible to move charge from the top interface to the bottom one in DGSOI devices obtaining velocity modulation at room temperature keeping constant the actual inversion charge [PAHG04]. So that, the aim of this work is to carry out a thorough investigation about the performance of DGSOI transistors operated as VMT at room temperature considering surface roughness instead doping compensation as a degradation mechanism to create a low mobility channel.

For a better understanding of the differences between the standard carrier number modulation and the velocity modulation operations, it can be studied the variation of the conductivity in a FET device. Lets consider a FET with a current

density J from source to drain. The conductivity, G , can be expressed as

$$G \equiv \frac{J}{E_x} = \frac{qNv_{eff}}{E_x} = qN\mu_{eff} \quad (\text{A.1})$$

where q is the electron charge, N is the carrier concentration per unit of area, E_x is the electric field in the transport direction and v_{eff} and μ_{eff} represent the effective velocity and mobility respectively. The variation of the conductivity when the applied voltage to the gate changes is given by

$$\frac{\partial G}{\partial V_G} = q\mu_{eff} \frac{\partial N}{\partial V_G} + qN \frac{\partial \mu_{eff}}{\partial V_G}. \quad (\text{A.2})$$

For small variations of V_G , the equation (A.2) can be expressed as

$$\Delta G = q\mu_{eff}\Delta N + qN\Delta\mu_{eff}. \quad (\text{A.3})$$

The first term in the right-hand side of equation(A.3) is the main actor in the conductivity changes in usual FETs. In the other hand, the second term plays the most important role in the current modulation when the device is operated as a VMT.

A.2.2 The Silicon VMT

The use of III-V materials in VMT devices allows us some velocity modulation degree. However two main problems arise from this technology. First, the current modulation is smaller than 3 and second, it is very expensive to make devices based on III-V heterostructures. Therefore, new degradation mechanism have to be studied in order to increase the current ratio, and Si-based structures are preferred to implement VMTs from a technological and economical point of view. Silicon on insulator technology (SOI) and more precisely DGSOI devices, seem to be the best solution to adapt the VMT concept to CMOS technology. Three are the main characteristics needed to implement a VMT on Si technologies:

1. The carrier concentration must be constant during the device operation. The

conductivity can be expressed then as

$$\Delta G \simeq qN\Delta\mu_{eff}. \quad (\text{A.4})$$

2. The current ratio should be high enough to allow a practical operation of the device, i.e. to define ON and OFF states unambiguously.
3. During a switch, the induced current in the contact gate due to the charge transfer from one channel to the other can not be higher than a value imposed by the technology. In general this value should be in the order of the drain current for the ON state of the considered device.

In DGSOI devices the current modulation is obtained creating a structure with two channels, presenting one of them a degraded mobility respect to the other. The device is operated applying an asymmetrical bias to the gates and the switch is performed by inverting the polarization. In this way, the main part of the inversion charge is located in only one of the channels, Figure A.2.

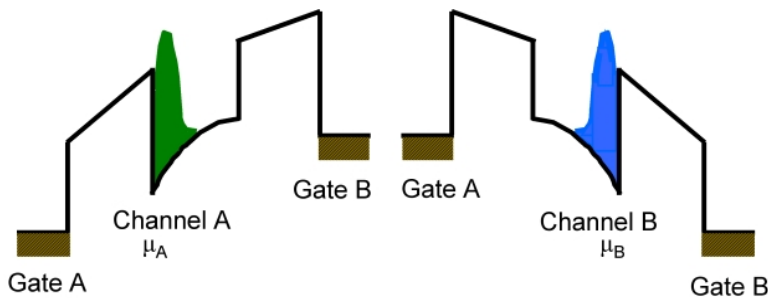


Figure A.2: Carrier distribution for ON (left) and OFF (right) states in a DGSOI operated as a VMT($\mu_A > \mu_B$)

A.2.3 On the mobility degradation

One of the biggest challenges to fabricate a VMT from the technological point of view is to obtain a difference enough between the transport properties of the channels. The main difficulty is avoid coupling effects between the two channels which

combined thickness is in the order of some tens of nanometers. Therefore, the aim is two obtain two channels independent enough from the transport point of view but near enough to take advantage of the RST effect.

As already commented, it is possible to fabricate VMT devices using different mechanisms to obtain a degraded channel. Depending on the chosen technique, the coupling, mobility ratio and feasibility are different. From the set of possible solutions, doping compensation, increased surface roughness and the use of amorphous silicon can be highlighted, Figure A.3.

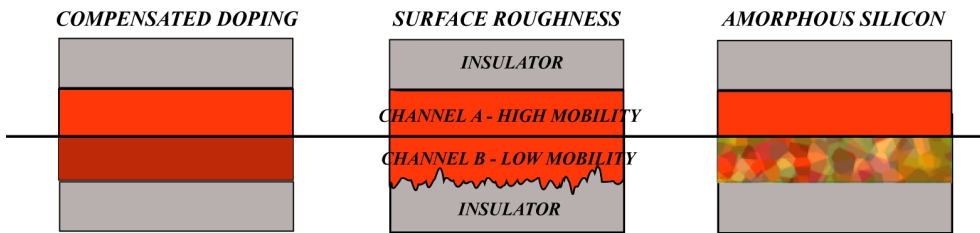


Figure A.3: Different methods to obtain a degraded channel in a VMT structure.

The first option is to create an area with a compensated doping. In this way the net doping is the same throughout the entire silicon slab but a mobility degradation can be observed in the compensated zone due to the increase of the Coulomb scattering rate. This method has been already used in the III-V material based devices as has been already commented. The main problem of this technique lays on the difficulty to create doping profiles abrupt enough in some tens of nanometers and therefore, due to the non-local character of Coulomb scattering, an increase on the channel to channel coupling can be observed. In this way both of the channels are affected simultaneously by the mechanism, thus reducing the current ratio. Moreover, for thin body transistors, dopant random fluctuations are very important affecting the general performance of the device [Ase98] making necessary to use slightly doped channels.

The second one is to fabricate one of the channels with a highly rough Si/SiO₂ interface. Previous studies using a self-consistent 1D Poisson-Schrödinger-one particle Monte Carlo ([GRCC⁺01], [GF01])including a quantum based model for surface

roughness scattering [GRLV⁺99] have been demonstrated this possibility. The results show mobility ratios greater compared to the doping compensation method specially for high inversion charge.

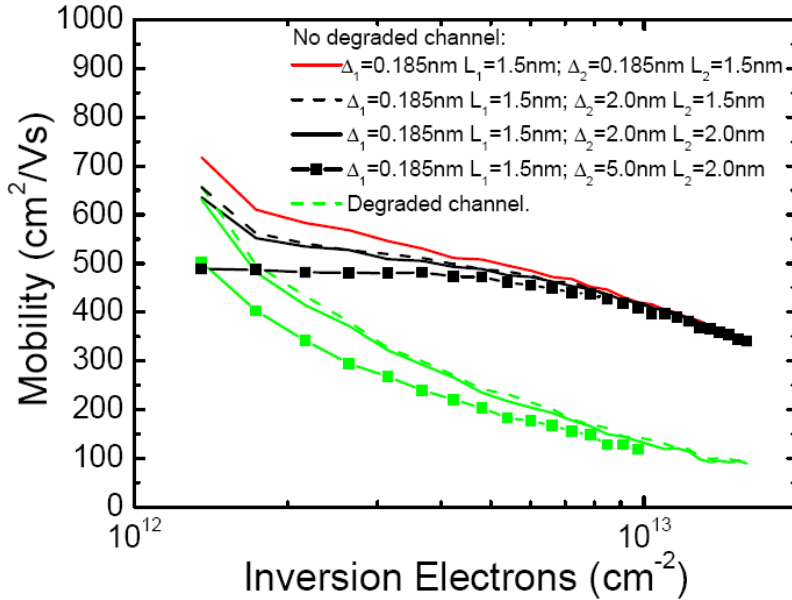


Figure A.4: Mobility curves obtained from MC simulations for degraded (green) and non-degraded (black) channels in a VMT-like structure compared to the standard DG results (red).

Mobility curves obtained with the MC method are plotted in Figure A.4. Conduction through high and low mobility channels in a VMT structure (black and green lines respectively) are compared with the results obtained for a standard DG device (black line). As can be observed, there is a peak in the mobility modulation value for high inversion charge concentration. The channel coupling is more important for low inversion charge due to the spread of the envelope of the wave function resulting in a degradation of the front channel for such inversion charge range. First VMT-like structures based on this mechanism are being fabricated in VTT Finland and the velocity modulation effect has been observed at room temperature [PAHG04].

In the third option an amorphous layer is created as low mobility channel.

Thanks to the non crystallinity, the transport properties are very poor comparing to the monocrystalline silicon. However, a deep study has to be carried out due to the fact that the mobility degradation is mainly due to the traps induced by the defects in the amorphous layer. Detrapping time can be too long and the switching time could increase and be longer than in FET devices. Therefore, it is necessary a model to describe the trap-detrap events from a transient point of view.

In this work we are going to study the behavior of silicon based VMT devices considering surface roughness scattering as the degradation mechanism in standard SOI technology. Therefore, it is mandatory to develop a model to take into account this mechanism when a pseudo-2D electron gas is considered.

It is also possible to implement VMT-like structures based on silicon using more complex heterostructures. However, such solutions including SS/SiGe-OI and strain silicon on relaxed silicon structures, are out of the focus of this work and will be discussed further studies.

A.3 Description of the Quantum-corrected Monte Carlo simulator

The reduction in the critical size of the devices and the rise of new geometry concepts imply a significant increase in manufacturing costs, especially now, when high performance and low power consumption products in the nanometer range exist. Therefore, great efforts should be made in "a priori" device optimization, using simulation tools in order to reduce design costs. Classical drift-diffusion simulators are still widely used although the models needed to fit experimental results are more complex, including non-physically based parameters which can be justified only because experimental curves are well reproduced. At the other end of the spectrum, full quantum simulators based on the solution of the Schrödinger equation or the Non-Equilibrium Green's Functions theory (NEGF) have also been developed [TSaOM05] but such codes are very time-consuming from the computational point of view and have a limited applicability since the inclusion of a comprehensive set of scattering mechanisms and actual device geometry is limited. Between these extreme approaches, semi-classical simulators including quantum corrections have sev-

eral advantages such as a reduced computational cost, the possibility of considering a wide variety of scattering mechanisms and high accuracy for devices with silicon thicknesses down to $4nm$ [RKR⁺05]. Ensemble Monte Carlo (EMC) simulators have been widely used, adding a quantum term in order to correct the electrostatic potential resulting from the classical solution of Poisson's equation to mimic the electron concentration profile obtained when the Schrödinger equation is solved. The calibration of such corrections is not free from fitting parameters (e.g. carrier effective mass in the density gradient model) but the results obtained are still accurate from the transport point of view.

We have developed an extension of one of these methods known as the Effective Conduction Band Edge (ECBE) model, considering the effects of an arbitrary effective mass tensor describing valley characteristics and confinement directions where effective masses are not used as a fitting parameter, as in the standard version. This approximation is implemented in a quantum-corrected Monte Carlo (QMC) simulator which includes new models to describe electron-phonon interaction and surface roughness scattering based on two-dimensional electron gas mechanisms. This code is 2D in real-space and 3D in k-space where time is also considered as an independent variable for performing transient simulations. Acoustic phonon and Coulomb scattering have been included. Inter-valley scattering has been implemented using zero order approximation with three different phonons following the work in [FL93] where the mechanism was adapted to the pseudo-2D electron gas. To do this, scattering rates are weighted by the overlapping integral between the initial and final valley envelope functions, which are calculated by normalizing the actual electron concentration for each valley. In this way, size quantization is taken into account and the valley population is calculated self-consistently. Surface roughness scattering has been implemented using a three dimensional version of the model proposed by Gámiz et al [GRLV⁺99], where an exponential spectrum model is assumed to represent the roughness at the silicon-oxide interface and the matrix elements depend on the overlapping integral between the perturbation potential and, once again, the envelope function of the corresponding valley. Therefore, it is very important to have a suitable representation of the envelope of the wave-function in each valley in order to calculate the scattering rates correctly.

The starting point for the EMC calculation is given by a 2D Poisson-Drift Dif-

fusion solver which includes quantum corrections via the standard ECBE method. The use of a good initial guess reduces the time taken to reach stationary conditions. Since the Schrödinger equation is not solved in an explicit way, only one sub-band is considered for each valley. Self consistency is preserved by updating the electrostatic potential and the quantum-corrected potential every 0.1 fs using the actual electron concentration given by Monte Carlo. The currents in the contacts are calculated by particle counting and Ramo-Shockley's theorem, described elsewhere [BAC⁺98].

A.3.1 The MV-ECBE Method

One way to include quantum corrections in a semi-classical Ensemble Monte Carlo (EMC) simulator without solving the Schrödinger equation is by the addition of a correction term to the electrostatic potential to reproduce the carrier density given by the full quantum solution. The following two approaches are those most commonly used:

i) The effective potential model [FRSA02] where the correction to the classical potential is obtained from the convolution of the potential and a Gaussian function which represents the “effective size” of the particle. The one-dimensional form of the correction is given by

$$V_{eff}(x) = \frac{1}{\sqrt{2\pi}a_0} \int V(x') \exp\left(-\frac{(x-x')^2}{2a_0^2}\right) dx' \quad (\text{A.5})$$

where $V(x')$ is the classical potential and a_0 represents the spreading of the wave-packet. This approximation shifts the maximum electron distribution from the oxide interfaces reproducing the inversion charge value but resulting in an incorrect carrier density profile [ABW03]. The method is not appropriate when magnitudes which depend on the overlapping integral, involving envelope functions extracted from carrier distributions, need to be calculated, as may be the case with surface roughness models or inter-valley scattering rates when size quantization is taken into account.

ii) The Density Gradient method [AI89] which uses the Wigner potential and produces very good results, especially in drift-diffusion simulations. The proposed

correction term is given by

$$V_q = 2b_n \frac{\nabla^2(\sqrt{n})}{\sqrt{n}} \quad (\text{A.6})$$

where $b_n = \hbar^2/4rm_n^*$, \hbar is the Planck's constant divided by 2π , m_n^* represents the electron effective mass and r is a parameter whose value varies from 1 for pure states (low temperatures or very strong confinement) to 3 for mixed states (high temperatures or weak confinement). This correction is not easily implemented in MC simulations due to the fact that the driving force depends on the third derivative of the electron concentration, which is a very noisy magnitude. To avoid this problem, the quantum correction should be expressed in terms of electrostatic potential. The ECBE exploits this idea [TW04].

Starting from the Density Gradient, eq (A.6), and assuming an exponential relation between the electron concentration and the effective potential, $n \propto \exp\left(\frac{qV^*}{k_B T}\right)$, the corrected potential V^* can be written as

$$V^* = V + V_q = V + \frac{q\hbar^2}{4rm_n^*k_B T} \left(\nabla^2 V^* + \frac{q}{2k_B T} (\nabla V^*)^2 \right). \quad (\text{A.7})$$

This equation has to be self-consistently solved with Poisson and Boltzmann Transport Equations (BTE) using the boundary conditions proposed by [JPM04]. The effective mass is used as a fitting parameter, agreeing well with a self-consistent solution of the 1D Poisson-Schrödinger equations when the electron concentration profiles are compared. This change in the value of the mass is due to the fact that the valley occupation depends on the bias point and this model only considers one valley. A deeper discussion about the limitations of this approach can be found elsewhere [TW04].

The main goal of the present work is to develop a new expression to take into account the electron population in different valleys and an arbitrary orientation in order to avoid using the effective mass as a fitting parameter. To do so, let us consider the one-particle Schrödinger equation representing the effective mass as a tensor

$$-\frac{\hbar^2}{2} \nabla \cdot \left[\left(\frac{\overleftrightarrow{\mathbf{I}}}{m} \right)_j \nabla \Psi_j \right] + U(\vec{r}) \Psi_j = i\hbar \frac{\partial \Psi_j}{\partial t} \quad (\text{A.8})$$

where the sub-index j represents the valley. Assuming that the wave-function can be written as follows

$$\Psi_j = R_j \exp\left(\frac{iS_j}{\hbar}\right) \quad (\text{A.9})$$

where R_j and S_j are the modulus and phase of the solution respectively; if Equation (A.9) is substituted in Equation (A.8), the following expressions for the imaginary and real parts of the solution are respectively obtained:

$$\frac{\partial P_j}{\partial t} + \nabla \cdot \left[\left(\frac{\overleftarrow{1}}{m} \right)_j \cdot (P_j \cdot \nabla S_j) \right] = 0 \quad (\text{A.10})$$

$$-\frac{\hbar^2}{2R_j} \nabla \cdot \left[\left(\frac{\overleftarrow{1}}{m} \right)_j \cdot \nabla R_j \right] + \frac{1}{2} \nabla S_j \cdot \left[\left(\frac{\overleftarrow{1}}{m} \right)_j \cdot \nabla S_j \right] + U(\vec{r}) = -\frac{\partial S_j}{\partial t} \quad (\text{A.11})$$

where $P_j = R_j^2$. Assuming pure states ($P_j(\vec{r}) \propto n_j(\vec{r})$), small current regime and stationary conditions ($S_j = -E_j t + \text{cons}$), eq. (A.11) becomes

$$E_j = U(\vec{r}) - \frac{\hbar^2}{2\sqrt{n_j}} \nabla \cdot \left[\left(\frac{\overleftarrow{1}}{m} \right)_j \cdot \nabla \sqrt{n_j} \right]. \quad (\text{A.12})$$

If we consider a semi-classical expression assuming a continuous of energy, Equation (A.12) can be written as

$$V_j^* = V + \frac{\hbar^2}{2q\sqrt{n_j}} \nabla \cdot \left[\left(\frac{\overleftarrow{1}}{m} \right)_j \cdot \nabla \sqrt{n_j} \right] \quad (\text{A.13})$$

where $E_j = -qV_j^*$, $U(\vec{r}) = -qV$ with V the electrostatic potential obtained from Poisson's equation, which is the general expression for the density gradient theory considering multiple valleys and arbitrary confinement directions.

To obtain the final expression of the MV-ECBE approximation let us assume an exponential form of the electron concentration

$$n_j \propto \exp\left(\frac{V_j^*}{V_T}\right) \quad (\text{A.14})$$

A.4. Simulation results

where $V_T = k_B T/q$ is the thermal potential. Substituting (A.14) in (A.13) and considering the mixed states correction via the r parameter, the final expression can be written as

$$V_j^* \simeq V + \frac{\hbar^2}{4qrV_T} \left\{ \nabla \cdot \left[\left(\frac{\overleftrightarrow{\mathbf{I}}}{m} \right)_j \cdot \nabla V_j^* \right] + \frac{1}{2V_T} \left[\nabla V_j^* \cdot \left(\frac{\overleftrightarrow{\mathbf{I}}}{m} \right)_j \cdot \nabla V_j^* \right] \right\} \quad (\text{A.15})$$

which is the ECBE equation for a multi-valley system and arbitrary confinement directions. It is easy to demonstrate that equation (A.15) reduces to the standard density gradient theory, equation (A.7), when only one valley and a diagonal effective mass tensor with the same value for all the elements are assumed.

A.4 Simulation results

To test the performance of the simulator, a 25 nm channel length Double Gate SOI FET (DGSOI), Figure A.5, has been considered. The device has been chosen to meet the ITRS 2004 requirements for the 32nm and 65nm nodes [Webb]. The silicon thickness (T_{Si}) is 12 nm, the effective oxide thickness (EOT) is 9 Å and the metal gate contacts have a work-function value of 4.6 eV. The drain and source doping concentration is $N_D = 2 \times 10^{20} \text{cm}^{-3}$ and a very light doping concentration, $N_A = 10^{15} \text{cm}^{-3}$, is used in the channel.

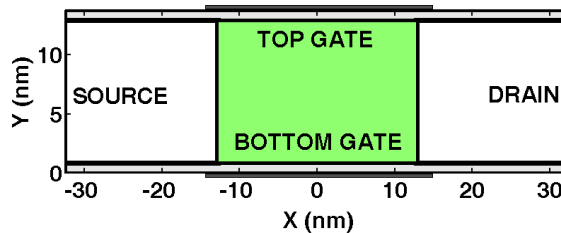


Figure A.5: DGSOI structure used in the simulations.

Three surface orientations were considered for the DGSOI device. The values used in the effective mass tensors for each valley are shown in Table 4.1, where X

represents the transport direction, Y the confinement direction and Z is perpendicular to the XY plane shown in Figure A.5. $m_l = 0.98m_0$ and $m_t = 0.19m_0$ are the longitudinal and transversal effective masses respectively and m_0 is the free electron mass.

	(100)			(110)			(111)		
	X	Y	Z	X	Y	Z	X	Y	Z
<i>Valley 1</i>	m_t	m_l	m_t	$\frac{m_t+m_l}{2}$	$\frac{2m_t m_l}{m_l+m_t}$	m_t	$\frac{2m_t+m_l}{3}$	$\frac{3m_t m_l}{m_l+2m_t}$	m_t
<i>Valley 2</i>	m_l	m_t	m_t	$\frac{m_t+m_l}{2}$	$\frac{2m_t m_l}{m_l+m_t}$	m_t	$\frac{2m_t+m_l}{3}$	$\frac{3m_t m_l}{m_l+2m_t}$	m_t
<i>Valley 3</i>	m_t	m_t	m_l	m_t	m_t	m_l	$\frac{2m_t+m_l}{3}$	$\frac{3m_t m_l}{m_l+2m_t}$	m_t

Table 4.1 Values used in the effective mass tensors for each valley. X represents the transport direction, Y the confinement direction and Z is perpendicular to the XY plane. $m_l = 0.98m_0$ and $m_t = 0.19m_0$ are the longitudinal and transversal effective masses respectively (m_0 is the free electron mass).

A set of simulations were performed to compare classical and quantum-corrected Monte Carlo codes. Figure A.6 (left) shows the actual carrier distribution when quantum corrections are taken into account at the midpoint between drain and source of the DGSOI transistor for the (100) surface orientation with $V_G = 1V$ and $V_{DS} = 0V$. Using the symmetry of the structure, only half the electron concentration has been represented. As can be observed, the maximum of the distribution is no longer at the interface and its position corresponds to that predicted by the solution of the Schrödinger equation (solid line). The MV-ECBE solution is sketched with a dashed line and the distributions corresponding to each valley are represented by symbols. Valley number one corresponds to the heaviest confinement mass, which is the most populated, as theory would lead us to expect, showing a break in the degeneracy band minima compared to the three-dimensional electron gas model. Figure A.6 (right) shows a mid-channel electron concentration cut for the same conditions but when 1V is applied between drain and source. In this case the degeneration in valleys 2 and 3, which have the same confinement mass but different mass in the transport direction, is broken when an electric field is applied.

Since tunneling has not been taken into account in this study, quantum corrections are calculated only in the silicon slab sandwiched between the oxide. Figure

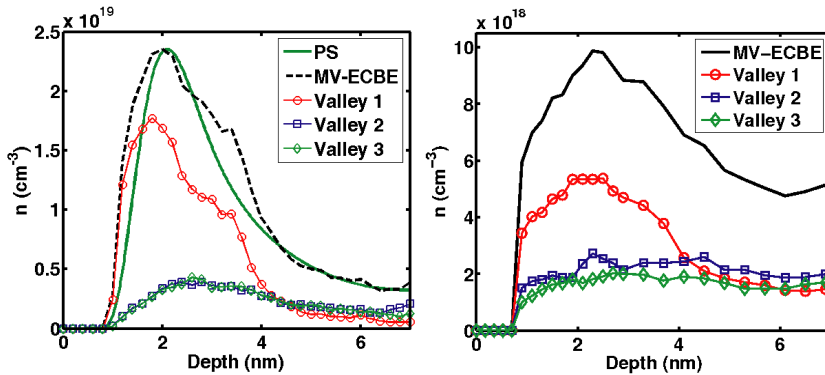


Figure A.6: Cross-section of electron density in the center of the channel in the DGSOI device with $T_{ox} = 0.9nm$ when $1V$ is applied to each gate. In the right side, Poisson-Schrödinger calculation (solid) is compared with MC results using the MV-ECBE (dashed). The contribution from each valley is also shown (symbols). Left, MV-ECBE calculation when $1V$ is applied to each gate and $V_{DS} = 1V$, Note how the degeneration between valleys 2 and 3 is broken when a lateral field is applied since the effective conduction mass is different for each valley.

A.7 shows the electrostatic potential (solid) and the corrected potential corresponding to each valley, again for the (100) surface. A repulsive potential can be observed near the silicon-oxide interfaces pushing out the electrons from the interface, however the quantum correction tends towards zero where confinement effects are negligible. The MV-ECBE introduces different corrections for each valley since the confinement effective masses are not the same.

To calibrate the simulator in terms of transport, a set of simulations were performed to calculate mobility curves in a long channel DGSOI device when a moderate lateral field is applied. The data were extracted by evaluating the following expression at the midpoint of the channel

$$\mu = \frac{\int_{T_{Si}} \frac{v_x(y)}{f_x(y)} n(y) dy}{\int_{T_{Si}} n(y) dy} \quad (\text{A.16})$$

where the integrals are calculated along the confinement direction and v_x and f_x respectively correspond to the local velocity and electric field components in the

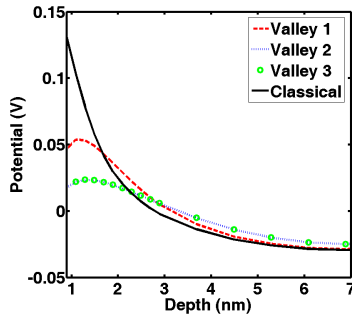


Figure A.7: Detail of the electrostatic potential in a DGSOI MOSFET near the Si-SiO₂ interface when 1V is applied to both gates. Classical (solid) and quantum corrected potentials used to calculate the driving force for each valley in EMC simulations are represented. The repulsive potential can be observed near the interface (Depth = 0.9nm) for MV-ECBE calculations.

transport direction. Phonon, Coulomb and surface roughness scattering were considered, with $\Delta_{SR} = 0.185nm$ and $L_{SR} = 1.5nm$ for both interfaces. The electron mobility was evaluated with this EMC and compared with the results obtained from a one-particle 1D MC which self-consistently solves the Poisson-Schrödinger equations. The simulator has been widely used in several previous studies and thoroughly explained elsewhere [G⁺94]. Figure A.8 (left) shows the results of the comparison between MV-ECBE (symbols) and 1D-MC (solid line) mobility calculations. The agreement observed between the two results is very good. I-V calculations were performed to study the effect of quantum corrections in the transfer characteristics of the (100) DGSOI device. As shown in Figure A.8 (right), the classical MC simulations clearly overestimate the current when compared with the quantum corrected results. Threshold voltages were calculated and a lower value was obtained in the classical simulation than in the QEMC (e.g. $V_{th}^q = 0.54V$ and $V_{th}^{cl} = 0.47V$ for $V_{DS} = 0.1V$). Sub-threshold swing was also evaluated, showing a degradation in the quantum-corrected case: $70mV/dec$ for classical and $76mV/dec$ for quantum with $V_{DS} = 1V$. Finally, drain-induced barrier lowering (DIBL) also increased when quantization was taken into account, its value varying from $DIBL_{cl} = 28mV/V$ to $DIBL_q = 34mV/V$.

Steady state was studied in both DGSOI and nMOSFET devices for $V_G = V_{DS} =$

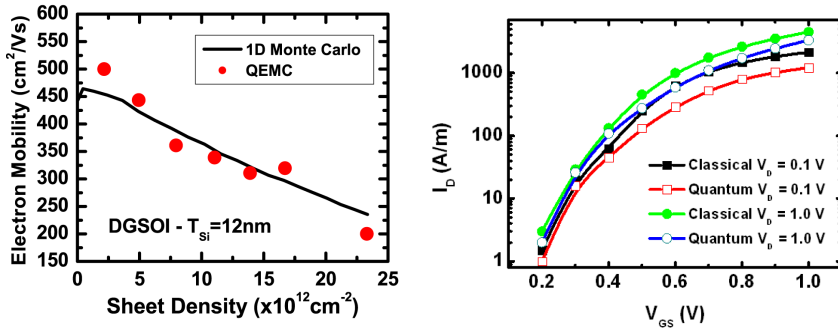


Figure A.8: Comparison between mobility curves obtained from one-dimensional QMC (solid) and the Q-EMC (symbols) for a 12nm thickness DGSOI (left). Phonon, Coulomb and surface roughness scattering are considered. In the right side, classical (solid symbols) and quantum-corrected (open symbols) I-V curves comparison for the DGSOI MOSFET. When MV-ECBE is used, a degradation is observed on the sub-threshold slope. DIBL and threshold voltage are also increased.

1V bias conditions. In Figure A.9 (left), electrostatic potential distribution (top) and electron density contour plots (bottom) are shown for a (100) oriented DGSOI. Once more, the electron concentration profile can be observed showing the effects of confinement in the channel, the device being in saturation where the pinch-off area appears. For the sake of comparison, Figure A.9 (right) shows the inversion charge along the transport direction for the DGSOI device. As predicted by the Poisson-Schrödinger calculations, the inversion charge is smaller when quantum corrections are taken into account, especially in the channel area, where the differences between the two approaches are more significant. This effect increases the threshold voltage, as mentioned previously.

Figure A.10 (right) shows a comparison between classical and quantum corrected average energy (top) and average drift velocity (bottom) along the channel. Average values along the transport direction are weighed by the electron concentration at each point and normalized in the direction perpendicular to the oxide interface. A higher average velocity for the quantum corrected simulation can be observed. Figure A.10 (left) represents average energies (top) and velocities (bottom) for different surface orientations. Both magnitudes are greater for the (100) oriented device (solid

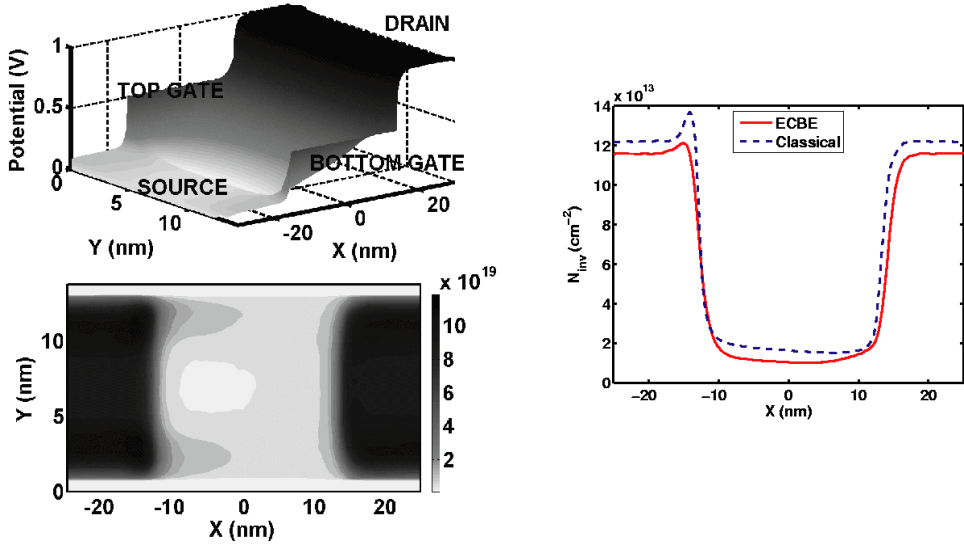


Figure A.9: Electrostatic potential (top left) and electron concentration (bottom left) plots of the DGSOI device when a symmetrical voltage of $1V$ is applied to both gates and drain to source voltage is $V_{DS} = 1V$. Note how the maximum value of the electron concentration is again shifted from the oxide interface to the inside part of the channel. Inversion charge plot along the channel direction (right) for classical (dashed) and MV-ECBE (solid) simulations. The reduction in value for the quantum case implies an increase in the threshold voltage.

line) while the effective transport mass is smaller than in the (111) (symbols) and (110) (dashed line) cases.

Thanks to the fact that the MV-ECBE method adjusts the valley population in a self consistent way, certain quantum effects in ultra thin body devices (UTB) come naturally from the calculations. Figure A.11 (left) sketches the drain current dependence when T_{Si} is reduced and the inversion charge is kept constant. For small values of T_{Si} , an increasing in the drain current is observed. This effect, known as volume inversion is mainly due to the strong coupling between the two channels produced in UTB SOI transistors [BCB⁺87]. The effective conduction mass is also represented (inset) showing the Inter-Subband modulation effect which produces a reduction of the effective mass when T_{Si} decreases because the population of the

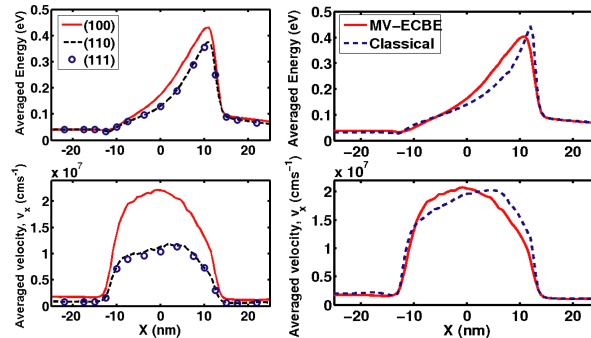


Figure A.10: Average energy (top) and drift velocity (bottom) along the channel for a drain voltage of 1V. Quantum corrected (solid) and classical (dashed) calculations are shown for (100) orientation (right). In the left side three surface orientations are considered, the (100) (solid line) device shows higher energy and drift velocity since presents a smaller conduction mass than in (110) (dashed line) and (111) (symbols) devices.

first valley, with the smallest conduction mass, increases.

Transient simulations were also performed and in Figure A.11 (bottom-right), time-dependent drain current is shown for the (100) oriented DGSOI. Two shifted pulses were applied to front (solid line) and back (dashed line) gates with ramp times of $0.1ps$ and $1V$ of amplitude (top-right). During the simulation, the drain to source voltage was kept constant and equal to $V_{DS} = 1V$. It can be observed that when both the gates are biased, the current is considerably more than double the value obtained when only one of the channels is in the inversion regime. This effect is a direct consequence of the volume inversion as has been already commented.

A.4.1 Description of a DGSOI transistor operated as a VMT

The structure under study in this work is a DGSOI transistor with a silicon channel thickness varying from $T_W = 20 - 50nm$, gate length of $L_G = 25 - 200nm$ and oxide thickness of $T_{ox} = 1nm$ for both front and back insulator layers. Gate contacts are made by Tungsten with a work-function of $4.6 eV$. Source and drain have a doping concentration of $N_D = 10^{20}cm^{-3}$ and the channel is lightly doped ($N_A = 10^{15}cm^{-3}$). The device under study has been depicted in Fig. A.5.

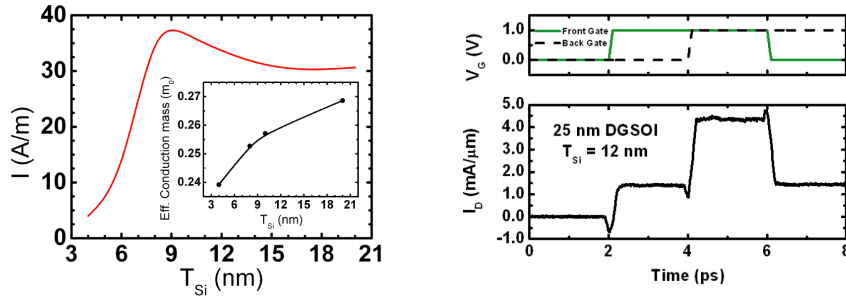


Figure A.11: Left: Drain current and effective conduction mass (inset) versus channel thickness plots. Volume inversion and Inter-subband Modulation effects can be observed. Right: Transient simulation of the DGSOI device for a drain to source voltage of 1V.

Time-dependent gate bias is shown (top) for front (solid) and back gates (dashed).

Symmetrical behavior is observed when one of the channels is biased (single gate operation) whereas a current level more than double that in the case of the SG is observed for symmetrical operation as an effect of channel coupling.

VMT operation demands two channels with different transport properties. As has been mentioned before, high doping has been used normally as degradation mechanism in order to increase Coulomb scattering in the low mobility channel. The drawback of this mechanism is that Coulomb scattering affects also the mobility in the other channel reducing the mobility ratio and therefore the performance of the device. Therefore, it becomes necessary to choose a degradation mechanism which degrades the transport properties only in one of the channels (i.e. near to one of the interfaces). Pros and cons of different degradation mechanisms such as Coulomb scattering, the use of an amorphous material or the creation of an intentionally rough interface have been analyzed in [SGG⁺05b] and [SGG⁺05c]. An intentionally degraded Si – SiO₂ interface will be used for the following study because the mobility ratio obtained produces a higher current ratio than when Coulomb scattering is used as main degradation mechanism. To obtain an inversion layer in only one of the channels, a positive voltage is applied to the corresponding gate whereas for the non conducting channel a 0 or negative bias is used. To switch the device the applied bias in the gates are exchanged in order to transfer the charge from one interface to the other one.

A.4.2 The VMT operation

Once the mobility modulation has been demonstrated for silicon devices, [SGG⁺05b], a study of transient behavior is necessary to assess the dynamic performance of VMTs. Figure A.12 shows a complete *on-off-on* transient using (1.5, -0.5) and (-0.5, 1.5) V to obtain *on* and *off* conduction states respectively, where the first and second numbers correspond to the voltages applied in the high and low mobility channels respectively. The considered channel length is 200 nm and the silicon thickness 30 nm. The surface roughness parameters for the degraded channel has been set to $\Delta_{SR} = L_{SR} = 2nm$. Total inversion charge is kept almost constant during the transient operation and drain-source voltage is set to $V_{DS} = 0.5V$. Drain current for (111) (red) and (100) (blue) surface orientations has been considered obtaining a higher current ratio for the (111) direction.

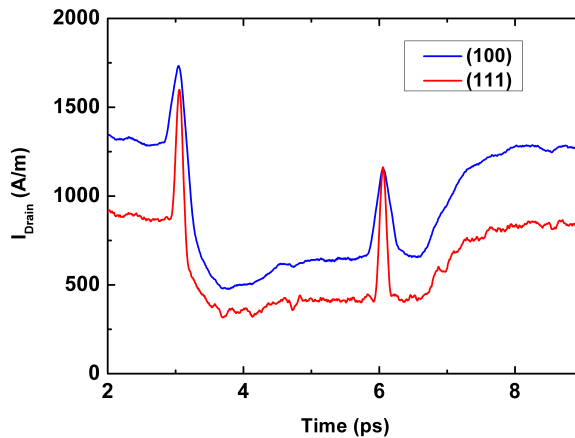


Figure A.12: Drain current during a switch transient for a 200 nm channel length device and (111) (red) and (100) (blue) surface orientations.

The normalized number of particles is shown in figure A.13. As can be observed only a small change in the number of particles (less than 5%) occurred during switch mainly because a linear change in the gate potential is only an approximation to a constant total inversion charge switch [PAHG04]. In opposition to the silicon-based VMT proposed for other authors [CA99d], front and back gates have the

same length reducing drastically the number of particles which have to be injected or removed from the channel in order to reach the stationary carrier distribution under the biased gate. Therefore, the parasitic effect of source-channel and drain-channel junctions is considerably reduced and it does not become the main reason for the frequency response limit for VMT as it happens in conventional FETs.

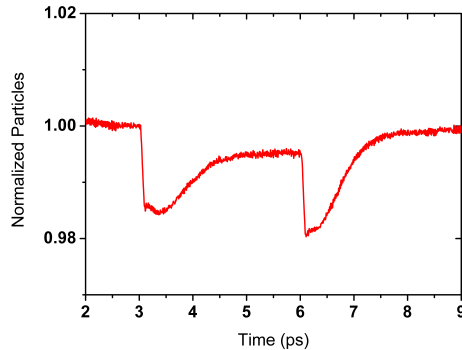


Figure A.13: Normalized number of particles for the 200 nm length VMT. The resulting carrier modulation is very small during the switch.

Switching times in the order of 1ps are achieved (i.e. $f_T \sim 1THz$) since velocity modulation operation explodes the ultrashort perpendicular transit time between the two adjacent channels. Simulations also show a weak dependence of switch time on channel length comparing to standard FET devices. This fact is not possible to achieve in a conventional FETs where switching time is controlled by the carriers transit time from source to drain. As has been observed, the proposed device has a very good behavior concerning to the carrier modulation, however the maximum current ratio obtained is still smaller than 10 which is the value to obtain a feasible VMT. To improve the results a new geometry has been proposed. In this case, an engineered source/drain is used considering a gaussian profile, Figure A.14. The advantage comes from the increased serial resistance obtained when the carriers are confined to the bottom interface. In this way, a new mechanism to obtain current modulation is considered.

The carrier modulation is higher in this case, about 15%, however there is an increase in the current ratio. Figure A.15 shows different switch transients obtained

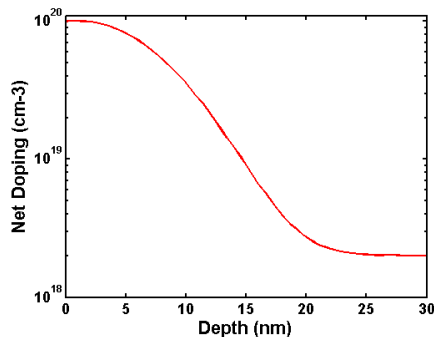


Figure A.14: Source/Drain doping profile used in the new proposed structure.

with engineered source/drain contacts for a 200nm channel length device. A standard single gate operation (green) is compared to velocity operation devices considering surface roughness as degradation mechanism (blue) and the combined effect of surface roughness and doping compensation (red). The obtained current ratio is 14 when only surface roughness is considered and bigger than 100 when doping compensation is also taken into account. Even in this case, where carrier modulation is higher, switch time is still smaller than in the SGSOI operation mode.

A.4.3 Switching time limitations

The very small carrier density modulation between *on* and *off* states means that the high frequency response of the device is not dominated by junction capacitances like in normal FET devices, as has been already commented. So that, transit time between channels could be considered as the only factor that limit the transient operation of DGSOI operated as VMT. However other aspects of the device operation have to be considered.

The first limitation to be considered arises from an external factor. A MOS structure working under strong inversion conditions operates as a capacitor like structure. Thus for steady state operation the same amount of charge is located in the inversion layer and in the gate area, since no charge in the oxide is considered. When the device switches, the charge in the channel is transferred to the vicinity of the other interface, but the charge in the gate contact has to be also extracted and

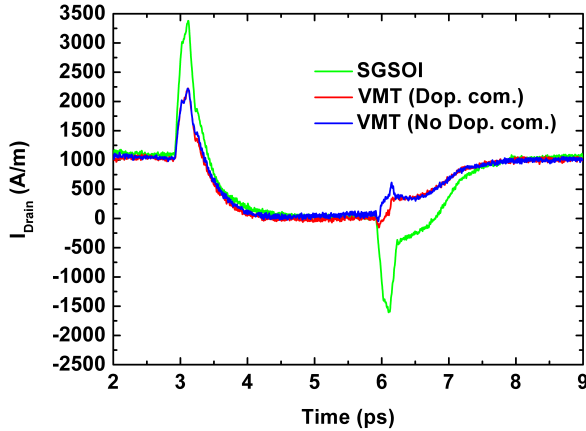


Figure A.15: Drain current for the drain/source engineered structure. SGSOI operation (green) is compared to VMT mode when only surface roughness is considered as degradation mechanism (blue) and the combined effects of doping compensation and rough interface are used (red).

injected to the other gate contact in order to reach charge neutrality. Figure A.16 shows the gate current level during a switch transient for different voltage ramps calculated via Ramo-Shockley's theorem. In this simulation drain-source voltage is kept constant during operation and equal to $0.4V$.

If the gate switch time is longer than the intrinsic VMT switch time this process will dominate the behavior of the device. Assuming that $I_G \leq I_D$, usual operation conditions, there is a limitation on the voltage ramp that can be applied to the gates. Three different cases are shown in figure A.16. An "instantaneous switching" is simulated changing from initial to final voltage value in a single time step ($0.1fs$), the other two represent voltage ramps of $0.5ps$ and $1ps$. In the fastest switch, current peak overcomes the drain current level at the same bias point. However the gate current decreases for longer ramps, therefore this extrinsic effect will not become a limit for the structure. For longer channels two effects can make this limitation very important. In one hand the drain current is reduced as the gate length is increased and on the other hand the total charge in the inversion layer grows also with the gate length, thus a greater amount of charge has to be transfer with a smaller maximum

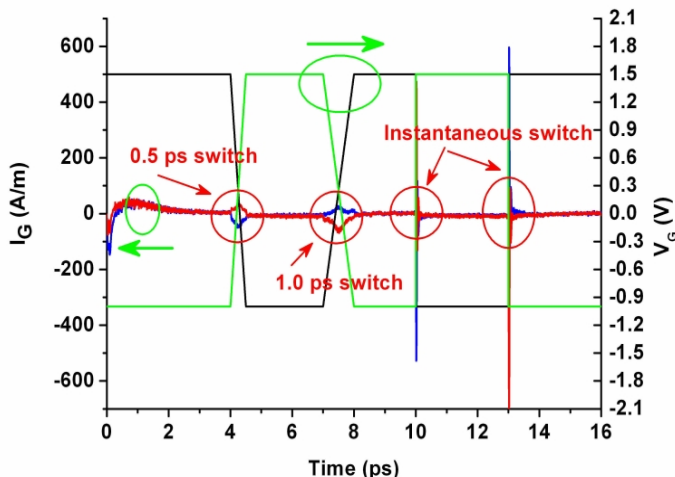


Figure A.16: Induce gate-electrode currents for different voltage ramp. Note how the current peak decreases when the ramp time is bigger.

level of current increasing. As a consequence, the minimum ramp time necessary to switch the device properly also increases.

Concerning intrinsic limitations, junction capacitances effects have been already commented. There are still two effects that have to be taken into account: Transversal transit time and establishment time for the longitudinal component of the velocity. Figure A.17 represents time dependent spatial average values for both transversal (blue) and longitudinal (red) components of the carrier velocity.

A measure of the transversal transit time can be the study of the mean value of the transversal velocity component of the electrons (v_y) during a switch. In steady-state, the average transversal velocity is very small. During the switch, carriers has to be accelerated in order to reach the opposite interface. As the inversion layer is formed in the other interface average transversal velocity component decreases until the stationary spatial distribution of the carriers is reached. The figure shows that this process takes about $0.6ps$ while the switch time is longer. To reach a new steady state, carriers not only have to be transferred to the other interface and redistribute spatially but also they need to get the drift velocity corresponding

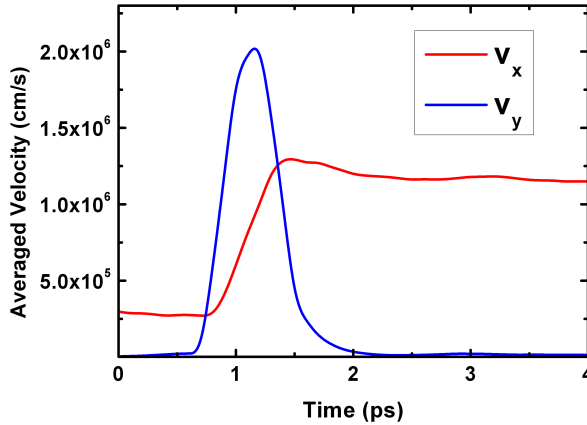


Figure A.17: Average longitudinal (v_x) and transversal (v_y) velocities during switch-on transient. Note that the time spent by the carriers to reach the drift velocity is longer than the transversal transit time.

to the new mobility conditions (the lateral field does not change). This process cannot begin until the carriers reach the other channel and takes a time (so called relaxation time) which is longer the larger is the difference of mobilities. Figure A.17 also shows this effect and can be observed how switch time corresponds to the relaxation time for longitudinal average component ($\sim 1ps$). Therefore these two intrinsic limitations are related in the way that the shorter the transversal transit time, the smaller the delay between the starting of the switch and the beginning of the longitudinal velocity relaxation process. Depending on the requirements, a compromise has to be taken in order to minimize the delay between spatial and velocity redistribution and maximize the current ratio.

A.5 Conclusions

In this work an EMC study has been performed to show that a double gate silicon-on-insulator (DGSOI) transistor could operate as a VMT. The MV-ECBE method has been presented to include quantum corrections. This approximation, which naturally takes into account surface orientation and valley characteristics, does not use

the effective mass of the carriers as fitting parameter. Phonon and surface roughness scattering rates were re-calculated in order to include size quantization and anisotropy effects to describe the pseudo-2D electron gas. A quantum corrected EMC device simulator based on the MV-ECBE method was used to check the model. Mobility curves for long channel devices were calculated by means of a calibration test comparing the results with a one-particle 1D-MC code, which self-consistently solves the Poisson and Schrödinger equations, obtaining close approximations when Coulomb, phonon and surface roughness scattering mechanisms are included. Steady-state simulations were performed to compare classical and quantum approximations in state-of-the-art benchmark devices considering both bulk and DGSOI devices. Furthermore, transient calculations were carried out in DGSOI devices to show the time-dependent features of the Q-EMC. This method has the advantages of semi-classical EMC since this is much less time-consuming than Schrödinger-based device simulators and is free of effective mass fitting. Simulation results accurately reproduce the actual electron profile and valley occupation in both bulk and SOI structures, which makes this an interesting option for use in the study of electron transport in nano-devices.

Both stationary and transient simulations have been carried out in order to obtain $I - V$ curves and switch time calculations for VMTs. The simulation results predict sub-picosecond switch time with a small I_{on}/I_{off} ratio. However, using source/drain engineering, current ratios bigger than 10 can be obtained even at room temperature with and small increasing of the switch time. Extrinsic and intrinsic limitations such as gate-induced currents, junction capacitances, transversal transit time and longitudinal velocity component relaxation time have been also discussed. Our results show that intrinsic limitations are more important for devices with $L_G \leq 100nm$.

Apéndice B

List of publications

B.1 Referenced papers

C. Sampedro, F. Gámiz, A. Godoy and F. García Ruiz. The Multivalley Effective Conduction Band-Edge method for Monte Carlo simulation of nanoscale structures. *IEEE Transactions on Electron Devices*. **53**(11):2703, 2006.

C. Sampedro, F. Gámiz, A. Godoy and F. Jiménez-Molinos. Quantum Ensemble Monte Carlo of silicon-based nanodevices. *Journal of Computational Electronics*. Accepted.

A. Godoy, A. Ruiz-Gallardo, C. Sampedro and F. Gámiz. Quantum-mechanical simulation of multiple-gate MOSFETs. *Journal of Computational Electronics*. Accepted.

A. Godoy, C. Sampedro, F. Gámiz and L. Donetti. Simulation of ultrathin-body SOI MOSFETs. *Solid State Electronics*. Submitted.

L. Donetti, F. Gámiz, N. Rodríguez, F. Jiménez-Molinos and C. Sampedro. Influence of acoustic phonon confinement on electron mobility in ultrathin silicon on insulator layers. *Applied Physics Letters*, **88**(12):122108, 2006.

C. Sampedro, F. Gámiz, A. Godoy, M Prunnila and J. Ahopelto. A comprehensive study of carrier velocity modulation in DGSOI transistors. *Solid State Electronics*, **49**(9):1504-1509, 2005.

C. Sampedro, F. Gámiz, A. Godoy, M Prunnila and J. Ahopelto. Monte Carlo simulation of double gate silicon-on-insulator devices operated as velocity modula-

tion transistors. *Applied Physics Letters*, **86**(20):202115, 2005.

F. Gámiz, A. Godoy and C. Sampedro. Monte Carlo simulation of electron velocity overshoot in DGSOI MOSFETs. *Journal of Computational Electronics*, **3**:295-298, 2004.

B.2 Conference contributions

F. Gámiz, A. Godoy, J. B. Roldán, C. Sampedro and L. Donetti. Charge transport in nanoscaled SOI devices (invited). *NATO ARW 2006 Nanoscaled Semiconductor-Insulator Structures and Devices*, Sudak (Ukraine), 2006.

F. Gámiz, A. Godoy, J. B. Roldán, C. Sampedro and L. Donetti. Electron transport in Silicon based nano-transistors. *NANO2006 Workshop. Perspectives in Nanoscience and Nanotechnology*, San Sebastián (Spain), 2006.

F. Gámiz, A. Godoy, J. B. Roldán, C. Sampedro, L. Donetti and F. Jiménez-Molinos. Simulation of silicon based nanodevices (invited). *7th Symposium, Diagnostics and Yield. Advanced silicon devices and technology for ULSI era*, Warsaw (Poland), 2006.

C. Sampedro, F. Gámiz, A. Godoy and F. G. Ruiz. Quantum corrected Ensemble Monte Carlo simulation of UTB-DGSOI. Contribution of Volume Inversion and Inter-Subband Modulation effects. *IEEE International 2006 SOI Conference*, Niagara Falls (USA), 2006.

F. Gámiz, A. Godoy, J. B. Roldán, C. Sampedro, L. Donetti and F. Jiménez-Molinos. Simulation of silicon based nanodevices. *7th Symposium, Diagnostics and Yield. Advanced silicon devices and technology for ULSI era*, Warsaw (Poland), 2006.

C. Sampedro, F. Gámiz, A. Godoy and F. Jiménez-Molinos. Quantum Ensemble Monte Carlo of silicon based nanodevices. *International Workshop on Computational Electronics IWCE 11*, Vienna (Austria), 2006.

A. Godoy, A. Ruiz-Gallardo, C. Sampedro and F. Gámiz. Quantum mechanical simulation of multiple-gate MOSFETs. *International Workshop on Computational Electronics IWCE 11*, Vienna (Austria), 2006.

A. Godoy, A. Ruiz-Gallardo, C. Sampedro and F. Gámiz. Accurate simulation of multiple-gate SOI MOSFETs. *EUROSOI 2006 Workshop*, Grenoble (France), 2006.

C. Sampedro, F. Gámiz, A. Godoy and F. Jiménez-Molinos. Quantum Monte

Carlo simulation of DGSOI using the Multi-Valley Effective Conduction Band Edge method. *EUROSOI 2006 Workshop*, Grenoble (France), 2006.

C. Sampedro, F. Gámiz, A. Godoy, M. Prunnila and J. Ahopelto. Numerical simulation of velocity modulation transistors. *4th ESA Workshop on Millimetre Wave Technology and Applications*, Espoo (Finland), 2006.

F. Gámiz, P. Cartujo-Cassinello, J. B. Roldán, C. Sampedro and A. Godoy. Influence of confined acoustic phonons on the electron mobility in ultrathin silicon-on-insulator layers. *207th Meeting of the Electro Chemical Society*, Quebec (Canada), 2005.

C. Sampedro, F. Gámiz, A. Godoy, M. Prunnila and J. Ahopelto. Monte Carlo simulation of silicon-based velocity modulation transistors. *207th Meeting of the Electro Chemical Society*, Quebec (Canada), 2005.

F. Gámiz, A. Godoy, J. B. Roldán and C. Sampedro. Electron transport in silicon inversion slabs of nanometric thickness. *SPIE Microtechnologies for the new Millennium 2005 Conference: Nanotechnology II*, Seville (Spain), 2005.

C. Sampedro, A. Godoy, F. Gámiz, J. B. Roldán, J. E. Carceller and P. Cartujo. Monte Carlo simulation of velocity modulation transistors. *CDE 2005*, Tarragona (Spain), 2005.

C. Sampedro, F. Gámiz, A. Godoy, M. Prunnila and J. Ahopelto. A comprehensive study of carrier velocity modulation in DGSOI transistors. *EUROSOI 2005 Workshop*, Granada (Spain), 2005.

F. Gámiz, A. Godoy and C. Sampedro. Monte Carlo simulation of electron overshoot velocity in DGSOI MOSFETs. *International Workshop on Computational Electronics IWCE 10*, Purdue (USA), 2004.

C. Sampedro, F. Gámiz, A. Godoy, M. Prunnila and J. Ahopelto. DGSOI operated as velocity modulation transistor. *IEEE International 2004 SOI Conference*, Charleston (USA), 2004.

Bibliografía

- [ABW03] A. Asenov, A. R. Brown, and J. R. Watling. Quantum corrections in the simulation of decanano mosfets. *Solid State Elec.*, 47(7):1141–45, 2003.
- [AI89] M. G. Ancona and G. J. Iafrate. Quantum correction to the equation of state of an electron gas in a semiconductor. *Phys. Rev. B*, 39(13):9536–9540, May 1989.
- [Anc92] M. G. Ancona. Density-gradient analysis of effects of geometry on field-emitter characteristics. In *International Electron Device Meeting, 1992. IEDM 1992*, pages 383–384, San Francisco, CA, 1992.
- [Ase98] A. Asenov. Random dopant induced threshold voltage lowering and fluctuations in sub-0.1 μm mosfet's: A 3-d \AA tomistic $\ddot{\text{T}}$ simulation study. *IEEE Trans. on Elec. Dev.*, 45(12):2505–2513, December 1998.
- [AT87] M. G. Ancona and H. F. Tiersten. Macroscopic physics of the electron inversion layer. *Phys. Rev. B*, 35(15):7959–7965, May 1987.
- [AYD⁺00] M. G. Ancona, Z. Yu, R.W. Dutton, P.J. Vande Voorde, M. Cao, and D. Vook. Density gradient analysis of mos tunneling. *IEEE Trans. on Elec. Dev.*, 47(12):2310–2319, December 2000.
- [AYL⁺97] M. G. Ancona, Z. Yu, W.C. Lee, R.W. Dutton, and P.J. Vande Voorde. Density-gradient simulations of quantum effects in ultra-thin-oxidemos structures. In *International Conference on Simulation of*

- Semiconductor Processes and Devices, 1997. SISPAD 1997*, pages 97–100, Cambridge, MA, 1997.
- [B⁺03] F. M. Bufler et al. Monte carlo, hydrodynamic and drift-diffusion simulation of scaled double-gate mosfets. *J. Comput. Electron.*, 2:81–84, 2003.
- [BAC⁺98] S. Babiker, A. Asenov, N. Cameron, S. P. Beaumont, and J. R. Barker. Complete monte carlo rf analysis of real short-channel compound fets. *IEEE Trans. Elec. Dev.*, 45(8):1644–1652, August 1998.
- [BCB⁺87] F. Balestra, S. Cristoloveanu, M. Benachir, J. Brini, and T. Elewa. Double-gate silicon-on-insulator transistor with volume inversion: A new device with greatly enhanced performance. *IEEE Elec. Dev. Lett.*, 8(9):410–412, September 1987.
- [BCBG95] X. Baie, J.P. Colinge, V. Bayot, and E. Grivei. Quantum-wire effects in thin and narrow soi mosfets. In *Proceedings of the IEEE International SOI Conference 1995*, pages 66–67, Tucson, 1995.
- [BH51] H. Brooks and C. Herring. Scattering by ionized impurities in semiconductors. *Phys. Rev.*, 83:879, 1951.
- [BP80] H.L. Berk and D. Pfirch. Wkb method for systems of integral equations. *J. of Math. Phys.*, 21(8):2054–2066, August 1980.
- [Bru95] M. Bruel. Silicon on insulator material technology. *Elec. Lett.*, 31(14):1201–1202, July 1995.
- [BT03] B.Wu and T. Tang. Quantum corrected boltzmann transport model for tunneling effects. In *International Conference on Simulation of Semiconductor Processes and Devices, 2003. SISPAD 2003*, pages 279–282, 2003.
- [C⁺00] J. A. Carrillo et al. Computational macroscopic approximations to the one dimensional relaxation time kinetic system for semiconductor. *Physica D*, 146:289–306, 2000.

- [C⁺02] Q. Chen et al. A comprehensive analytical subthreshold swing (s) model for double-gate mosfets. *IEEE Trans. Elec. Dev.*, 49(6):1086–1090, June 2002.
- [CA99a] G. C. Crow and R. A. Abram. High mobility electron gases in si/si₀:77ge₀:23 quantum wells at 1.7 k. *Sem. Sci. and Tech.*, 14(8):721–726, August 1999.
- [CA99b] G. C. Crow and R. A. Abram. Monte carlo simulations of capture into quantum well structures. *Sem. Sci. and Tech.*, 14(1):1–11, January 1999.
- [CA99c] G. C. Crow and R. A. Abram. Monte carlo simulations of electron transport in coupled si quantum wells. *Sem. Sci. and Tech.*, 14(12):1107–1113, December 1999.
- [CA99d] G. C. Crow and R. A. Abram. Performance predictions for a silicon velocity modulation transistor. *J. Appl. Phys.*, 85(2):1196–1202, January 1999.
- [CAXC06] J. P. Colinge, J. C. Alderman, W. Xiong, and C. R. Cleavelin. Quantum-mechanical effects in trigate soi mosfets. In *Proceedings of EUROSOI 2005 Conference*, Grenoble, 2006.
- [CC02] J.P. Collinge and C.A. Collinge. *Physics of Semiconductors*. Kluwer Academic Press, Boston, 2002.
- [CC03] G. K. Celler and S. Cristoloveanu. Frontiers of silicon-on-insulator. *J. Appl. Phys.*, 93(9):4955–4978, May 2003.
- [Col04] J.P. Collinge. *Silicon-On-Insulator Technology: Materials to VLSI*. Kluwer Academic Press, Boston, 3rd edition, 2004.
- [CWJM97a] E. B. Cohen, K. J. Webb, D. B. Janes, and M. R. Melloch. Demonstration of a velocity modulated transistor. In *Device Research Conference Digest, 1997. 55th*, pages 96–97, Fort Collins, CO, EE.UU, 1997.

- [CWJM97b] E. B. Cohen, K. J. Webb, D. B. Janes, and M. R. Melloch. Real space transfer in a velocity modulated transistor structure. *Appl Phys Lett*, 70(21):2864–2866, May 1997.
- [DAB⁺02] B. Doyle, R. Arghavani, D. Barlage, S. Datta, M. Duczy, J. Kavalieros, A. Murthy, and R. Chaun. Transistor elements for 30nm physical gate length and beyond. *Intel Tech. J.*, 6:42–55, 2002.
- [Els92] L. Elsgoltz. *Ecuaciones Diferenciales y Cálculo Variacional*. MIR, Moscú, 4th edition, 1992.
- [ER80] R. E. Bank and D. J. Rose. Parameter selection for newton-like methods applicable to nonlinear partial differential equations. *Siam J. Numer. Anal.*, 17(6):806–821, December 1980.
- [Fis01] M. V. Fischetti. Long-ranged coulomb interaction in small si devices: Part ii: Effective electron mobility in thin-oxide structures. *J. Appl. Phys.*, 89(2):1232–1250, January 2001.
- [FL93] M. V. Fischetti and S. E. Laux. Monte carlo study of electron transport in silicon inversion layers. *Physical Rev. B*, 48(4):2244–2274, 1993.
- [FL01] M. V. Fischetti and S. E. Laux. Long-ranged coulomb interaction in small si devices: Part i: Performance and reliability. *J. Appl. Phys.*, 89(2):1205–1231, January 2001.
- [FRSA02] D.K. Ferry, S. Ramey, L. Shifren, and R. Akis. The effective potential in device modeling: the good, the bad and the ugly. *J. Comp. Elec.*, 1:59–65, 2002.
- [Fuc38] K. Fuchs. The conductivity of thin metallic films according to the electron theory of metals. *Proc. Cambridge Philosophical Soc.*, 34:100, 1938.
- [G⁺91] V. Gruzinskis et al. An efficient monte carlo particle technique for two-dimensional transistor modelling. *Semiconductor Science and Technology*, 6:602–606, 1991.

- [G⁺94] F. J. Gámiz et al. *Estudio y Caracterización de la Movilidad de Electrones en Transistores MOS por el Método de Monte Carlo*. Departamento de Electrónica y Tecnología de Computadores Universidad de Granada, 1994.
- [G⁺01a] F. J. Gámiz et al. Electron transport in silicon on insulator devices. *Solid State Electronics*, 45:613–620, 2001.
- [G⁺01b] F. J. Gámiz et al. Electron transport in ultrathin double-gate soi devices. *Microelectronic Engineering*, 59:423–427, 2001.
- [G⁺02a] F. J. Gámiz et al. Coulomb scattering model for ultrathin silicon-on-insulator inversion layers. *Appl. Phys. Lett.*, 80(20):3835–3837, May 2002.
- [G⁺02b] F. J. Gámiz et al. Monte carlo simulation of electron mobility in -silicon-on-insulator structures. *Solid State Electronics*, 46:1715–1721, 2002.
- [G⁺03a] F. J. Gámiz et al. Electron mobility in dgsoi transistors: Symmetric-gate versus assymetric-gate configuration. *J. Appl. Phys.*, 94(9):5732–5741, November 2003.
- [G⁺03b] F. J. Gámiz et al. Influence of image force and many-body correction on electron mobility in ultrathin double gate soi inversion layers. *Appl. Phys. Lett.*, 83(15):3120–3122, October 2003.
- [G⁺03c] F. J. Gámiz et al. Monte carlo simulation of remote coulomb scattering limited mobility in mos transistors. *Appl. Phys. Lett.*, 82(19):3251–3253, May 2003.
- [GF01] F. J. Gámiz and M. V. Fischetti. Monte carlo simulation of double-gate silicon-on-insulator inversion layers: The role of volume inversion. *J. Appl. Phys.*, 89(10):5478–5487, May 2001.
- [GFW⁺85] S. M. Goodnick, D. K. Ferry, C. W. Wilmsen, Z. Liliental, D. Fathy, and O. L. Krivanek. Surface roughness at the si(100)-sio2 interface. *Phys. Rev. B*, 32(12):8171–8186, 1985.

- [GG⁺03] F. J. Gámiz, A. Godoy, et al. Effect of polysilicon depletion charge on electron mobility in ultrathin oxide mosfets. *Semiconductor Science and Technology*, 18:927–937, 2003.
- [GHK95] Z.S. Gribnikov, K. Hess, and G.A. Kosinovski. Nonlocal and nonlinear transport in semiconductors: Real-space transfer effects. *J. Appl. Phys.*, 77(4):1337–1373, February 1995.
- [GLVB⁺95] F.J. Gámiz, J.A. López-Villanueva, J. Banqueri, J.E. Carceller, and P. Cartujo. Universality of electron mobility curves in mosfets: a monte carlo study. *IEEE Trans. Elec. Dev.*, 42(2):258–265, February 1995.
- [GLVJT⁺94] F. Gámiz, J.A. López-Villanueva, J.A. Jiménez-Tejada, I. Melchor, and A. Palma. A comprehensive model for coulomb scattering in inversion layers. *J. Appl. Phys.*, 75(2):924–934, January 1994.
- [GP96] T. Gonzalez and D. Pardo. Physical models of ohmic contact for monte carlo device simulation. *Solid State Electronics*, 39(4):555–562, 1996.
- [GR88] V. Gruzinskis and A. Reklaitis. Steady state electron transport in short gaas n⁺-n-n⁺ structures. *Semiconductor Science and Technology*, 3:754–757, 1988.
- [GR03] F. J. Gámiz and J. B. Roldán. Scattering of electrons in silicon inversion layers by remote surface roughness. *J. Appl. Phys.*, 94(1):392–399, July 2003.
- [GRCC⁺01] F. J. Gámiz, J. B. Roldán, P. Cartujo-Cassinello, J. A. López-Villanueva, and P. Cartujo. Role of surface-roughness scattering in double gate silicon-on-insulator inversion layers. *J. Appl. Phys.*, 89(3):1764–1770, 2001.
- [Gri73] Z. S. Gribnikov. Negative diferencial conductivity in a multilayer heterostructure. *Sov. Phys. Semicond.*, 6:1204–1205, 1973.

- [GRLV⁺99] F. J. Gámiz, J. B. Roldán, J. A. López-Villanueva, P. Cartujo-Cassinello, and J. E. Carceller. Surface roughness at the si-sio₂ interfaces in fully depleted silicon-on-insulator inversion layers. *J. Appl. Phys.*, 86(12):6854–6863, December 1999.
- [GSG⁺04] F. Gámiz, C. Sampedro, A. Godoy, M. Prunnila, and J. Ahopelto. Dgsoi devices operated as velocity modulation transistors. In *Proceedings of the International IEEE SOI Conference*, Charleston, SC, 2004.
- [Gám04] F. J. Gámiz. Temperature behaviour of electron mobility in dgsoi transistors. *Semiconductor Science and Technology*, 19:113–119, 2004.
- [Hea02] M. Heath. *Scientific Computing: an Introductory Survey*. McGraw-Hill, NewYork, 2nd edition, 2002.
- [Hei30] W. Heisenberg. *The Physical Principles of the Quantum Theory*. Courier Dover Publications, 1930.
- [HKKT89] D. Hisamoto, T. Kaga, Y. Kawanoto, and E. Takeda. A fully depleted lean-channel transistor (delta)-a novel vertical ultra thin soi mosfet. In *Technical Digest of IEDM 1989*, pages 833–836, 1989.
- [HMSS79] K. Hess, H. Morkoç, H. Shichijo, and B. G. Streetman. Negative differential resistance through real-space electron transfer. *Appl. Phys. Lett.*, 35:469–471, 1979.
- [Hän91] W. Hänsch. *The Drift Diffusion Equation and Its Applications in MOSFET Modeling*. Springer-Verlag, Wien, 1991.
- [IDA78] K. Izumi, M. Doken, and H. Ariyoshi. C.M.O.S. devices fabricated on buried SiO₂ layers formed by oxygen implantation into silicon. *Electronics Letters*, 14:593–+, August 1978.
- [ITR05] ITRS. International roadmap for the semiconductor industry, 2005.

- [JPM03] S. Jin, Y.J. Park, and H. Min. A numerically efficient method for the hydrodynamic density-gradient model. In *International Conference on Simulation of Semiconductor Processes and Devices, 2003. SISPAD 2003*, pages 263–266, 2003.
- [JPM04] S. Jin, Y.J. Park, and H. Min. Simulation of quantum effects in the nano-scale semiconductor device. *Semicond. Technol. and Science*, 4:32–40, 2004.
- [JR83] C. Jacoboni and L. Reggiani. The monte carlo method for the solution of charge transport in semiconductors with applications to covalent materials. *Revue of Modern Physics*, 55(3):645–705, July 1983.
- [K⁺91] H. Kim et al. An extended proof of the ramo-shockley theorem. *Solid State Electronics*, 34(11):1251–1253, 1991.
- [KCL⁺94] A. Kurobe, I. M. Castleton, E. H. Linfield, M. P. Grimshaw, K. M. Brown, D. A. Ritchie, G. A. C. Jones, and M. Pepper. Transport properties of a wide-quantum-well velocity modulation transistor structure. *Semicond. Sci. Technol.*, 9:1744–1747, 1994.
- [KH87] I. C. Kizilyalli and K. Hess. Ensemble monte carlo simulation of a velocity-modulation field effect transistor (vmt). *Jap. J. App. Phys.*, 26(9):1519–1524, September 1987.
- [Kil76] J. S. Kilby. Invention of the integrated circuit. *IEEE Trans. Elec. Dev.*, 23(7):648, 1976.
- [Kit86] C. Kittel. *Introduction to Solid State Physics*. John Willey and Sons, New York, 6th edition, 1986.
- [KL83] A. Kastalsky and S. Luryi. Novel real-space hot electron transfer devices. *IEEE Elec. Dev. Lett.*, 4(9):334–336, September 1983.
- [Lon60] D. Long. Scattering of conduction electrons by lattice vibrations in silicon. *Physical Review*, 120:2024–2032, 1960.

- [Lun00] M. Lundstrom. *Fundamental of Carrier Transport*. Cambridge University Press, Cambridge, 2nd edition, 2000.
- [LVGM⁺93] J.A. López-Villanueva, F. Gámiz, I. Melchor, P. Cartujo, and J. E. Carceller. Density of states of a two-dimensional electron gas including nonparabolicity. *Physical Review B*, 48(3):1626–1631, 1993.
- [LVMJT93] J.A. López-Villanueva, I. Melchor, and J.A. Jiménez-Tejada. Modified schrödinger equation including nonparabolicity for the study of a two dimensional electron gas. *J. App. Phys.*, 75(8):4267–4269, 1993.
- [LZ06] S. Luryi and A. Zaslavsky. Non-classic soi devices: Genuine or copyright from iii-vs? In *Proceedings of EUROSOI 2006*, Grenoble, 2006.
- [MM92] K. Maezawa and T. Mizutani. Analysis of microwave characteristics of a double-channel fet employing the velocity-modulation transistor concept. *IEEE Trans. Elec. Dev.*, 39(11):2438–2443, November 1992.
- [Mog86] C. Moglestue. A self consistent monte carlo particle model to analyze semiconductor microcomponents of any geometry. *IEEE Trans. Comp. Aid. Des.*, CAD5(2):326–345, April 1986.
- [Moo65] G. Moore. Cramming more components onto integrated circuits. *Electronics*, 38(8), April 1965.
- [MSA⁺05] A. Martinez, A. Svizhenko, M. P. Anantram, J. R. Barker, A. R. Brown, and A. Asenov. A study of the effect of the interface roughness on a dg-mosfet using a full 2d negf technique. In *Technical Digest of IEDM 2005*, pages 613–616, 2005.
- [Noy77] R.N. Noyce. Large-scale integration - What is yet to come. *Science*, 195:1102–1106, March 1977.
- [NTH⁺94] Y.Ñakajima, T. Takahashi, S. Horiguchi, K. Iwadate, H.Ñamatsu, K. Kurihara, and M. Tabe. Fabrication of a silicon quantum wire surrounded by silicon dioxide and its transport properties. *App. Phys. Lett.*, 65(22):1102–1106, November 1994.

- [OP93] P. M. Owen and M. Pepper. Electron states in double-channel back-gated hemt structures. *Semicond. Sci. Technol.*, 8:123–126, 1993.
- [OTS93] Y. Ohno, M. Tsuchida, and H. Sakaki. New functional field-effect transistor based on wavefunction modulation in delta-doped double quantum wells. *Electronic Letters*, 29(4):375–376, February 1993.
- [PAG04] M. Prunnila, J. Ahopelto, and F. Gamiz. Electron mobility in ultra-thin silicon-on-insulator layers at 4.2k. *Appl. Phys. Lett.*, 84(13):2298–2300, March 2004.
- [PAG05] M. Prunnila, J. Ahopelto, and F. Gamiz. Electron mobility and magneto transport study of ultra-thin channel double-gate si mosfets. *Sol. Stat. Elec.*, 49(9):1516–1521, 2005.
- [PAHG04] M. Prunnila, J. Ahopelto, K. Henttinen, and F. Gamiz. Gate bias symmetry dependency of electron mobility and prospect of velocity modulation in double-gate silicon-on-insulator transistors. *Appl. Phys. Lett.*, 85(22):5442–5444, 2004.
- [PAS05] M. Prunnila, J. Ahopelto, and H. Sakaki. Transport properties of double-gate sio2-si-sio2. *Phys. Stat. Sol. (a)*, 202(6):970–976, 2005.
- [PCR⁺98] D.J. Paula, B. Coonanb, G. Redmondb, B.J. O’Neillb, G.M. Creanb, B. HollaÈnderc, S. Mantlc, I. Zozoulenkod, K. F. Berggrend, J. L. Lazzarie, F. Arnaud d’Avitayae, and J. Derrien. Silicon quantum integrated circuits é an attempt to fabricate silicon-based quantum devices using cmos fabrication techniques. *Thin Solid Films*, 336:130–136, 1998.
- [Rav94] U. Ravaioli. Advanced theory of semiconductors and semiconductor devices numerical methods and simulation. Course notes, 1994.
- [RCS⁺03] K. Rim, K. Chan, L. Shi, D. Boyd, J. Ott, N. Klymko, F. Cardone, L. Tai, S. Koester, M. Cobb, D. Canaperi, B. To, E. Duch, I. Babich, R. Carruthers, P. Saunders, G. Walker, Y. Zhang, M. Steen, and M. Jeong. Fabrication and mobility characteristics of ultra-thin

- strained si directly on insulator (ssdoi) mosfets. In *Technical Digest of IEDM 2003*, pages 3.1.1– 3.1.4, 2003.
- [RG01] J. B. Roldán and F. J. Gámiz. *Dispositivos Electrónicos: Problemas Resueltos*. Ra-Ma, Madrid, 2001.
- [RGLVC96] J. B. Roldán, F. J. Gámiz, J. A. López-Villanueva, and J. E. Carceller. A monte carlo study on the electron-transport properties of highperformance strained-si on relaxed si1-xgex channel mosfets. *J. Appl. Phys.*, 80(9):1521–1528, November 1996.
- [RKR⁺05] R. Ravishankar, G. Kathawala, U. Ravaioli, S. Hasan, and M. Lundstrom. Comparison of monte carlo and negf simulation of double gate mosfets. *J. Comp. Elec.*, 4:39–43, 2005.
- [RLG97] A. Rahman, M. Lundstrom, and A. W. Gohsh. Generalized effective-mass approach for n-type metal-oxide-semiconductor field-effect transistors on arbitrarily oriented wafers. *J. App. Phys.*, 97(5):053702, 1997.
- [S⁺96] K. Suzuki et al. Analytical threshold voltage model for short channel double-gate soi mosfets. *IEEE Trans. Elec. Dev.*, 43(7):1166–1168, July 1996.
- [Sak82] H. Sakaki. Velocity modulation transistor (vmt) - a new field-effect transistor concept. *Jap. J. App. Phys.*, 21(6):381–383, June 1982.
- [Sak86] H. Sakaki. Physical limits of heterostructure field-effect transistors and possibilities of novel quantum field-effect devices. *IEEE J. Quantum Elec.*, 22(9):1845–1852, September 1986.
- [Sch68] L. I. Schiff. *Quantum Mechanics*. McGraw Hill, Tokyo, 3rd edition, 1968.
- [Sch94] D. Schröder. *Modeling of Interface Carrier Transport for Device Simulation*. Springer-Verlag, Wien, 1994.

- [Sel84] S. Selberherr. *Analysis and Simulation of Semiconductor Devices*. Springer-Verlag, Wien, 1984.
- [SG69] D. L. Scharfetter and D. L. Gummel. Large signal analysis of a silicon read diode oscillator. *IEEE Trans. Elec. Dev.*, ED 16:64–77, 1969.
- [SGG⁺05a] C. Sampedro, F. Gámiz, A. Godoy, M. Prunnila, and J. Ahopelto. A comprehensive study of carrier velocity modulation in dgsoi transistors. In *Proceedings of EUROSIOI 2005 Conference*, Granada, 2005.
- [SGG⁺05b] C. Sampedro, F. J. Gámiz, A. Godoy, M. Prunnila, and J. Ahopelto. A comprehensive study of carrier velocity modulation in dgsoi transistors. *Sol. State Elec.*, 49(9):1504–1509, 2005.
- [SGG⁺05c] C. Sampedro, F. J. Gámiz, A. Godoy, M. Prunnila, and J. Ahopelto. Monte carlo simulation of double gate silicon on insulator devices operated as a velocity modulation transistors. *Appl. Phys. Lett.*, 86(202115), 2005.
- [SGGGR06a] C. Sampedro, F. J. Gámiz, A. Godoy, and F. García-Ruíz. The multi-valley effective conduction band-edge method for monte carlo simulation of nanoscale structures. *IEEE Trans. on Elec. Dev.*, 53(11):2703–2710, 2006.
- [SGGGR06b] C. Sampedro, F. J. Gámiz, A. Godoy, and F. García-Ruíz. Quantum corrected ensemble monte carlo simulation of utb-dgsoi. contribution of volume inversion and inter-subband modulation effects. In *Proceedings of the 2006 IEEE International SOI Conference*, Niagara Falls, 2006.
- [SGGJM06] C. Sampedro, F. J. Gámiz, A. Godoy, and F. Jiménez-Molinos. Quantum monte carlo simulation of dgsoi using the multi-valley effective conduction band edge method. In *Proceedings of EUROSIOI 2005 Conference*, Grenoble, 2006.

- [SH70] F. Stern and W. E. Howard. Properties of the semiconductor surface inversion layer in the electric quantum limit. *Phys. Review*, 163(3):816–835, November 1970.
- [SH84] T. Sekigawa and Y. Hayashi. Calculated threshold-voltage characteristics of an xmos transistor having an additional bottom gate. *Solid-State Electronics*, 27(8-9):827–828, 1984.
- [Sim96] G. F. Simmons. *Ecuaciones Diferenciales con Aplicaciones y Notas Históricas*. McGraw Hill, Madrid, 2nd edition, 1996.
- [Spi91] M. R. Spiegel. *Manual de Fórmulas y Tablas Matemáticas*. McGraw-Hill, México D.F., 1991.
- [Tan90] H. I. Tan. A self-consistent solution of schrödinger-poisson equations using a non-uniform mesh. *J. Appl. Phys.*, 68(8):4071–4076, October 1990.
- [Tau00] Y. Taur. An analytical solution to a double-gate mosfet with undoped body. *IEEE Elec. Dev. Lett.*, 21(5):245–247, May 2000.
- [Tau01] Y. Taur. Analytic solutions of charge and capacitance in symmetric and asymmetric double-gate mosfets. *IEEE Trans. Elec. Dev.*, 48(12):2861–2869, December 2001.
- [TGPR97] A. Trelakis, A. T. Galick, A. Pacelli, and U. Ravaioli. Iteration scheme for the solution of the two-dimensional schrödinger-poisson equations in quantum structures. *J. App. Phys.*, 81(12):7880–7884, June 1997.
- [TH06] G. Tsutsui and T. Hiramoto. Mobility and threshold-voltage comparison between (110)- and (100)-oriented ultrathin-body silicon mosfets. *IEEE Trans. on Elec. Dev.*, 53(10):2582–2588, 2006.
- [TN98] Y. Taur and T.Ñing. *Fundamental of Modern VLSI Devices*. Cambridge University Press, New York, 1998.
- [Tom93] K. Tomizawa. *Numerical Simulation of Submicron Semiconductor Devices*. Artech House, Boston, 1993.

- [TOW04] T. W. Tang, T. O'Regan, and B. Wu. Thomas-fermi approximation for a two-dimensional electron gas. *J. App. Phys.*, 95(12):7990–7997, June 2004.
- [TSaOM05] H. Tsuchiya, A. Svizhenko, M. P. Antram and M. Ogawa, and T. Miyoshi. Comparison of non-equilibrium green's function and quantum-corrected monte carlo approaches in nano-mos simulation. *J. Comp. Elec*, 4:35–38, 2005.
- [Tsi99] Y. Tsididis. *Operation and Modeling of the MOS transistor*. McGraw-Hill, Singapore, 2nd edition, 1999.
- [TW04] T-W. Tang and B. Wu. Quantum correction for the monte carlo simulation via the effective conduction-band edge equation. *Semicond. Sci. Technol.*, 19:54–60, 2004.
- [VG02] D. Vasileska and S. M. Goodnick. Computational electronics, materials science and engineering. *Materials Sci. and Engin.*, R 38:181–236, 2002.
- [WCM01] K. J. Webb, E. B. Cohen, and M. R. Melloch. Fabrication and operation of a velocity modulation transistor. *IEEE Trans. Elec. Dev.*, 48(12):2701–2709, December 2001.
- [Weba] EUROSOI Website. <http://www.eurosoi.org>.
- [Webb] MIT Website. <http://www-mtl.mit.edu/researchgroups/well/>.
- [Wol95] S. Wolf. *Silicon Processing for the VLSI Era, Vol 3: The Submicron MOSFET*. Lattice Press, Sunset Beach, 1995.
- [Won02] H-S. P Wong. Beyond the conventional transistor. *IBM J. RES. and DEV.*, 46(2/3):133, MARCH/MAY 2002.
- [WR00] C. J. Wordelman and U. Ravaioli. Integration of a particle-particle-particle-mesh algorithm with the ensemble monte carlo method for the simulation of ultra-small semiconductor devices. *IEEE Trans. Elec. Dev.*, 47(2):410–416, February 2000.

- [Y⁺96] P. D. Yoder et al. A generalized ramo-shockley theorem for classical to quantum transport at arbitrary frequencies. *J. Appl. Phys.*, 4:1951–1954, February 1996.

Este trabajo ha sido financiado en parte con los siguientes proyectos:

Proyecto de Excelencia de la Junta de Andalucía TIC-00831

Proyecto nacional FIS-2005-6832

Red de Excelencia de la UE IST-1-506844-NOE-SINANO “Silicon Based Nanodevices”

Red Temática de la UE IST-1-506653-CA “EUROSOI Thematic Network on Silicon on Insulator Technology, Devices and Circuits”

IST-2001-38937 “Extremely Fast Silicon Transistor Based on Carrier Velocity Modulation” (EXTRA)

Acción Especial TIC-2002-10919-E “Extremely Fast Silicon Transistor Based on Carrier Velocity Modulation” (EXTRA)